

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2009

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Τεχνολογία Αναλογικών και Ψηφιακών Ηλεκτρονικών (308)
Ημερομηνία : Τετάρτη, 3 Ιουνίου 2009
Ωρα εξέτασης : 11:00 – 13:30

Επιτρεπόμενη διάρκεια γραπτού 2, 5 ώρες (150 λεπτά)

ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ ΟΚΤΩ (28) ΣΕΛΙΔΕΣ ΚΑΙ ΤΡΙΑ ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)

ΟΔΗΓΙΕΣ:

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Όλες οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο στο συγκεκριμένο χώρο που δίνεται. Όπου ο χώρος δεν επαρκεί, μπορεί να χρησιμοποιηθεί και η απέναντι σελίδα.
3. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν και με μολύβι.
4. Απαγορεύεται η χρήση διορθωτικού υγρού ή άλλου υλικού.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.

ΜΕΡΟΣ Α΄ - Το Μέρος Α΄ αποτελείται από 12 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 4 μονάδες.

1. (α) Να αναφέρετε ποια είναι η μικρότερη μονάδα μέτρησης της χωρητικότητας της μνήμης.

.....
.....
.....
.....

- (β) Να αναφέρετε την κυριότερη διαφορά μεταξύ της στατικής και της δυναμικής μνήμης RAM.

.....
.....
.....
.....
.....
.....

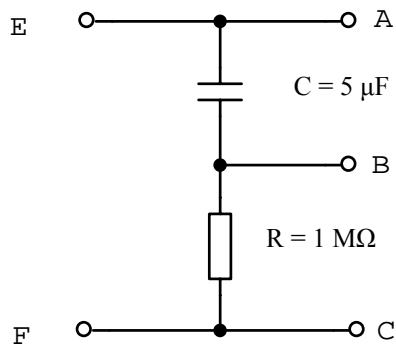
2. (α) Να αναφέρετε δύο χαρακτηριστικά των μικροφώνων.

(1)
.....
(2)
.....

- (β) Να εξηγήσετε την αρχή λειτουργίας του μικροφώνου άνθρακα.

.....
.....
.....
.....
.....
.....
.....
.....
.....
.....
.....

3. Στο σχήμα 1 δίνεται κύκλωμα RC. Στα άκρα των ακροδεκτών E και F εφαρμόζεται συνεχής τάση.



Σχήμα 1

Να υπολογίσετε:

- (α) Τη σταθερά χρόνου τ του κυκλώματος.

$\tau = \dots\dots\dots$

- (β) Το χρόνο στον οποίο ο πυκνωτής θα έχει πρακτικά φορτιστεί πλήρως.

$t = \dots\dots\dots$

4. (α) Τι είναι η στερεοφωνία;

.....
.....
.....
.....
.....
.....
.....

- (β) Τι σημαίνει ο όρος "υψηλή πιστότητα";

.....
.....
.....
.....

5. Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου SR Φλιπ Φλοπ με δύο πύλες NOR και να συμπληρώσετε τον Πίνακα Αληθείας του.

Πίνακας Αληθείας NOR Φλιπ Φλοπ

Λογικό Κύκλωμα

Είσοδοι		Έξοδοι	
S_N	R_N	Q_{N+1}	\overline{Q}_{N+1}

6. (α) Να εξηγήσετε τι είναι η “καθυστερήση διάδοσης” όταν αναφερόμαστε στα χαρακτηριστικά μιας λογικής οικογένειας.

.....

.....

.....

.....

.....

- (β) Να δώσετε δύο πλεονεκτήματα της λογικής οικογένειας CMOS σε σχέση με τη λογική οικογένεια TTL.

(1)

.....

(2)

.....

7. (α) Ποια είναι η διαφορά μεταξύ των αναλογικών σημάτων και των ψηφιακών;

.....

.....

.....

.....

.....

.....

(β) Να αναφέρετε δύο πλεονεκτήματα της ψηφιακής τεχνολογίας σε σχέση με την αναλογική.

(1)

.....

(2)

.....

8. (α) Να δώσετε τον ορισμό του ψηφιακού απαριθμητή.

.....

.....

.....

.....

.....

(β) Να υπολογίσετε το μέγιστο μέτρο απαριθμητή με 8 Φλιπ Φλοπ.

Μέγιστο Μέτρο =

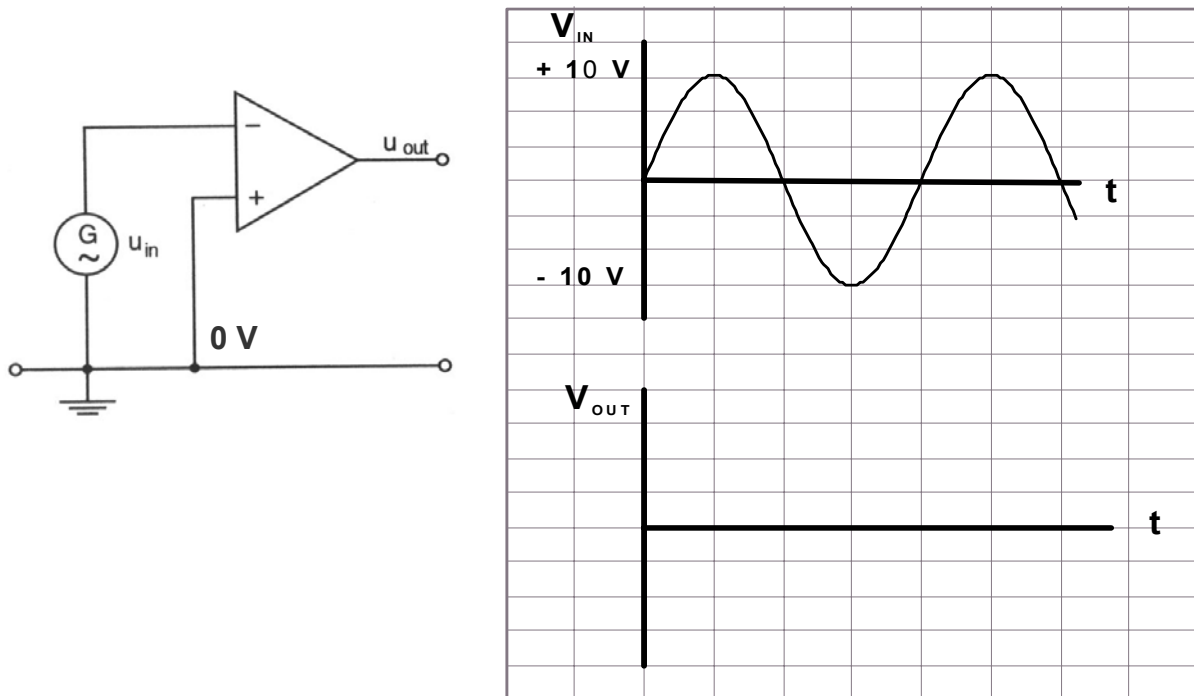
9. (α) Να υπολογίσετε τον ελάχιστο αριθμό ψηφίων (bits) που χρειάζονται για την κωδικοποίηση 108 χαρακτήρων ενός πληκτρολογίου.

Ελάχιστος αριθμός bits =

(β) Ένας αποκωδικοποιητής έχει 16 εξόδους. Να υπολογίσετε τον αριθμό των εισόδων του.

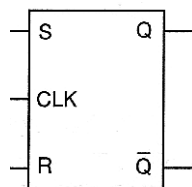
Αριθμός εισόδων =

10. Στο σχήμα 2 δίνεται το κύκλωμα συγκριτή τάσης και τα σήματα που εφαρμόζονται στις δύο εισόδους του. Να σχεδιάσετε το σήμα εξόδου του συγκριτή. Η τάση εξόδου που αντιστοιχεί με το λογικό 1 είναι + 10 V και η τάση που αντιστοιχεί με το λογικό 0 είναι - 10 V.



Σχήμα 2

11. (α) Να μετατρέψετε το SR Φλιπ Φλοπ του σχήματος 3 σε ένα D Φλιπ Φλοπ με τη βοήθεια μιας πύλης NOT.

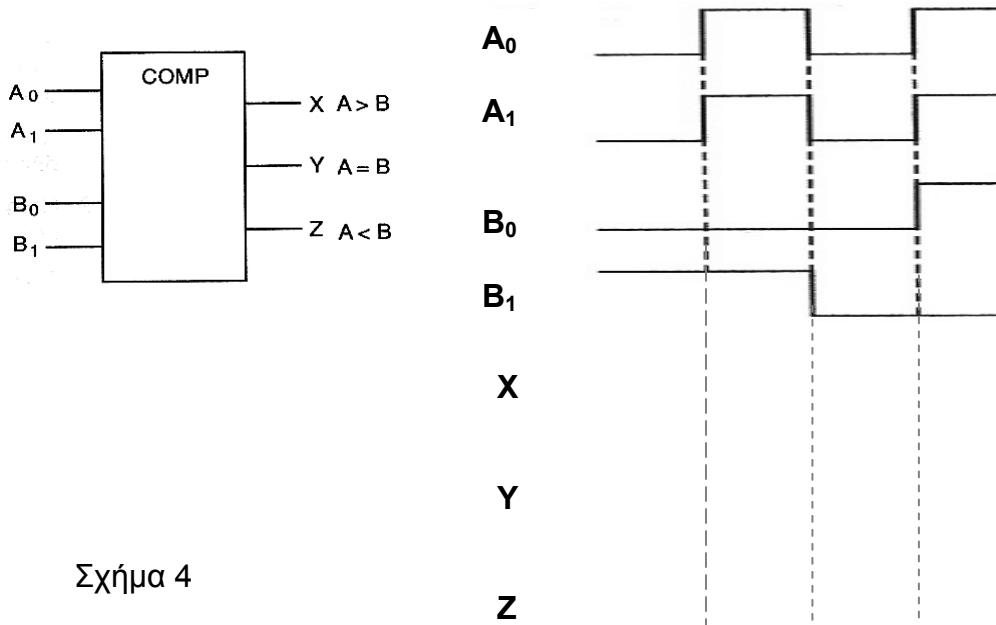


Σχήμα 3

(β) Να αναφέρετε δύο εφαρμογές των Φλιπ Φλοπ.

- (1)
-
- (2)
-

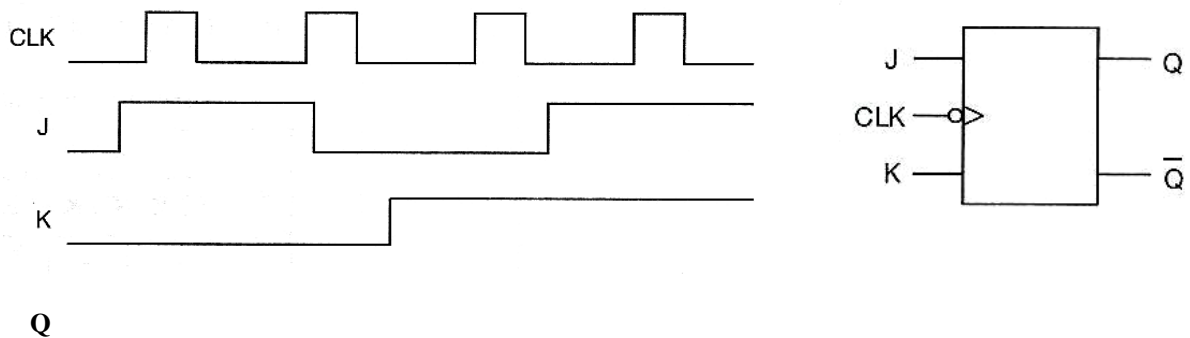
12. Να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων του ψηφιακού συγκριτή δύο ψηφίων (2-bit) του σχήματος 4 για τις πιο κάτω καταστάσεις εισόδου.



Σχήμα 4

ΜΕΡΟΣ Β΄ - Το Μέρος Β΄ αποτελείται από 4 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 8 μονάδες.

13. (α) Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του JK Φλιπ Φλοπ του σχήματος 5. Η αρχική κατάσταση της εξόδου του Φλιπ Φλοπ είναι RESET.



Σχήμα 5

(β) Να αναφέρετε το κύριο πλεονέκτημα του JK Φλιπ Φλοπ έναντι του RS Φλιπ Φλοπ.

.....
.....

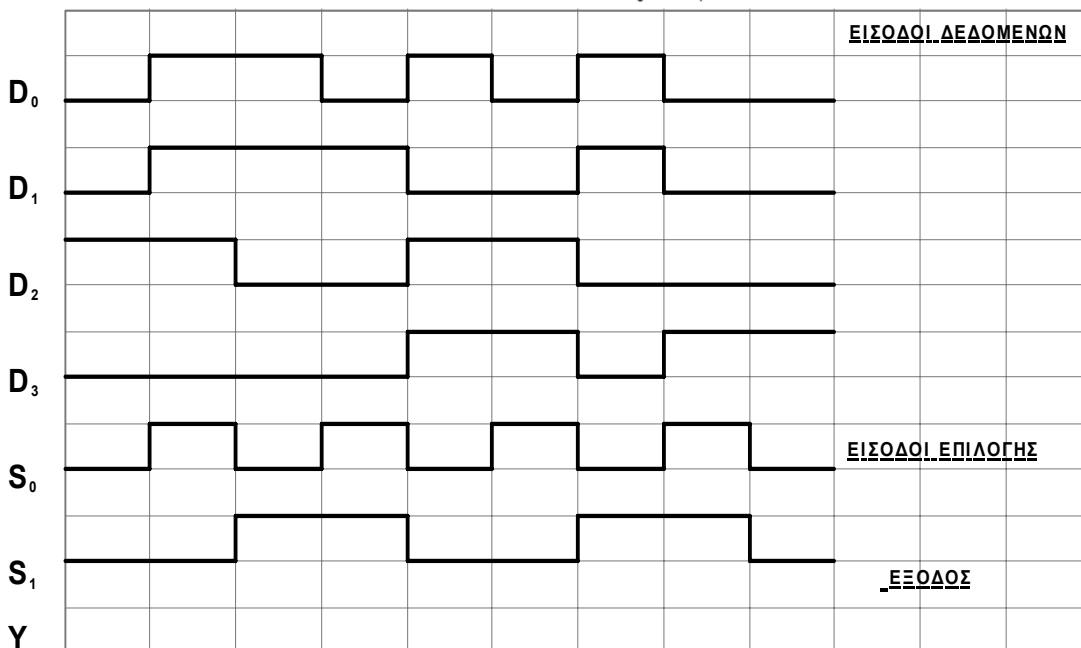
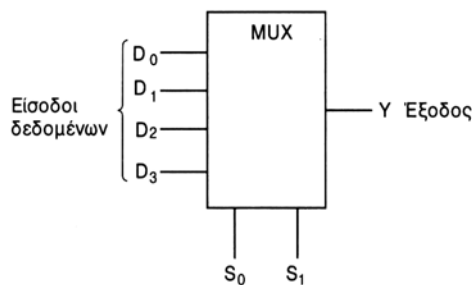
14. (α) Τι είναι ο πολυπλέκτης;

.....
.....
.....
.....

(β) Ένας πολυπλέκτης έχει 32 εισόδους δεδομένων. Πόσες γραμμές επιλογής εισόδου δεδομένων πρέπει να έχει;

Γραμμές επιλογής εισόδου =

(γ) Στο σχήμα 6 δίνονται τα χρονικά διαγράμματα των εισόδων πολυπλέκτη 4X1. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Y του πολυπλέκτη 4X1 για τις πιο κάτω εισόδους:

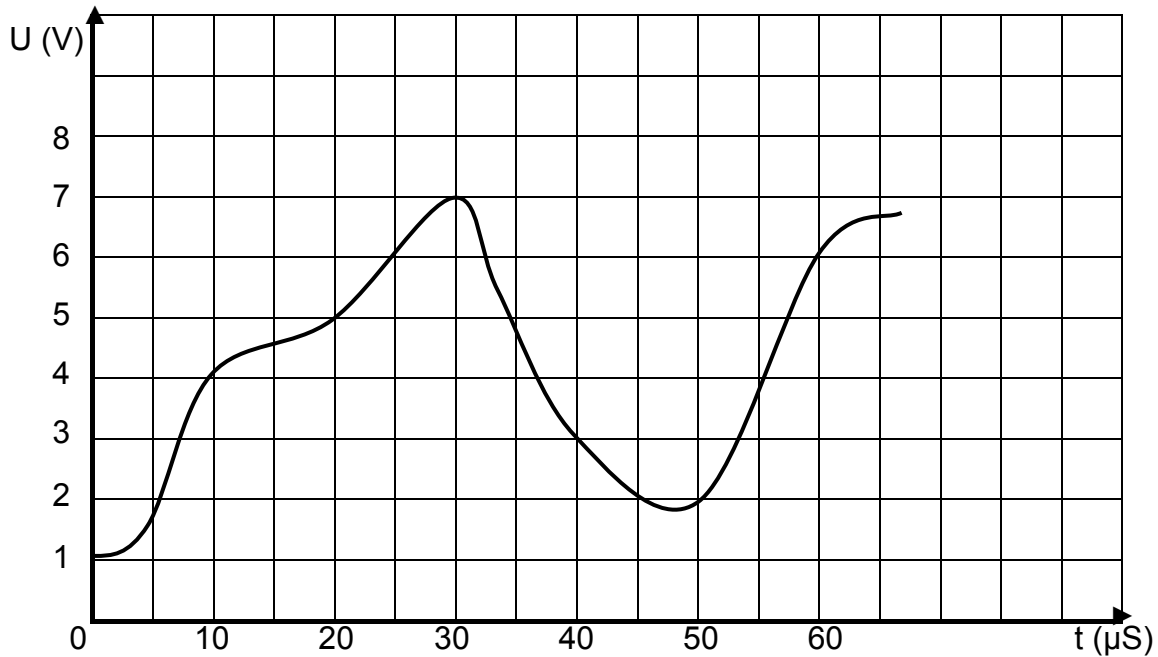


Σχήμα 6

15. (α) Να υπολογίσετε το χρόνο μετατροπής αναλογικού σήματος σε ψηφιακό από μετατροπέα διαδοχικών προσεγγίσεων, όταν το CLK του, έχει συχνότητα 1MHz και το ψηφιακό σήμα είναι των 4 ψηφίων (bits).

Χρόνος μετατροπής =

- (β) Να μετατρέψετε σε ψηφιακό σήμα 3-bit το αναλογικό σήμα του σχήματος 7:



Σχήμα 7

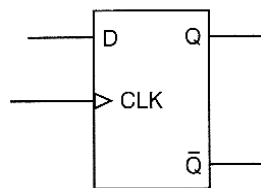
- (1) Να συμπληρώσετε στο πίνακα τις τιμές του ψηφιακού σήματος. Η συχνότητα δειγματοληψίας του αναλογικού σήματος είναι κάθε 10 μs και το ψηφίο με την ελάχιστη σημαντική αξία (LSB) αντιστοιχεί στο 1 V.

Χρόνος (μs)	Αναλογικό Σήμα (V)	Ψηφιακό Σήμα		
		D ₂	D ₁	D ₀
0				
10				
20				
30				
40				
50				
60				

(2) Να σχεδιάσετε το αντίστοιχο ψηφιακό σήμα.

D_0										
D_1										
D_2										

16. (α) Να σχεδιάσετε ένα καταχωρητή 4 ψηφίων (bits) με παράλληλη είσοδο και παράλληλη έξοδο με τη βοήθεια του D Φλιπ Φλοπ του σχήματος 8.



Σχήμα 8

(β) Να εξηγήσετε τη διαφορά μεταξύ ενός στατικού καταχωρητή και ενός ολισθητή.

.....

.....

.....

.....

ΜΕΡΟΣ Γ΄ - Το Μέρος Γ΄ αποτελείται από 2 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 10 μονάδες.

17. Στο σχήμα 9 δίνεται το λογικό σύμβολο αποκωδικοποιητή 2 ψηφίων (bit) σε 4 γραμμές με τις εξόδους ενεργές στο λογικό 1.



Σχήμα 9

(α) Να συμπληρώσετε τον Πίνακα Αληθείας του αποκωδικοποιητή.

Α/Α	ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ			
	A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0						
1						
2						
3						

(β) Να γράψετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του.

Y₀ =

Y₁ =

Y₂ =

Y₃ =

(γ) Να σχεδιάσετε το αντίστοιχο λογικό κύκλωμα του αποκωδικοποιητή.

18. (α) Να αναφέρετε τους τρεις τύπους απαριθμητών έχοντας ως κριτήριο την κατεύθυνση αρίθμησης.

(1)

(2)

(3)

(β) Να αναφέρετε τον κανόνα που καθορίζει την κατεύθυνση αρίθμησης στους ασύγχρονους δυαδικούς απαριθμητές.

.....

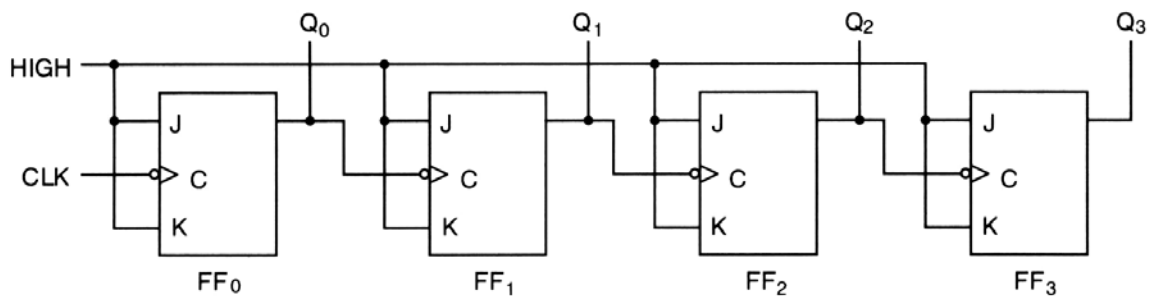
.....

.....

.....

.....

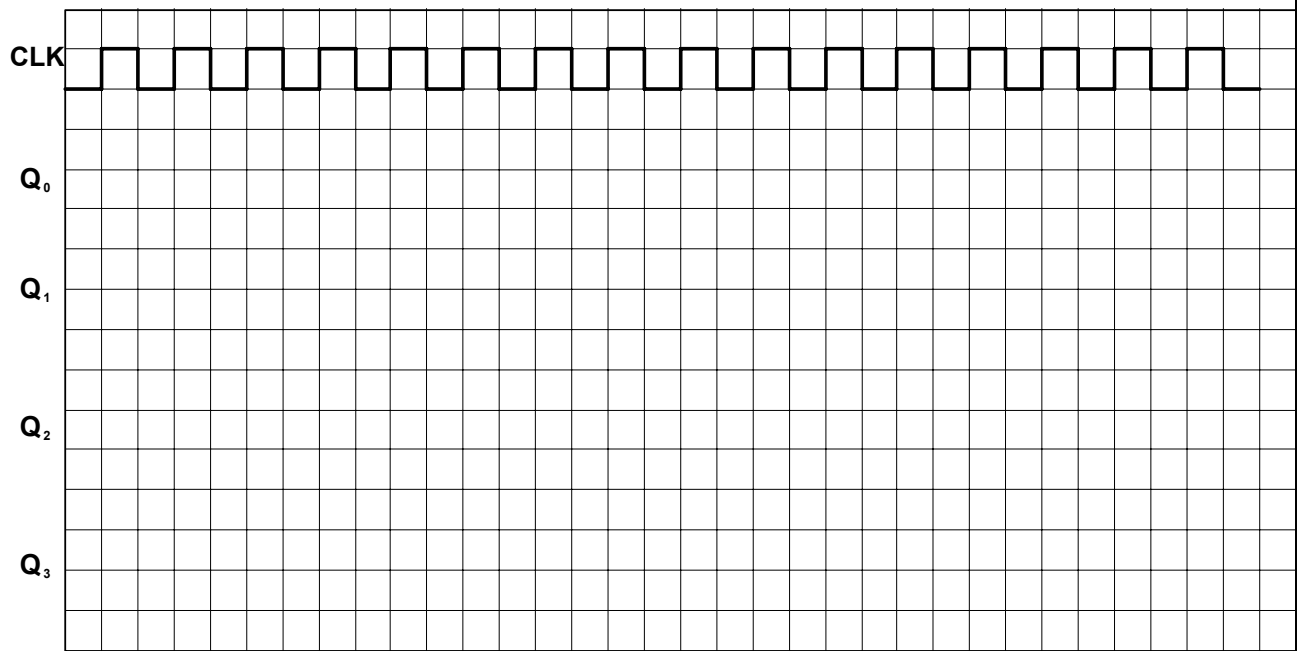
(γ) Στο σχήμα 10 δίνεται το κύκλωμα ασύγχρονου δυαδικού απαριθμητή των 4 ψηφίων (bits). Να αναφέρετε την κατεύθυνση αρίθμησης.



Σχήμα 10

Κατεύθυνση αρίθμησης:

(δ) Να σχεδιάσετε στο τετραγωνισμένο χαρτί της σελίδας 25 (σχήμα 11) τα χρονικά διαγράμματα των τεσσάρων εξόδων Q₀, Q₁, Q₂ και Q₃ του πιο πάνω απαριθμητή. Η αρχική κατάσταση των Φλιπ Φλοπ του απαριθμητή είναι RESET.



Σχήμα 11

- (ε) Αν η συχνότητα του CLK είναι 40 MHz να υπολογίσετε τη συχνότητα των παλμών στην έξοδο Q₃ του Φλιπ Φλοπ (στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο - MSB).

$f_{Q3} = \dots\dots\dots$

----- Τέλος Εξέτασης -----

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

