

ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2009

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΘΕΩΡΗΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Ψηφιακά Ηλεκτρονικά (155)
Ημερομηνία : Σάββατο, 6 Ιουνίου 2009
Ωρα εξέτασης : 07:30 – 10:00

Λύσεις

Μέρος Α΄

1. Το ψηφίο ισοτιμίας είναι ένα επιπρόσθετο ψηφίο που προστίθεται στον κώδικα δεδομένων, έτσι ώστε ο συνολικός αριθμός των 1 να είναι πάντοτε μονός ή ζυγός αριθμός. Ο κώδικας δεδομένων μαζί με το ψηφίο ισοτιμίας αποτελούν μια κωδική λέξη.
Το ψηφίο ισοτιμίας χρησιμεύει στην αναγνώριση λαθών κατά τη μεταφορά ψηφιακών δεδομένων.
2. Περίοδος
 $T = 5 \text{ ms}$
Συχνότητα
 $f = 1/T = 1/5 \text{ ms} = 200 \text{ Hz}$
Κύκλος Δράσης
 $d = (3/5) \times 100 = 60 \%$
3. (α) Το κύκλωμα σκανδάλης Σμιτ έχει δύο σταθερές καταστάσεις εξόδου. το σήμα εξόδου εξαρτάται από το σήμα εισόδου. Όταν η τάση του σήματος εισόδου ανερχόμενη ξεπεράσει μια ορισμένη τιμή (ψηλή τάση κατωφλίου), τότε η έξοδος του κυκλώματος οδηγείται ανάλογα με το κύκλωμα στο λογικό 1 ή στο λογικό 0. Όταν η τάση του σήματος εισόδου κατερχόμενη πέσει κάτω από μια άλλη ορισμένη τιμή (χαμηλή τάση κατωφλίου), τότε η έξοδος οδηγείται αντίθετα προς την προηγούμενη κατάσταση δηλαδή στη λογική κατάσταση 0 ή 1.
(β) Η τιμή της ψηλής τάσης κατωφλίου και η τιμή της χαμηλής τάσης κατωφλίου του κυκλώματος δεν συμπίπτουν και η διαφορά μεταξύ των δύο τιμών ονομάζεται υστέρηση.
4. Λογικές συναρτήσεις αποπολυπλέκτη

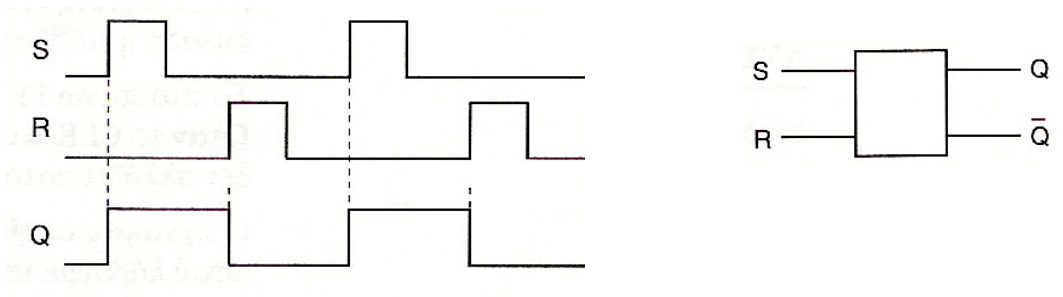
$$D_0 = \bar{S}_1 \bar{S}_0 D$$

$$D_1 = \bar{S}_1 S_0 D$$

$$D_2 = S_1 \bar{S}_0 D$$

$$D_3 = S_1 S_0 D$$

5. (α) Μέγιστο μέτρο (max MOD) ενός απαριθμητή είναι ο μέγιστος αριθμός των διαφορετικών λογικών καταστάσεων που μπορεί να λάβει ο απαριθμητής.
 (β) $2^4 < 20 < 2^5$ Άρα ο αριθμός των Φλιπ Φλοπ του απαριθμητή είναι 5.
6. (α) Δύο από τα πιο κάτω χαρακτηριστικά:
 (1) Κοινής ανόδου ή κοινής καθόδου.
 (2) Βρίσκεται σε διάφορα μεγέθη.
 (3) Απαντάται σε διάφορα χρώματα (κόκκινο, πράσινο, μπλε).
 (4) Αποτελείται από ένα ή περισσότερα ψηφία.
 (5) Η κάθε οθόνη χαρακτηρίζεται από τυπικές τιμές τάσης και έντασης λειτουργίας.
- (β) (1) Τον αριθμό 3
 (2) $a = 0$ $b = 0$ $c = 0$ $d = 0$
 $e = 1$ $f = 1$ $g = 0$
7. (α) Ο αποκωδικοποιητής είναι ένα συνδυαστικό λογικό κύκλωμα που αναγνωρίζει την παρουσία ορισμένου κώδικα στις εισόδους του και ενεργοποιεί μια μόνο έξοδο που αντιστοιχεί στο συγκεκριμένο κώδικα εισόδου.
 (β) $2^4 = 16 \Rightarrow$ Άρα κώδικας εισόδου 4 ψηφίων αντιστοιχεί με 16 εξόδους.
8. (α) Περιθώριο θορύβου είναι η μέγιστη τάση ηλεκτρονικού θορύβου που μπορεί να προστεθεί στο σήμα εισόδου μιας πύλης χωρίς να αλλάξει τη λογική του κατάσταση.
 (β) Όσο πιο μεγάλο είναι το περιθώριο θορύβου, τόσο μεγαλύτερες παρεμβολές από ηλεκτρονικό θόρυβο μπορεί να δεχθεί το σήμα χωρίς να αλλάξει η λογική του κατάσταση.
 Άρα όσο μεγαλύτερο περιθώριο θορύβου έχει μια λογική οικογένεια τόσο το καλύτερο.
9. Χρονικό διάγραμμα εξόδου Q SR Φλιπ Φλοπ.



10. (α) Ο στατικός καταχωρητής δεν έχει τη δυνατότητα ολίσθησης των πληροφοριών όπως τον ολισθητή.
 (β) Απαιτείται η χρήση καταχωρητή με διαδοχική είσοδο και παράλληλη έξοδο. Οι πληροφορίες εισέρχονται διαδοχικά στον καταχωρητή και εξέρχονται παράλληλα. Έτσι ένα σειριακό ψηφιακό σήμα μετατρέπεται σε παράλληλο.

11. $0 \rightarrow 0 \rightarrow 0 \rightarrow 0 \rightarrow 1 \rightarrow 1 \rightarrow 0 \rightarrow 1 \rightarrow 1 \rightarrow 0 \rightarrow 1$

Νέα λογική κατάσταση = 00001101

12. (α) Το αναλογικό σήμα παίρνει άπειρες, ενώ το ψηφιακό παίρνει μόνο δύο τιμές, τη ψηλή (το λογικό1) και τη χαμηλή (το λογικό 0).

(β) $R_1 = 200 \text{ k}\Omega$ $R_2 = 100 \text{ k}\Omega$ $R_3 = 50 \text{ k}\Omega$

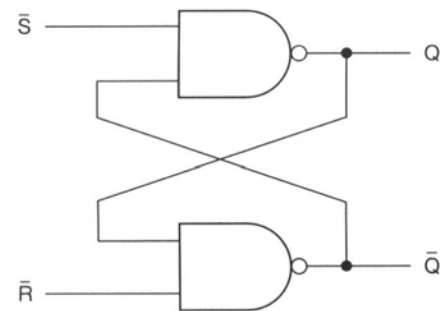
Μέρος Β΄

13. (α) NAND Φλιπ Φλοπ

Πίνακας Αληθείας NAND Φλιπ Φλοπ

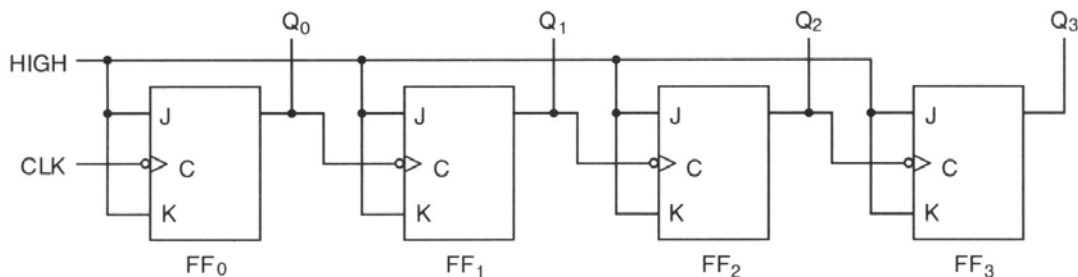
Είσοδοι		Έξοδοι	
\overline{S}_N	\overline{R}_N	Q_{N+1}	\overline{Q}_{N+1}
0	0	1	1
0	1	1	0
1	0	0	1
1	1	Q_N	\overline{Q}_N

Λογικό Κύκλωμα



(β) Το JK Φλιπ Φλοπ δεν έχει την απαγορευμένη κατάσταση εισόδων, αλλά όταν το $J = K = 1$, τότε οι έξοδοι του φλιπ φλοπ αλλάζουν κατάσταση (κατάσταση εναλλαγής – TOGGLE).

14. (α) Κύκλωμα ασύγχρονου δυαδικού απαριθμητή 4 ψηφίων (4-bit) που μετρά προς τα πάνω.



(β) Συχνότητα παλμών εξόδου:

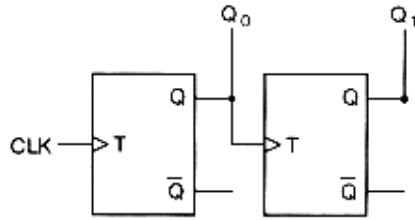
$$f_{Q0} = 16 \text{ kHz}$$

$$f_{Q2} = 4 \text{ kHz}$$

$$f_{Q1} = 8 \text{ kHz}$$

$$f_{Q3} = 2 \text{ kHz}$$

(γ) Κύκλωμα ασύγχρονου δυαδικού απαριθμητή 2 ψηφίων (2-bit) που μετρά προς τα κάτω:



15. (α) Πίνακας Αληθείας του αποκωδικοποιητή 2/4.

Α/Α	ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ			
	A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	0	1
1	0	1	0	0	1	0
2	1	0	0	1	0	0
3	1	1	1	0	0	0

(β) Λογικές συναρτήσεις των εξόδων του.

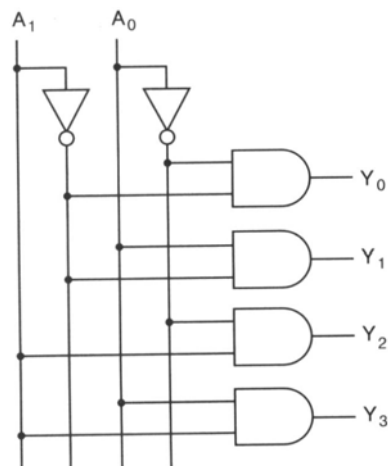
$$Y_0 = \bar{A}_1 \bar{A}_0 \quad (0, 0)$$

$$Y_1 = \bar{A}_1 A_0 \quad (0, 1)$$

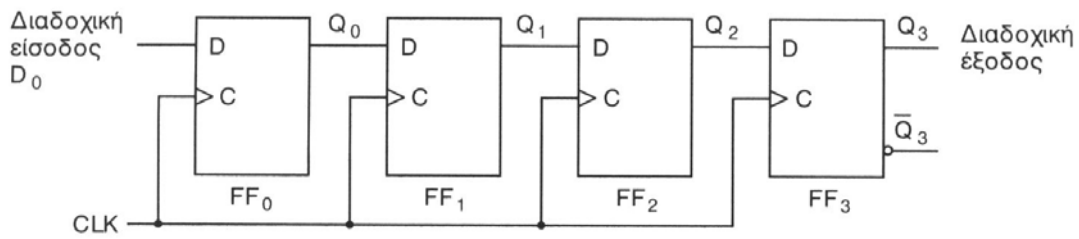
$$Y_2 = A_1 \bar{A}_0 \quad (1, 0)$$

$$Y_3 = A_1 A_0 \quad (1, 1)$$

(γ) Λογικό κύκλωμα



16. (α) Κύκλωμα καταχωρητή 4 ψηφίων (4-bit) με διαδοχική είσοδο και διαδοχική έξοδο.



- (β) Ο κυκλικός ολισθητής είναι ένας ολισθητής (ή καταχωρητής με διαδοχική είσοδο και διαδοχική έξοδο) του οποίου η έξοδος του τελευταίου Φλιπ Φλοπ είναι συνδεδεμένη με την είσοδο του 1^{ου} Φλιπ Φλοπ.

Άρα θα πρέπει να συνδέσουμε την έξοδο Q_3 με την είσοδο D του 1^{ου} Φλιπ Φλοπ.

Μέρος Γ΄

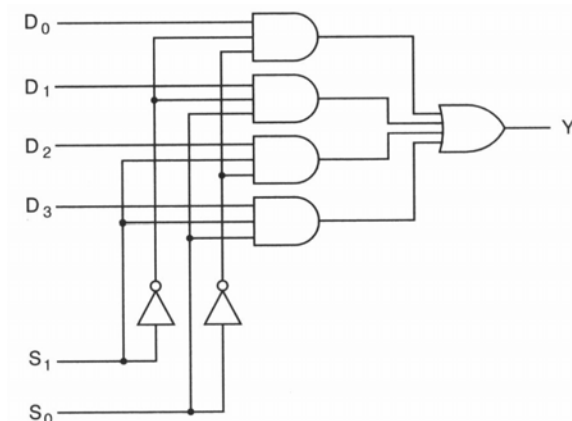
17. (α) Πίνακας Λειτουργίας του πολυπλέκτη.

Είσοδοι		Έξοδος
S_1	S_0	Y
0	0	D_0
0	1	D_1
1	0	D_2
1	1	D_3

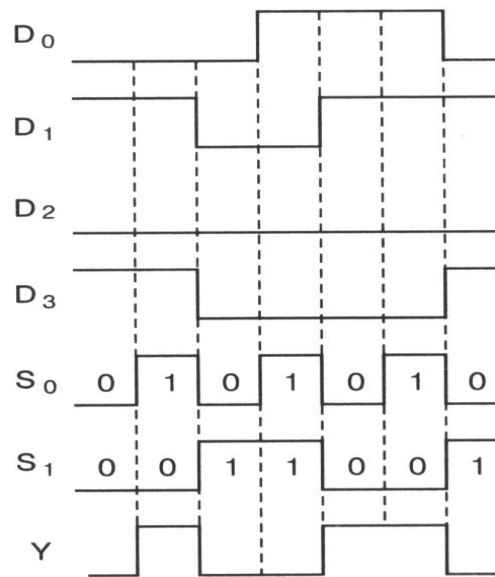
- (β) Λογική συνάρτηση εξόδου

$$Y = \bar{S}_1 \bar{S}_0 D_0 + \bar{S}_1 S_0 D_1 + S_1 \bar{S}_0 D_2 + S_1 S_0 D_3$$

- (γ) Λογικό κύκλωμα



(δ) Χρονικό διάγραμμα



18. (α) Πίνακας Λειτουργίας συγκριτή 1-bit.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

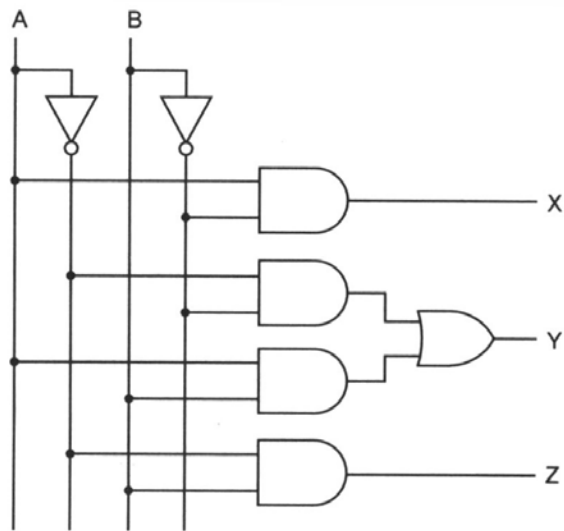
(β) Λογικές συναρτήσεις

$$X = A \cdot \bar{B}$$

$$Y = \bar{A} \cdot \bar{B} + A \cdot B = \overline{A \oplus B}$$

$$Z = \bar{A} \cdot B$$

(γ) Λογικό κύκλωμα συγκριτή 1-bit



(δ) Χρονικά διαγράμματα

