

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ  
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ  
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

**ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2012**

**ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ**

**Μάθημα** : Τεχνολογία Αναλογικών και Ψηφιακών Ηλεκτρονικών (308)  
**Ημερομηνία** : Τρίτη, 29 Μαΐου 2012  
**Ωρα εξέτασης** : 11:00 – 13:30

**Επιτρεπόμενη διάρκεια γραπτού 2, 5 ώρες (150 λεπτά)**

**ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ (20) ΣΕΛΙΔΕΣ ΚΑΙ ΤΡΙΑ ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)**

**ΟΔΗΓΙΕΣ:**

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Όλες οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Απαγορεύεται η χρήση διορθωτικού υγρού ή άλλου υλικού.
4. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν με μολύβι.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
6. Στο τέλος του εξεταστικού δοκιμίου δίνεται τυπολόγιο.

**ΜΕΡΟΣ Α΄ - Το μέρος Α΄ αποτελείται από 12 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 4 μονάδες.**

1. (α) Να αναφέρετε σε τι χρησιμεύει το κυκλώμα μεταβίβασης (cross over) σε ένα ηχείο δύο δρόμων.

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

- (β) Τι σημαίνει ο όρος “υψηλή πιστότητα” στην ακουστική;

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

2. (α) Γιατί οι μνήμες RAM, δεν μπορούν να χρησιμοποιηθούν για τη μόνιμη αποθήκευση προγραμμάτων και δεδομένων στον ηλεκτρονικό υπολογιστή;

.....

.....

.....

.....

.....

.....

.....

.....

.....

(β) Σε τι διαφέρει μια μνήμη ROM από μια μνήμη EPROM;

.....

.....

.....

.....

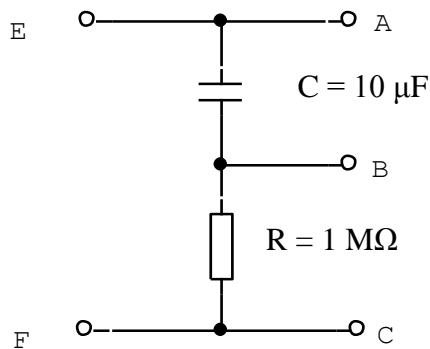
.....

.....

.....

.....

3. Στο σχήμα 1 δίνεται κύκλωμα RC. Στα άκρα των ακροδεκτών E και F εφαρμόζεται συνεχής τάση.



Σχήμα 1

Να υπολογίσετε:

(α) Τη σταθερά χρόνου  $\tau$  του κυκλώματος.

$\tau = \dots\dots\dots$

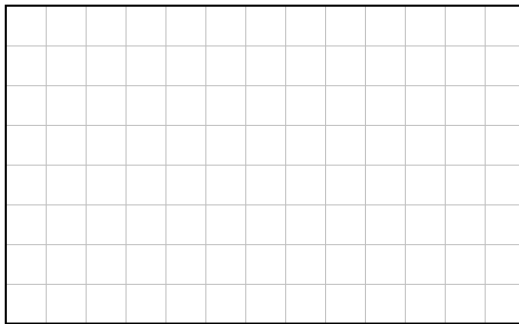
(β) Το χρόνο, στον οποίο, ο πυκνωτής θα έχει πρακτικά φορτιστεί πλήρως.

$t = \dots\dots\dots$

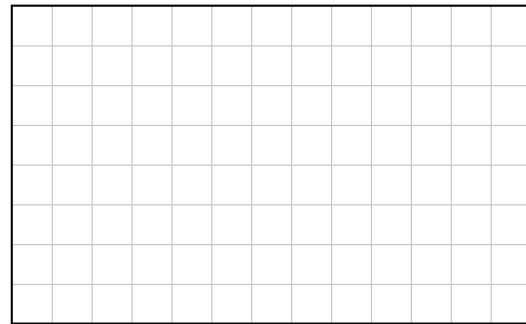
4. (α) Ποια είναι η διαφορά μεταξύ των αναλογικών σημάτων και των ψηφιακών;

.....  
.....  
.....  
.....  
.....  
.....

(β) Στο τετραγωνισμένο χαρτί του σχήματος 2 να σχεδιάσετε ένα αναλογικό και ένα ψηφιακό σήμα.



**Αναλογικό Σήμα**



**Ψηφιακό Σήμα**

Σχήμα 2

5. (α) Να αναφέρετε τι εννοούμε με τον όρο “λογική οικογένεια”.

.....  
.....  
.....  
.....  
.....  
.....

(β) Να αναφέρετε τον τύπο των τρανζίστορ, με βάση τον οποίο είναι κατασκευασμένες οι λογικές οικογένειες:

CMOS .....

TTL .....

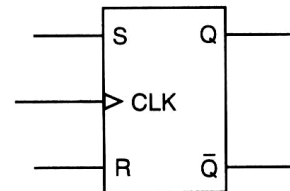
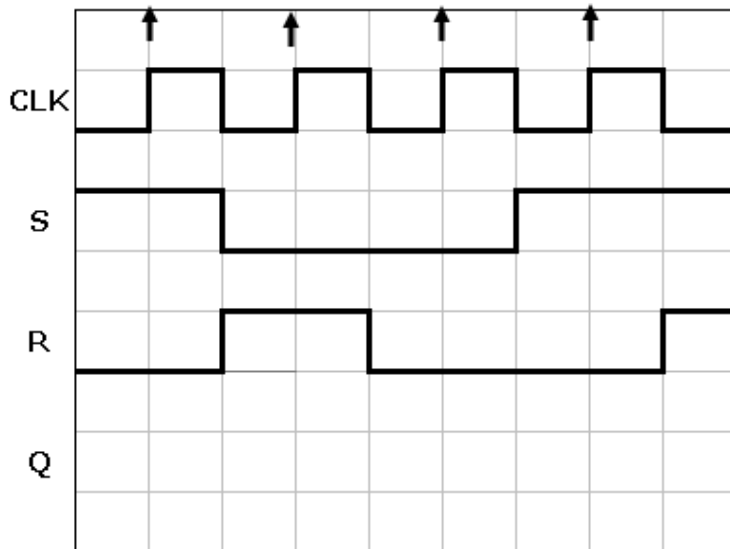
6. (α) Να δώσετε τον ορισμό του ψηφιακού απαριθμητή.

.....  
.....  
.....  
.....  
.....  
.....  
.....

(β) Να υπολογίσετε τον αριθμό των Φλιπ Φλοπ, που έχει ένας απαριθμητής με μέτρο 80 (MOD-80).

Αριθμός Φλιπ Φλοπ = .....

7. Στο Σχήμα 3 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου SR Φλιπ Φλοπ που χρονίζεται στα θετικά μέτωπα του CLK. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q. Η αρχική κατάσταση της εξόδου Q είναι το λογικό 0 (RESET).



Σχήμα 3

8. (α) Να δώσετε τον ορισμό του καταχωρητή.

.....

.....

.....

.....

(β) Ποια είναι η διαφορά του ολισθητή από ένα στατικό καταχωρητή;

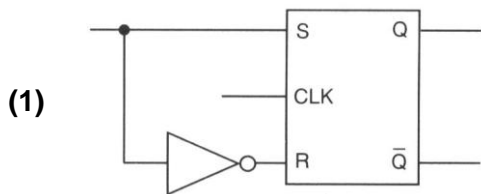
.....

.....

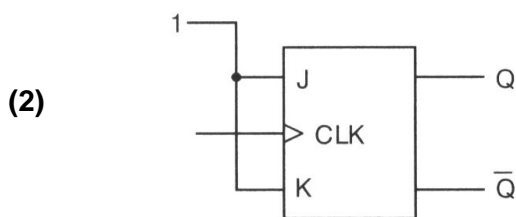
.....

.....

9. Να συσχετίσετε τα πιο κάτω λογικά διαγράμματα Φλιπ Φλοπ με τη περιγραφή του κυκλώματός τους:

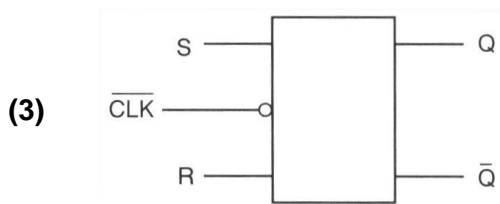


(α) Τ Φλιπ Φλοπ

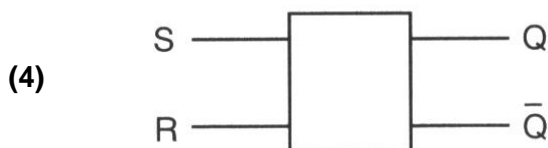


(β) Χρονιζόμενο Φλιπ Φλοπ στο χαμηλό επίπεδο ωρολογιακών παλμών CLK

(γ) Ασύγχρονο Φλιπ Φλοπ



(δ) D Φλιπ Φλοπ



Λογικό Διάγραμμα	Περιγραφή

10. Να επιλέξετε τη σωστή απάντηση.

(α) Στην είσοδο κυκλώματος μετατροπέα από τον κώδικα BCD σε 7-τμήματα εφαρμόζεται ο κώδικας 0101. Ο δεκαδικός αριθμός που θα εμφανιστεί στην 7-τμηματική μονάδα ένδειξης είναι:

- (1) 0
  - (2) 4
  - (3) 5
  - (4) 3
- .....

(β) Σε 7-τμηματική μονάδα ένδειξης παριστάνεται ο αριθμός 8. Ο κώδικας BDC που αντιστοιχεί στον αριθμό αυτό είναι:

- (1) 0011
  - (2) 1000
  - (3) 1100
  - (4) 0100
- .....

11. Από τις πιο κάτω προτάσεις να επιλέξετε ποιες είναι **ορθές** και ποιες είναι **λανθασμένες**:

(α) Το πλεονέκτημα των οθόνων υγρών κρυστάλλων (LCD) σε σύγκριση με τις οθόνες διόδων φωτοεκπομπής (LED) είναι η μικρή κατανάλωση ηλεκτρικής ενέργειας.

.....

(β) Ο σύγχρονος απαριθμητής είναι πιο γρήγορος από ένα ασύγχρονο απαριθμητή.

.....

(γ) Το SR Φλιπ Φλοπ υπερτερεί του JK Φλιπ Φλοπ διότι δεν έχει απαγορευμένη κατάσταση εισόδων.

.....

(δ) Η χωρητικότητα μιας μνήμης ορίζεται συνήθως από το συνολικό αριθμό των bytes που μπορεί να αποθηκεύσει.

.....

12. Να επιλέξετε τη σωστή απάντηση.

(α) Το μέτρο ενός απαριθμητή ορίζεται ως:

- (1) Η συχνότητα του ωρολογίου (CLOCK) που εφαρμόζεται στην είσοδο του.
  - (2) Ο αριθμός των διαφορετικών λογικών καταστάσεων που μπορούν να πάρουν οι έξοδοί του.
  - (3) Ο αριθμός των Φλιπ Φλοπ από τα οποία αποτελείται.
  - (4) Ο κώδικας αρίθμησης του.
- .....

(β) Ένα JK Φλιπ Φλοπ βρίσκεται σε κατάσταση εναλλαγής (Toggle), όταν οι είσοδοί του βρίσκονται στα λογικά επίπεδα:

- (1)  $J = 0$        $K = 0$
  - (2)  $J = 1$        $K = 0$
  - (3)  $J = 1$        $K = 1$
  - (4)  $J = 0$        $K = 1$
- .....

**ΜΕΡΟΣ Β΄ - Το μέρος Β΄ αποτελείται από 4 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 8 μονάδες**

13. (α) Δίνονται οι τέσσερις τύποι καταχωρητών :

- Διαδοχική είσοδος και διαδοχική έξοδος.
- Διαδοχική είσοδος και παράλληλη έξοδος.
- Παράλληλη είσοδος και παράλληλη έξοδος.
- Παράλληλη είσοδος και διαδοχική έξοδος.

Να αναφέρετε ποιον τύπο καταχωρητή θα χρησιμοποιούσατε για να μετατρέψετε ένα ψηφιακό σήμα.

(1) Από παράλληλο σε σειριακό:

.....

(2) Από σειριακό σε παράλληλο:

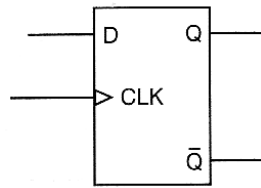
.....

(β) Να υπολογίσετε πόσοι χρονικοί παλμοί απαιτούνται, για να φορτωθεί σειριακά και να βγει σειριακά ένα byte σε καταχωρητή των 8-bit.

.....



(γ) Με τη χρήση του D Φλιπ Φλοπ του Σχήματος 4, να σχεδιάσετε ένα καταχωρητή 4 bit με διαδοχική είσοδο και διαδοχική έξοδο.



Σχήμα 4

14. (α) Να δώσετε τον ορισμό του ψηφιακού αποκωδικοποιητή.

.....  
.....  
.....  
.....  
.....  
.....  
.....

(β) Στο σχήμα 5 δίνεται το λογικό σύμβολο του αποκωδικοποιητή 2-bit σε 4 γραμμές.



Σχήμα 5

Να δώσετε τη λογική κατάσταση των εξόδων του αποκωδικοποιητή του σχήματος 5, αν η λογική κατάσταση των εισόδων του είναι  $A_1A_0 = 11$ .

$Y_0 = \dots\dots\dots$

$Y_1 = \dots\dots\dots$

$Y_2 = \dots\dots\dots$

$Y_3 = \dots\dots\dots$

(γ) Να υπολογίσετε το μέγιστο αριθμό εξόδων αποκωδικοποιητή, όταν ο αριθμός των bit στον κώδικα εισόδου είναι:

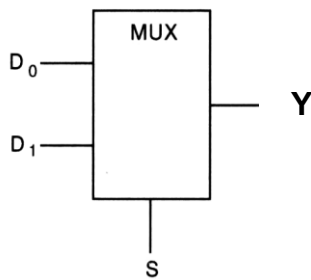
(1) 4-bit  $\dots\dots\dots$

(2) 8-bit  $\dots\dots\dots$

(δ) Να υπολογίσετε πόσα bit χρειάζονται για να κωδικοποιήσουμε τους αριθμούς από το 0 μέχρι το 9.

.....

15. Στο σχήμα 6 δίνεται το λογικό σύμβολο του πολυπλέκτη δύο γραμμών σε μια.



Σχήμα 6

(α) Να συμπληρώσετε τον πίνακα λειτουργίας του πολυπλέκτη.

ΕΙΣΟΔΟΣ	ΕΞΟΔΟΣ
S	Y

(β) Να δώσετε τη λογική συνάρτηση του πολυπλέκτη.

$Y = \dots\dots\dots$

(γ) Ένας πολυπλέκτης έχει 64 εισόδους δεδομένων. Πόσες γραμμές επιλογής εισόδου δεδομένων πρέπει να έχει;

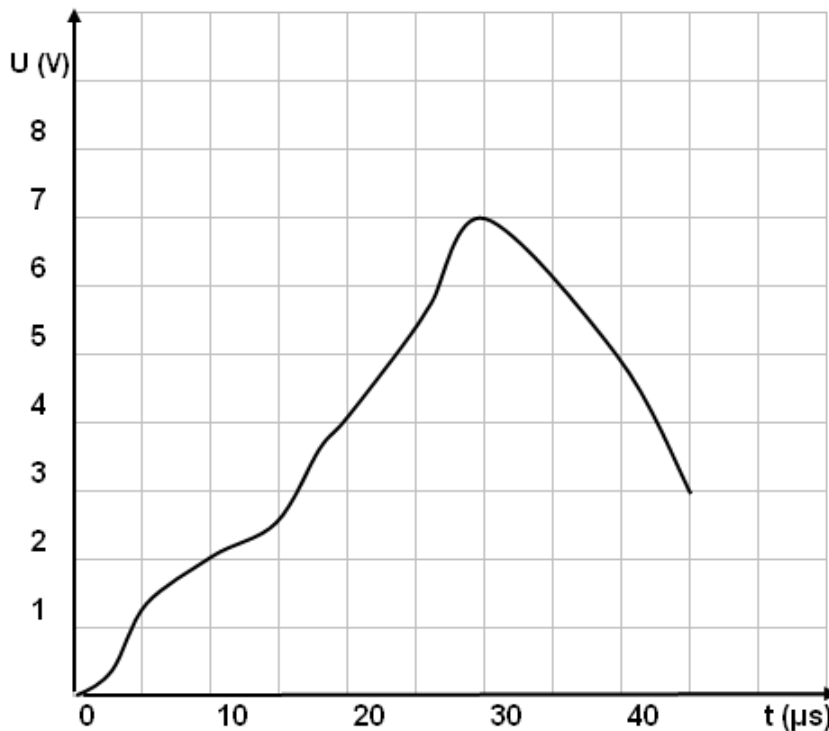
Γραμμές επιλογής εισόδου =  $\dots\dots\dots$

(δ) Πόσες γραμμές εισόδου δεδομένων μπορεί να έχει πολυπλέκτης με 3 γραμμές επιλογής;

Γραμμές εισόδου δεδομένων =  $\dots\dots\dots$

16. Δίνεται το αναλογικό σήμα του σχήματος 7.

(α) Να το μετατρέψετε σε ψηφιακό σήμα 3-bit και να συμπληρώσετε τον πίνακα 1. Η συχνότητα δειγματοληψίας είναι κάθε 10  $\mu\text{s}$  και το ψηφίο με την ελάχιστη σημαντική αξία (LSB) αντιστοιχεί με 1 V.

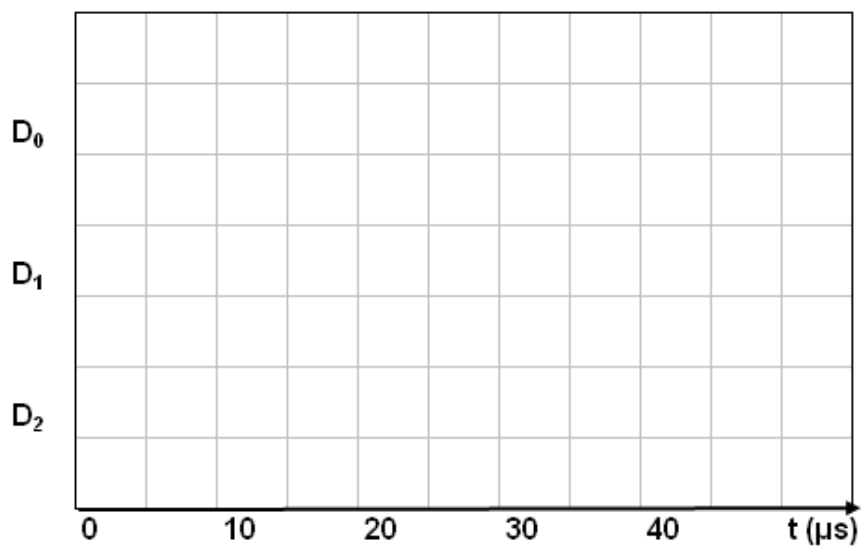


Σχήμα 7

Χρόνος ( $\mu\text{s}$ )	Αναλογικό Σήμα (V)	Ψηφιακό Σήμα		
		D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
0				
10				
20				
30				
40				

Πίνακας 1

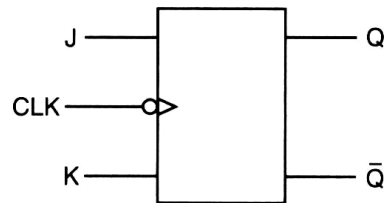
(β) Στο σχήμα 8 να σχεδιάσετε το αντίστοιχο ψηφιακό σήμα.



Σχήμα 8

**ΜΕΡΟΣ Γ΄ - Το μέρος Γ΄ αποτελείται από 2 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 10 μονάδες**

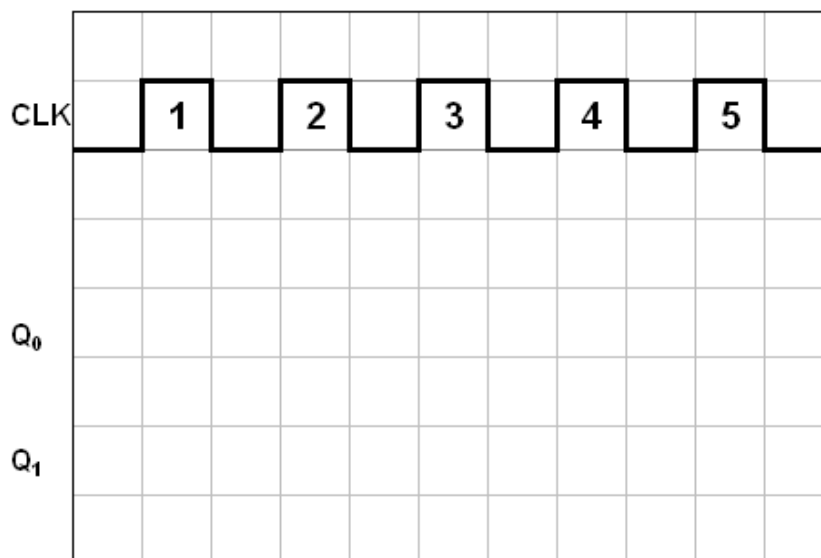
17. Στο σχήμα 9 δίνεται το λογικό σύμβολο του JK Φλιπ Φλοπ που χρονίζεται στα αρνητικά μετωπα των παλμών του ωρολογίου (CLK).



Σχήμα 9

(α) Να σχεδιάσετε ένα δυαδικό απαριθμητή 2-bit που μετρά προς τα πάνω με τη χρήση του πιο πάνω Φλιπ Φλοπ.

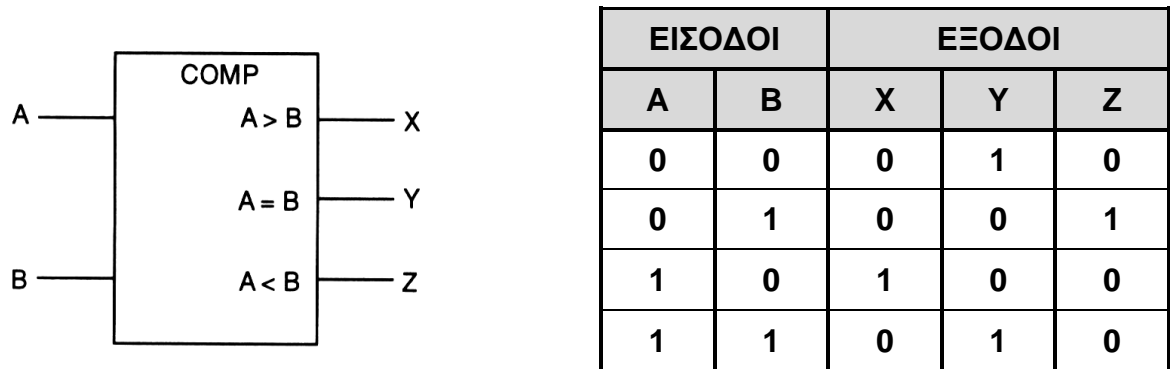
(β) Να σχεδιάσετε στο σχήμα 10 τα χρονικά διαγράμματα των δύο εξόδων του απαριθμητή που σχεδιάσατε πιο πάνω για 5 ωρολογιακούς παλμούς του CLK. Η αρχική κατάσταση του απαριθμητή είναι η RESET.



Σχήμα 10



(β) Στο σχήμα 12 δίνεται το λογικό σύμβολο και ο πίνακας αληθείας ψηφιακού συγκριτή 1-bit.



Σχήμα 12

(1) Να γράψετε τις λογικές εξισώσεις των τριών εξόδων του.

X = .....

Y = .....

Z = .....

(2) Να σχεδιάσετε το λογικό του κύκλωμα.

--- Τέλος Εξέτασης ---

# ΠΡΟΧΕΙΡΟ



# ΠΡΟΧΕΙΡΟ



**ΤΥΠΟΛΟΓΙΟ ΓΙΑ ΤΟ ΜΑΘΗΜΑ ΤΕΧΝΟΛΟΓΙΑ ΑΝΑΛΟΓΙΚΩΝ ΚΑΙ ΨΗΦΙΑΚΩΝ  
ΗΛΕΚΤΡΟΝΙΚΩΝ**

**ΝΟΜΟΣ ΤΟΥ ΩΜ**

Ένταση του ρεύματος	$I = \frac{U}{R}$
---------------------	-------------------

**ΕΝΑΛΛΑΣΣΟΜΕΝΟ ΡΕΥΜΑ**

Περίοδος εναλλασσόμενου ρεύματος	$T = \frac{1}{f}$
----------------------------------	-------------------

**ΠΥΚΝΩΤΕΣ**

Χρονική σταθερά κυκλώματος RC	$\tau = RC$
-------------------------------	-------------

**ΠΗΝΙΑ**

Χρονική σταθερά κυκλώματος RL	$\tau = \frac{L}{R}$
-------------------------------	----------------------

**ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE)**

Αξίωμα της αντιμετάθεσης	$A + B = B + A$ $A \cdot B = B \cdot A$
--------------------------	--

Αξίωμα του προσεταιρισμού	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$
---------------------------	--

Αξίωμα του επιμερισμού	$A \cdot (B + C) = A \cdot B + A \cdot C$
------------------------	---

Κανόνες της άλγεβρας Boole	$A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + \underline{A} = A$ $A + A = 1$ $A \cdot \underline{A} = 0$ $\underline{\underline{A}} = A$ $A + \underline{A} B = A$ $A + A B = A + B$ $(A + B) \cdot (A + C) = A + B \cdot C$
----------------------------	---

Θεώρημα Ντε Μόργαν (De Morgan)	$\overline{A + B} = \overline{A} \cdot \overline{B}$ $\overline{A \cdot B} = \overline{A} + \overline{B}$
--------------------------------	--

<b>ΛΟΓΙΚΕΣ ΠΥΛΕΣ</b>	
Πύλη AND	$Y = A \cdot B$
Πύλη OR	$Y = A + B$
Πύλη NOT	$Y = \bar{A}$
Πύλη NAND	$Y = \overline{A \cdot B}$
Πύλη NOR	$Y = \overline{A + B}$
Πύλη EXCLUSIVE OR	$Y = A \oplus B$
Πύλη EXCLUSIVE NOR	$Y = \overline{A \oplus B}$
<b>ΑΠΑΡΙΘΜΗΤΕΣ</b>	
Μέγιστο μέτρο απαριθμητή	$max MOD = 2^v$
Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή	$f_{max} = \frac{1}{vt_p}$
Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N	$f = \frac{f_{CLK}}{N}$
<b>ΚΑΤΑΧΩΡΗΤΕΣ</b>	
Συχνότητα κυκλικού απαριθμητή	
Συχνότητα απαριθμητή Τζόνσον (Johnson)	$f_Q = \frac{1}{2N} f_{CLK}$
<b>ΜΕΤΑΤΡΟΠΕΙΣ D/A</b>	
Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$
Μετατροπείς D/A με κλιμακωτό δίκτυο αντιστάσεων και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2} D_2 + \frac{1}{4} 2D_1 + \frac{1}{8} D_0)$
	$U_{out} = \frac{RU_{in}}{2} (D_3 + \frac{1}{2} D_2 + \frac{1}{4} D_1 + \frac{1}{8} D_0)$
Ανάλυση	$\frac{FS}{2^N - 1}$
Ανάλυση %	$\frac{1}{2^N - 1} 100\%$