

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2013

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΘΕΩΡΗΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Τεχνολογία Αναλογικών και Ψηφιακών Ηλεκτρονικών
Τεχνολογία ΘΚ ΙΙ (154)
Ημερομηνία : Δευτέρα, 3 Ιουνίου 2013
Ωρα εξέτασης : 07:30 – 10:00

Επιτρεπόμενη διάρκεια γραπτού 2, 5 ώρες (150 λεπτά)

ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ (20) ΣΕΛΙΔΕΣ ΚΑΙ ΤΡΙΑ ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)

ΟΔΗΓΙΕΣ:

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Όλες οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Απαγορεύεται η χρήση διορθωτικού υγρού ή άλλου διορθωτικού υλικού.
4. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν με μολύβι.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
6. Στο τέλος του εξεταστικού δοκιμίου δίνεται τυπολόγιο.

ΜΕΡΟΣ Α΄ - Το μέρος Α΄ αποτελείται από 12 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 4 μονάδες.

1. (α) Να αναφέρετε τι εννοούμε με τον όρο 'Υψηλή Πιστότητα'.

.....
.....
.....
.....
.....
.....

(β) Να αναφέρετε δύο προϋποθέσεις που είναι απαραίτητες για να επιτευχθεί Υψηλή Πιστότητα σε ένα ηχητικό σύστημα.

.....
.....
.....
.....

2. Να αναφέρετε σε τι χρησιμεύουν τα κυκλώματα διαχωρισμού συχνοτήτων (cross over) σε ένα ηχείο τριών διαδρόμων.

.....
.....
.....
.....
.....
.....
.....
.....

3. (α) Να εξηγήσετε τι εννοούμε με τον όρο 'πτητική μνήμη'.

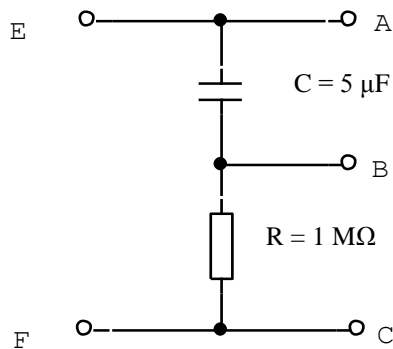
.....
.....
.....
.....
.....
.....

(β) Σε ποιον τύπο μνήμης χρειάζεται να γίνεται ανανέωση των αποθηκευμένων πληροφοριών;

- (1) PROM
- (2) SRAM
- (3) EPROM
- (4) DRAM

.....

4. Στο σχήμα 1 δίνεται κύκλωμα RC. Στα άκρα των ακροδεκτών E και F εφαρμόζεται συνεχής τάση.



Σχήμα 1

Να υπολογίσετε:

(α) Τη σταθερά χρόνου τ του κυκλώματος.

$\tau = \dots\dots\dots$

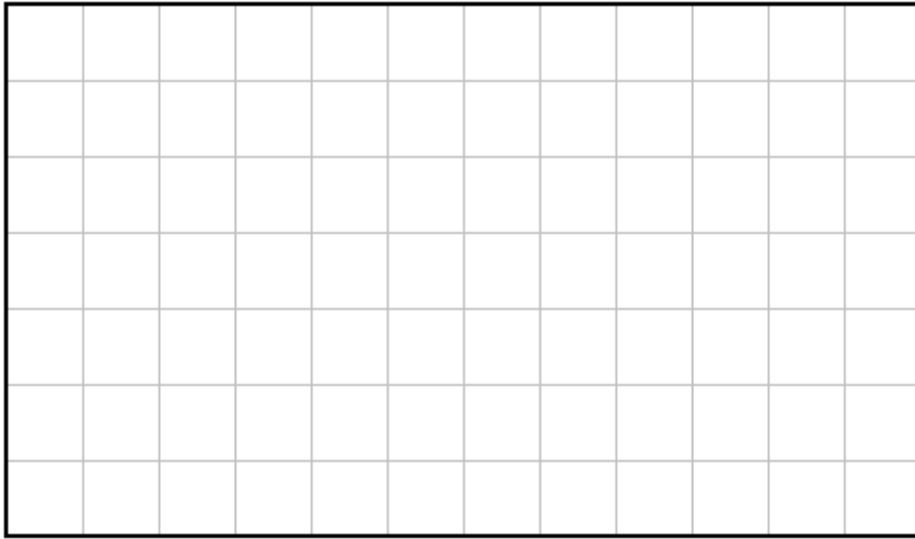
(β) Το χρόνο t , στον οποίο ο πυκνωτής θα έχει πρακτικά φορτιστεί πλήρως.

$t = \dots\dots\dots$

5. (α) Να αναφέρετε από ποια εξαρτήματα είναι κατασκευασμένα τα παθητικά φίλτρα.

.....
.....
.....
.....

- (β) Στο τετραγωνισμένο χαρτί του σχήματος 2, να σχεδιάσετε την καμπύλη απόκρισης φίλτρου διέλευσης ζώνης συχνοτήτων, με συχνότητες αποκοπής $f_{\alpha 1} = 5 \text{ kHz}$ και $f_{\alpha 2} = 15 \text{ kHz}$.



Σχήμα 2

6. Να επιλέξετε τη σωστή απάντηση:

- (α) Το NOR Φλιπ Φλοπ βρίσκεται στην απαγορευμένη κατάσταση, όταν οι είσοδοι του βρίσκονται στα λογικά επίπεδα:

(1) $S = 0, R = 0$

(2) $S = 1, R = 0$

(3) $S = 1, R = 1$

(4) $S = 0, R = 1$

- (5) Κανένα από τα πιο πάνω. Το NOR Φλιπ Φλοπ δεν έχει καμιά απαγορευμένη κατάσταση.

-
- (β) Ένα JK Φλιπ Φλοπ βρίσκεται σε κατάσταση εναλλαγής (Toggle), όταν οι είσοδοι του βρίσκονται στα λογικά επίπεδα:

(1) $J = 0, K = 0$

(2) $J = 1, K = 0$

(3) $J = 1, K = 1$

(4) $J = 0, K = 1$

- (5) Κανένα από τα πιο πάνω. Το JK Φλιπ Φλοπ αντίθετα με το SR Φλιπ Φλοπ δεν μπορεί να βρεθεί στην κατάσταση εναλλαγής.

7. Να επιλέξετε τη σωστή απάντηση.

(α) Το μέτρο ενός απαριθμητή ορίζεται ως:

- (1) Η συχνότητα του ωρολογίου (CLK) που εφαρμόζεται στην είσοδο του
- (2) Ο αριθμός των διαφορετικών λογικών καταστάσεων που μπορούν να πάρουν οι έξοδοί του
- (3) Ο αριθμός των Φλιπ Φλοπ από τα οποία αποτελείται
- (4) Ο κώδικας αρίθμησης του

.....

(β) Για να μετατραπεί ένα παράλληλο σήμα σε σειριακό απαιτείται η χρήση καταχωρητή με:

- (1) Διαδοχική είσοδο και διαδοχική έξοδο
- (2) Διαδοχική είσοδο και παράλληλη έξοδο
- (3) Παράλληλη είσοδο και παράλληλη έξοδο
- (4) Παράλληλη είσοδο και διαδοχική έξοδο

.....

8. (α) Να αναφέρετε τι εννοούμε με τον όρο “καθυστέρηση διάδοσης” μιας λογικής οικογένειας.

.....
.....
.....
.....
.....
.....
.....
.....
.....

(β) Από ποιο τύπο τρανζίστορ είναι κατασκευασμένα τα κυκλώματα της λογικής οικογένειας TTL;

.....

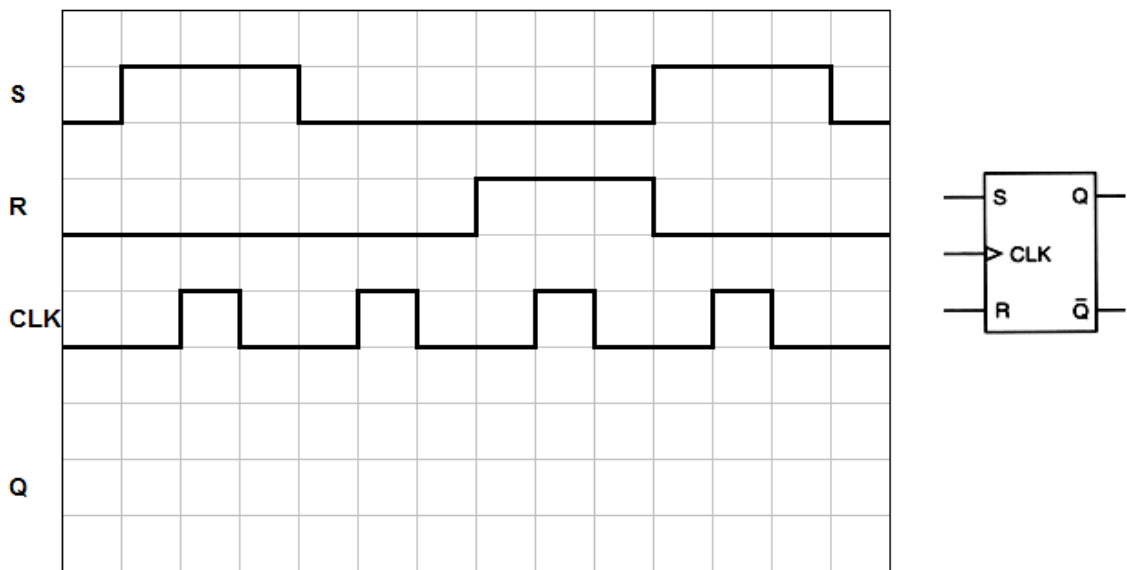
9. (α) Να υπολογίσετε το μέγιστο μέτρο απαριθμητή με 8 Φλιπ Φλοπ.

.....

(β) Να υπολογίσετε τον αριθμό των Φλιπ Φλοπ που έχει ένας απαριθμητής ο οποίος μετρά, μέχρι το 50.

.....
.....

10. Στο σχήμα 3 δίνεται κύκλωμα χρονιζόμενου SR Φλιπ Φλοπ και τα χρονικά διαγράμματα των παλμών που εφαρμόζονται στις εισόδους του. Να σχεδιάσετε στο τετραγωνισμένο χαρτί το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ για 4 χρονικούς παλμούς CLK. Αρχικά το Φλιπ Φλοπ είναι στην κατάσταση RESET.



Σχήμα 3

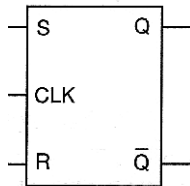
11. (α) Να δώσετε τον ορισμό του ψηφιακού κωδικοποιητή.

.....
.....
.....
.....
.....
.....
.....
.....

(β) Να υπολογίσετε πόσα bit χρειάζονται για να κωδικοποιήσουμε τους 107 χαρακτήρες ενός πληκτρολογίου.

.....
.....

12. (α) Να μετατρέψετε το SR Φλιπ Φλοπ του σχήματος 4 σε ένα D Φλιπ Φλοπ με τη βοήθεια μιας πύλης NOT.



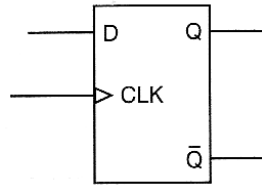
Σχήμα 4

(β) Τι θα συμβεί στις εξόδους χρονιζόμενου JK Φλιπ Φλοπ που βρίσκεται στην κατάσταση εναλλαγής (TOGGLE), όταν εφαρμοστούν παλμοί χρονισμού;

.....
.....
.....
.....

ΜΕΡΟΣ Β΄ - Το μέρος Β΄ αποτελείται από 4 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 8 μονάδες.

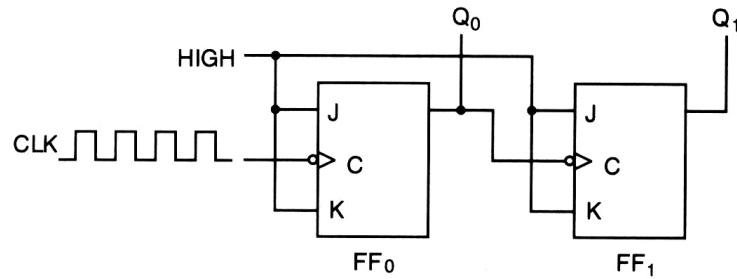
13. (α) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 5, να σχεδιάσετε ένα καταχωρητή 4 bit με διαδοχική είσοδο και παράλληλη έξοδο.



Σχήμα 5

- (β) Να υπολογίσετε πόσοι ωρολογιακοί παλμοί απαιτούνται, για να αποθηκευθεί μια πληροφορία των 4-bit στον καταχωρητή που σχεδιάσατε στην ερώτηση 13(α) πιο πάνω.
- (γ) Αν η συχνότητα του ωρολογίου (CLK) είναι 200 MHz, να υπολογίσετε το συνολικό χρόνο που θα χρειαστεί για να αποθηκευθεί η πληροφορία στον καταχωρητή της ερώτηση 13 (α) πιο πάνω.

14. Στο σχήμα 6 δίνεται το λογικό κύκλωμα ασύγχρονου δυαδικού απαριθμητή 2-bit που μετρά προς τα πάνω.



Σχήμα 6

- (α) Να σχεδιάσετε τα χρονικά διαγράμματα των δύο εξόδων του, για οκτώ (8) ωρολογιακούς παλμούς (CLK). Η αρχική κατάσταση του απαριθμητή είναι η RESET.

CLK	1	2	3	4	5	6	7	8					
Q ₀													
Q ₁													

- (β) Αν η συχνότητα των ωρολογιακών παλμών (CLK) είναι 500 kHz, να υπολογίσετε τη συχνότητα των παλμών στην έξοδο Q του κάθε Φλιπ-Φλοπ, του λογικού κυκλώματος της ερώτησης 14(α).

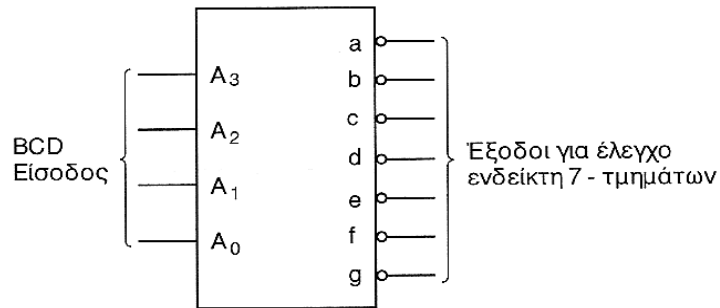
$f_{Q0} = \dots\dots\dots$

$f_{Q1} = \dots\dots\dots$

- (γ) Να αναφέρετε πιο τύπο JK Φλιπ Φλοπ θα πρέπει να χρησιμοποιήσετε για να αλλάξετε την κατεύθυνση αρίθμησης του απαριθμητή.

.....

15. Στο σχήμα 7 δίνεται το σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει τον ενδείκτη 7-τμημάτων. Οι εξόδοι του αποκωδικοποιητή είναι ενεργές στο λογικό 0.



Σχήμα 7

- (α) Να αναφέρετε τον αριθμό που θα παριστάνει ο ενδείκτης 7-τμημάτων που συνδέεται στην έξοδο του αποκωδικοποιητή, εάν η λογική κατάσταση των εισόδων του, είναι $A_3A_2A_1A_0 = 0101$.

Αριθμός =

- (β) Να δώσετε τη λογική κατάσταση των εξόδων του αποκωδικοποιητή.

a = b = c = d =
 e = f = g =

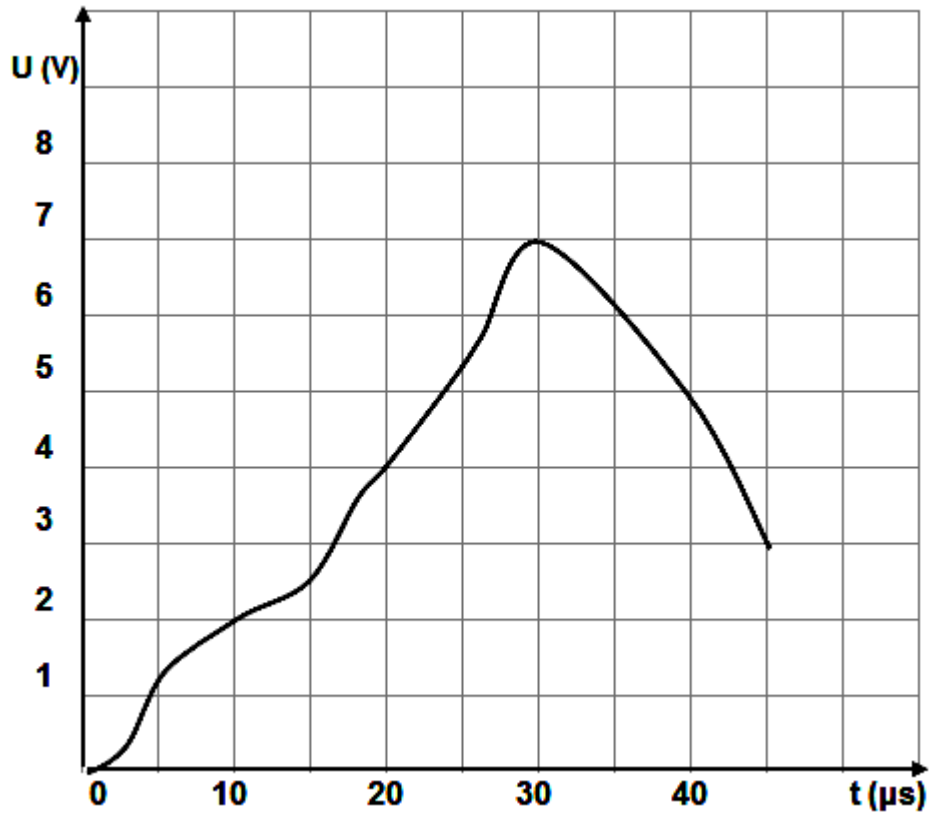
- (γ) Να αναφέρετε ποιο τύπο 7-τμηματικής μονάδας ένδειξης LED θα χρησιμοποιούσατε στην έξοδο του αποκωδικοποιητή.

.....

- (δ) Να αναφέρετε γιατί οι οθόνες LCD έχουν καθιερωθεί σε όργανα και συσκευές που εργάζονται με μπαταρίες αντί των οθονών LED.

.....

16. Δίνεται το αναλογικό σήμα του σχήματος 8.



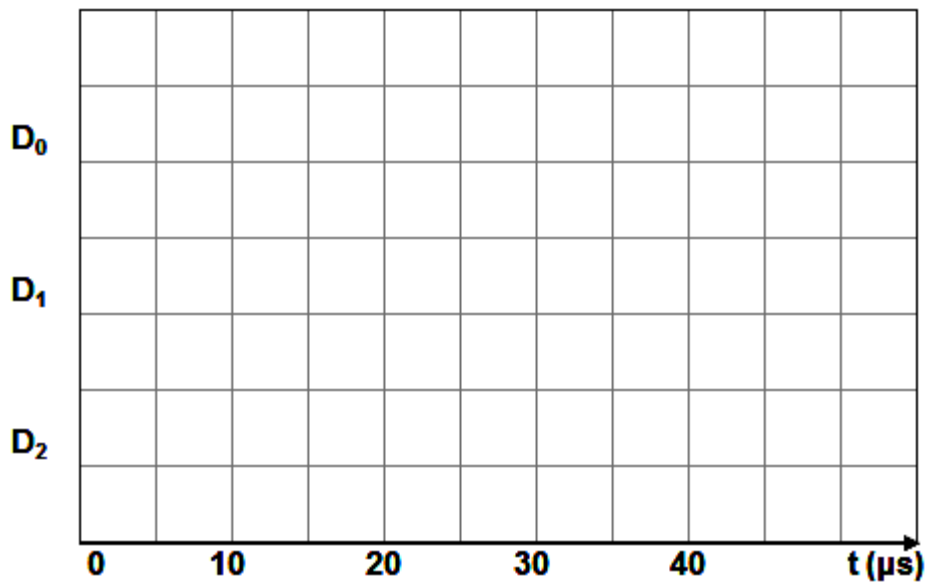
Σχήμα 8

(α) Να το μετατρέψετε σε ψηφιακό σήμα 3-bit και να συμπληρώσετε τον πίνακα 1. Η συχνότητα δειγματοληψίας είναι κάθε 10 μs και το ψηφίο με την ελάχιστη σημαντική αξία (LSB) αντιστοιχεί με 1 V.

Χρόνος (μs)	Αναλογικό Σήμα (V)	Ψηφιακό Σήμα		
		D_2	D_1	D_0
0				
10				
20				
30				
40				

Πίνακας 1

(β) Στο χρονικό διάγραμμα του σχήματος 9 να σχεδιάσετε το αντίστοιχο ψηφιακό σήμα.

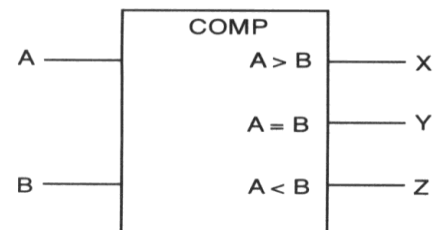


Σχήμα 9

ΜΕΡΟΣ Γ΄ - Το μέρος Γ΄ αποτελείται από 2 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 10 μονάδες.

17. Στο σχήμα 10 δίνεται το λογικό σύμβολο και ο πίνακας αληθείας του Ψηφιακού Συγκριτή 1-bit, ο οποίος συγκρίνει δύο δυαδικούς αριθμούς.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0



Σχήμα 10

(α) Να γράψετε τις λογικές συναρτήσεις για τις τρεις εξόδους X, Y και Z:

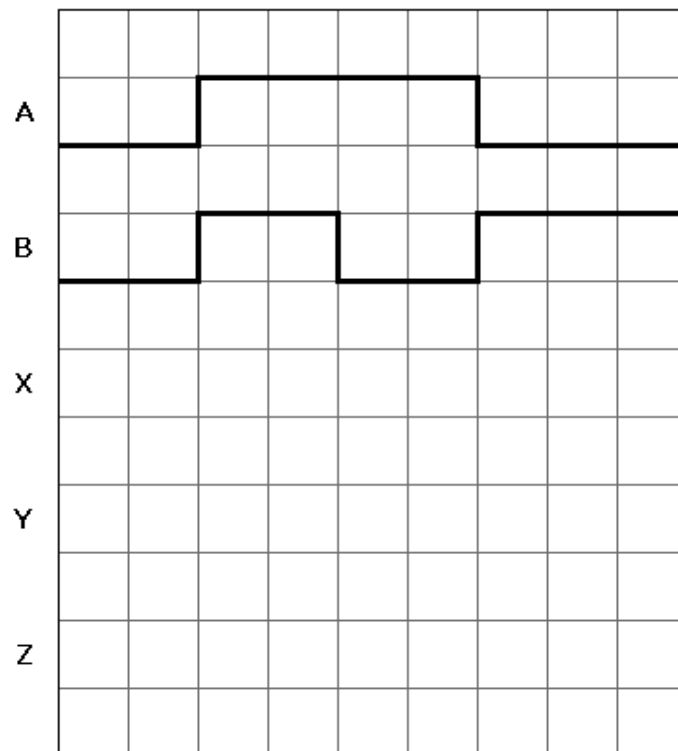
X =

Y =

Z =

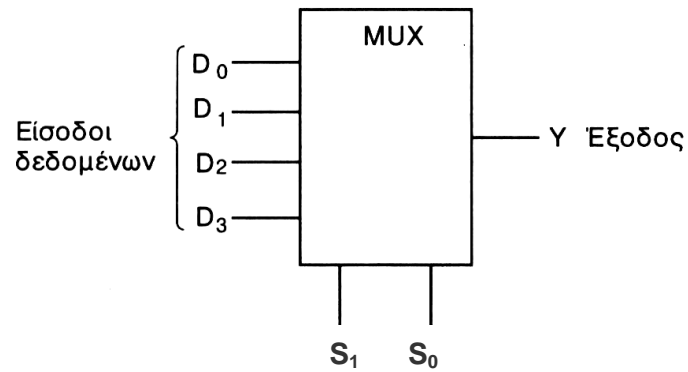
(β) Να σχεδιάσετε το λογικό κύκλωμα του συγκριτή.

(γ) Στο σχήμα 11 δίνονται τα χρονικά διαγράμματα που εφαρμόζονται στις εισόδους ψηφιακού συγκριτή 1-bit. Να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων X, Y και Z του συγκριτή.



Σχήμα 11

18. Στο σχήμα 12 δίνεται το λογικό σύμβολο του πολυπλέκτη με 4 γραμμές εισόδου δεδομένων και δύο γραμμές επιλογής εισόδου S_0 και S_1 .



Σχήμα 12

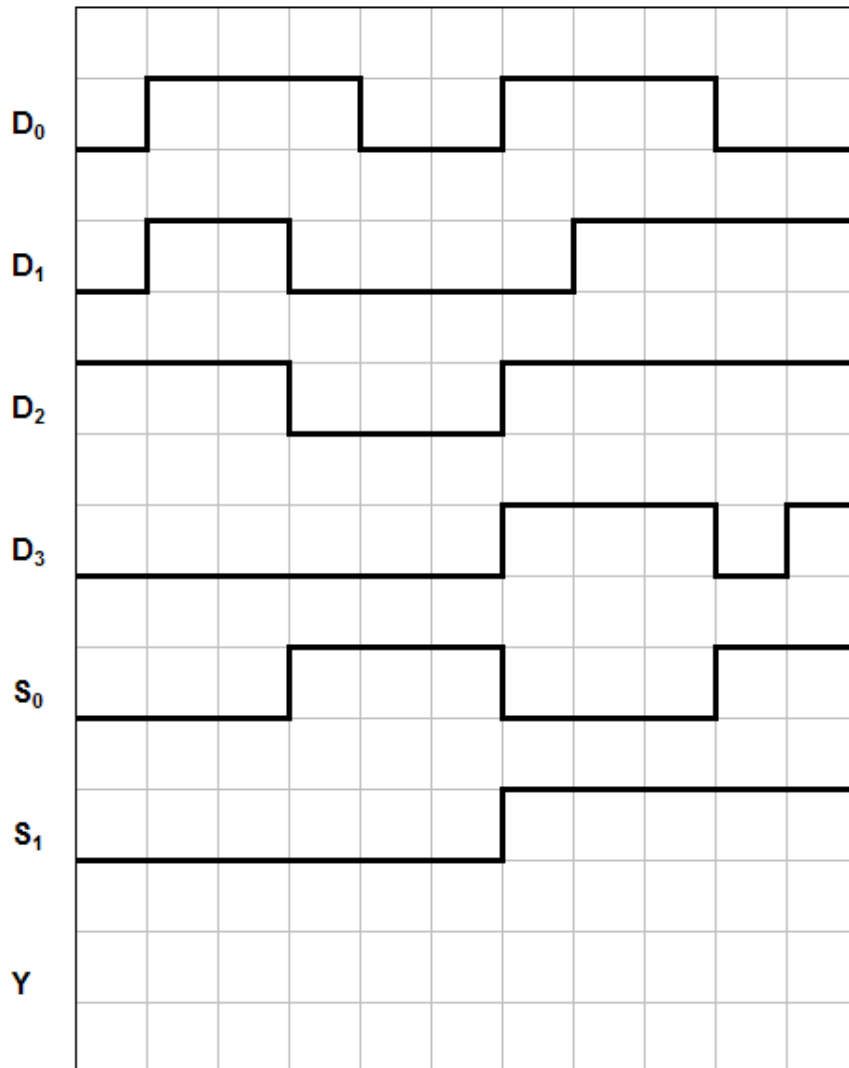
- (α) Να συμπληρώσετε τον Πίνακα Αληθείας του πολυπλέκτη.

Είσοδοι		Έξοδος
S_1	S_0	Y

- (β) Να δώσετε τη λογική συνάρτηση της εξόδου του πολυπλέκτη.

$Y = \dots\dots\dots$

(γ) Στο σχήμα 13 δίνονται τα χρονικά διαγράμματα των εισόδων πολυπλέκτη με 4 γραμμές εισόδου δεδομένων και δύο γραμμές επιλογής εισόδου S_0 και S_1 . Να σχεδιάσετε το λογικό διάγραμμα της εξόδου Y του πολυπλέκτη.



Σχήμα 13

----- ΤΕΛΟΣ ΕΞΕΤΑΣΗΣ -----

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΤΥΠΟΛΟΓΙΟ

ΝΟΜΟΣ ΤΟΥ ΩΜ	
Ένταση του ρεύματος	$I = \frac{U}{R}$
ΕΝΑΛΛΑΣΣΟΜΕΝΟ ΡΕΥΜΑ	
Περίοδος εναλλασσόμενου ρεύματος	$T = \frac{1}{f}$
ΠΥΚΝΩΤΕΣ	
Χρονική σταθερά κυκλώματος RC	$\tau = RC$
ΠΗΝΙΑ	
Χρονική σταθερά κυκλώματος RL	$\tau = \frac{L}{R}$
ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE)	
Αξίωμα της αντιμετάθεσης	$A + B = B + A$ $A \cdot B = B \cdot A$
Αξίωμα του προσεταιρισμού	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$
Αξίωμα του επιμερισμού	$A \cdot (B + C) = A \cdot B + A \cdot C$
Κανόνες της άλγεβρας Boole	$A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + A = A$ $A + \bar{A} = 1$ $A \cdot A = A$ $A \cdot \bar{A} = 0$ $\overline{\bar{A}} = A$ $A + \bar{A} \cdot B = A + B$ $A + \bar{A} \cdot \bar{B} = A + \bar{B}$ $(A + B) \cdot (A + C) = A + B \cdot C$
Θεώρημα Ντε Μόργαν (De Morgan)	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$

ΛΟΓΙΚΕΣ ΠΥΛΕΣ	
Πύλη AND	$Y = A \cdot B$
Πύλη OR	$Y = A + B$
Πύλη NOT	$Y = \bar{A}$
Πύλη NAND	$Y = \overline{A \cdot B}$
Πύλη NOR	$Y = \overline{A + B}$
Πύλη EXCLUSIVE OR	$Y = A \oplus B$
Πύλη EXCLUSIVE NOR	$Y = \overline{A \oplus B}$
ΑΠΑΡΙΘΜΗΤΕΣ	
Μέγιστο μέτρο απαριθμητή	$max\ MOD = 2^v$
Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή	$f_{max} = \frac{1}{vt_p}$
Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N	$f = \frac{f_{CLK}}{N}$
ΚΑΤΑΧΩΡΗΤΕΣ	
Συχνότητα κυκλικού απαριθμητή	$f_Q = \frac{1}{N} f_{CLK}$
Συχνότητα απαριθμητή Τζόνσον (Johnson)	$f_Q = \frac{1}{2N} f_{CLK}$
ΜΕΤΑΤΡΟΠΕΙΣ D/A	
Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$
Μετατροπείς D/A με κλιμακωτό δίκτυο αντιστάσεων και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
	$U_{out} = \frac{U_{in}}{2} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
Ανάλυση	$\frac{FS}{2^N - 1}$
Ανάλυση %	$\frac{1}{2^N - 1} 100\%$