

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2014

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΘΕΩΡΗΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Ψηφιακά Ηλεκτρονικά ΘΚ ΙΙ (155)
Ημερομηνία : Πέμπτη, 29 Μαΐου 2014
Ώρα εξέτασης : 08:00 - 10:30

Επιτρεπόμενη διάρκεια γραπτού 2, 5 ώρες (150 λεπτά)

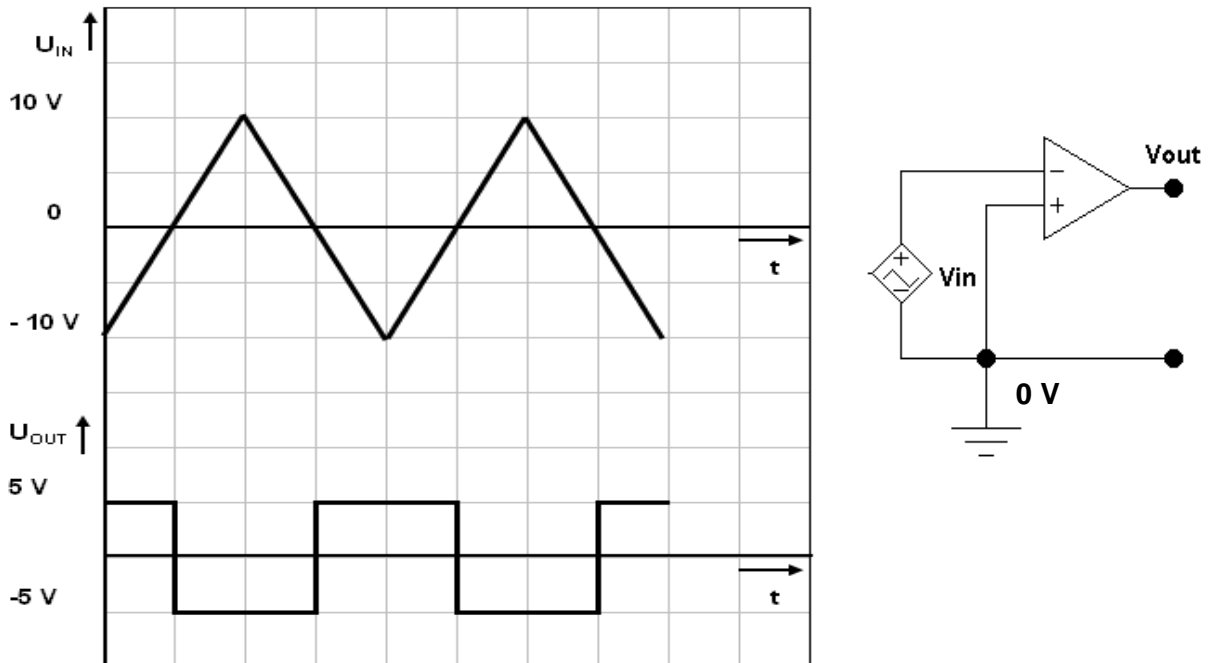
ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ (20) ΣΕΛΙΔΕΣ ΚΑΙ ΤΡΙΑ ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)

ΟΔΗΓΙΕΣ:

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Όλες οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Απαγορεύεται η χρήση διορθωτικού υγρού ή άλλου διορθωτικού υλικού.
4. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν με μολύβι.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
6. Στο τέλος του εξεταστικού δοκιμίου δίνεται τυπολόγιο.

ΜΕΡΟΣ Α΄ - Το μέρος Α΄ αποτελείται από 12 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 4 μονάδες.

1. (α) Στο σχήμα 1 δίνεται το κύκλωμα συγκριτή τάσης και τα σήματα που εφαρμόζονται στις δύο εισόδους του. Οι μέγιστες τάσεις εξόδου είναι $\pm 5\text{ V}$.



Σχήμα 1

Με τη βοήθεια του σχήματος 1, να δώσετε τον ορισμό του συγκριτή τάσης και να αναφέρετε την αρχή λειτουργίας του.

.....

.....

.....

.....

.....

.....

.....

(β) Να αναφέρετε δύο χαρακτηριστικά σύγκρισης λογικών οικογενειών.

.....

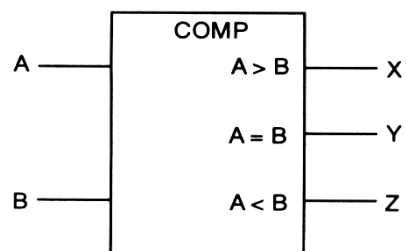
.....

.....

.....

2. Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου SR Φλιπ Φλοπ με δύο πύλες NAND.

3. Στο σχήμα 2 δίνεται το λογικό σύμβολο του ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς του 1-bit.

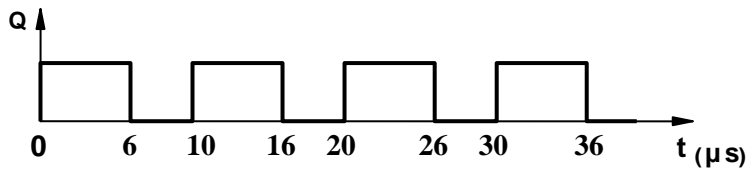


Σχήμα 2

Να συμπληρώσετε τον πίνακα λειτουργίας του συγκριτή.

| ΕΙΣΟΔΟΙ | | ΕΞΟΔΟΙ | | |
|---------|---|--------|---|---|
| A | B | X | Y | Z |
| 0 | 0 | | | |
| 0 | 1 | | | |
| 1 | 0 | | | |
| 1 | 1 | | | |

4. Στο σχήμα 3 δίνεται η κυματομορφή εξόδου ενός ασταθή πολυδονητή. Να υπολογίσετε:
- (α) Τη συχνότητα, f .
 - (β) Τον κύκλο δράσης, d .

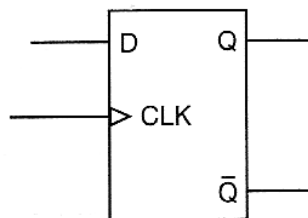


Σχήμα 3

Συχνότητα, $f = \dots\dots\dots$

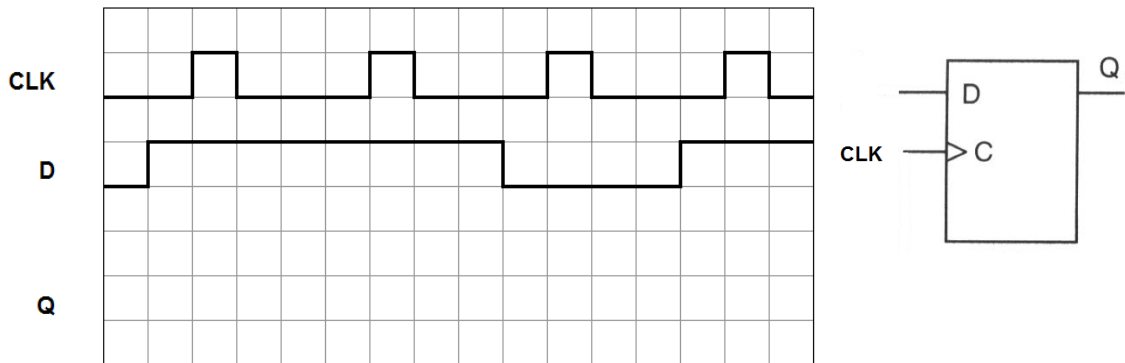
Κύκλος δράσης, $d = \dots\dots\dots$

5. Με τη χρήση του D Φλιπ Φλοπ του σχήματος 4, να σχεδιάσετε ένα καταχωρητή 4-bit με παράλληλη είσοδο και παράλληλη έξοδο.



Σχήμα 4

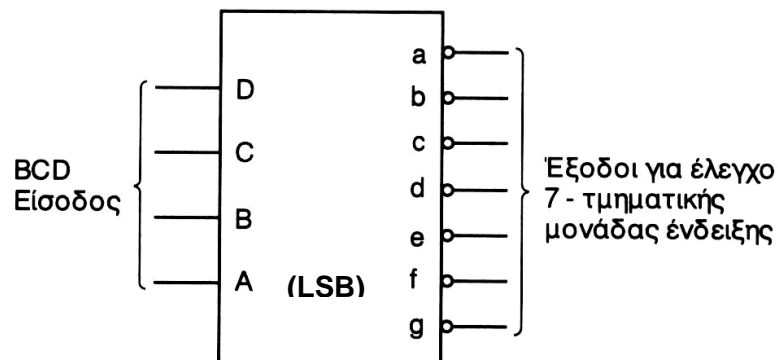
6. Στο σχήμα 5 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα των εισόδων D Φλιπ Φλοπ που χρονίζεται στα θετικά μέτωπα των παλμών του ωρολογίου (CLK). Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ για 4 χρονικούς παλμούς του ωρολογίου (CLK). Η αρχική κατάσταση του Φλιπ Φλοπ είναι το λογικό 0 (RESET).



Σχήμα 5

7. Στο σχήμα 6 δίνεται το λογικό σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει ένα ενδείκτη 7- τμημάτων με τις εξόδους ενεργές στο λογικό 0. Οι τιμές των εξόδων του αποκωδικοποιητή είναι:

$$a = 0, b = 0, c = 0, d = 0, e = 0, f = 0, g = 0$$



Σχήμα 6

- (α) Να δώσετε τη λογική κατάσταση των εισόδων του αποκωδικοποιητή.

$$D = \dots\dots\dots \quad C = \dots\dots\dots \quad B = \dots\dots\dots \quad A = \dots\dots\dots$$

- (β) Να αναφέρετε τον αριθμό που θα εμφανιστεί στον ενδείκτη 7-τμημάτων.

.....

8. Ασύγχρονος δυαδικός απαριθμητής των 5-bit που μετρά προς τα πάνω αποτελείται από Φλιπ Φλοπ με χρόνο καθυστέρησης 10 μ s.

(α) Να υπολογίσετε το χρόνο t , που χρειάζεται, για να αλλάξει ο απαριθμητής από τη λογική κατάσταση 11111 στη λογική κατάσταση 00000.

$$t = \dots\dots\dots$$

(β) Να υπολογίσετε τη μέγιστη συχνότητα λειτουργίας f_{\max} του πιο πάνω απαριθμητή.

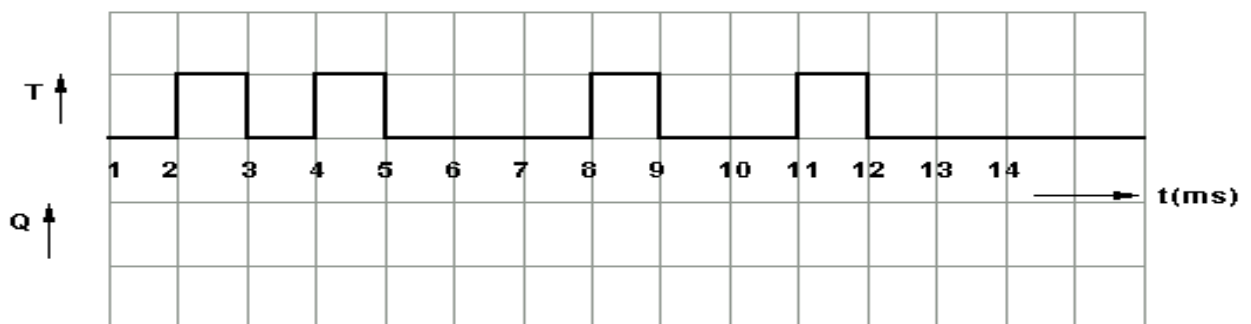
$$f_{\max} = \dots\dots\dots$$

9. Η λογική κατάσταση ενός καταχωρητή των 8-bit είναι 00000000. Στον καταχωρητή εισέρχεται με σειριακό τρόπο η πληροφορία 11000011 με ταυτόχρονη μετακίνηση των bit προς τα δεξιά. Να γράψετε τη νέα λογική κατάσταση του καταχωρητή μετά από 4 χρονικούς παλμούς.

.....
.....

10. Στο σχήμα 7 δίνεται το χρονικό διάγραμμα εισόδου επαναδιεγειρόμενου μονοσταθί πολυδονητή, ο οποίος διεγείρεται στα θετικά μέτωπα των παλμών διέγερσης και έχει χρόνο βολής 3 ms. Η σταθερά κατάσταση του μονοσταθί πολυδονητή είναι η λογική κατάσταση 0.

Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του πολυδονητή κάτω από το χρονικό διάγραμμα των παλμών διέγερσης.



Σχήμα 7

11. Να επιλέξετε τη σωστή απάντηση:

(α) Ένας κυκλικός ολισθητής των 4-bit μπορεί να χρησιμοποιηθεί σαν κυκλικός απαριθμητής εάν η καταχωρημένη κωδική λέξη στον ολισθητή είναι:

(1) 0000

(2) 0111

(3) 0010

(4) 1010

.....

(β) Πόσοι χρονικοί παλμοί απαιτούνται για να φορτωθεί σειριακά και να βγει σειριακά ένα byte σε ένα καταχωρητή των 8 bit;

(1) 4

(2) 8

(3) 12

(4) 16

(5) 32

.....

12. Να επιλέξετε τη σωστή απάντηση:

(α) Το JK Φλιπ Φλοπ πλεονεκτεί του SR Φλιπ Φλοπ διότι:

(1) Είναι πιο γρήγορο.

(2) Δεν έχει απαγορευμένη κατάσταση εισόδων.

(3) Διαθέτει είσοδο ωρολογίου (CLK).

(4) Διαθέτει δύο εξόδους.

.....

(β) Από πόσα Φλιπ Φλοπ αποτελείται απαριθμητής με μέτρο 32;

(1) 2

(2) 5

(3) 8

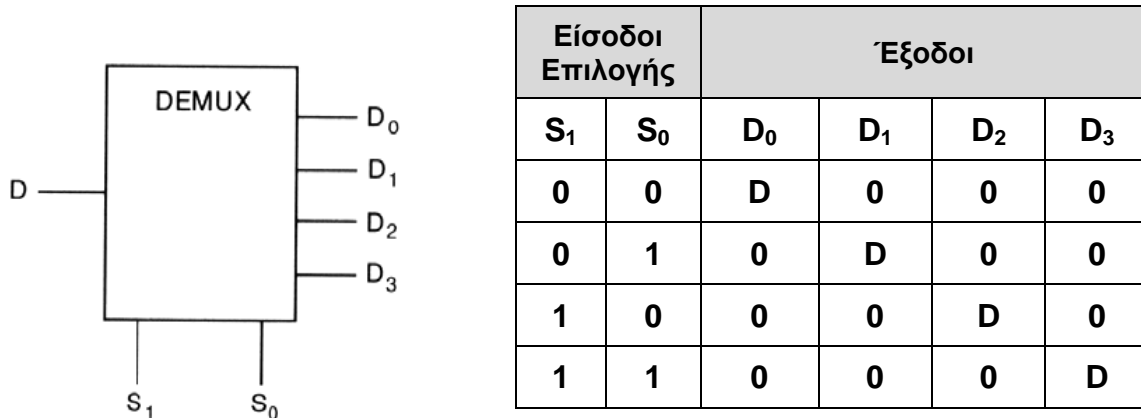
(4) 16

(5) 32

.....

ΜΕΡΟΣ Β' - Το μέρος Β' αποτελείται από 4 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 8 μονάδες.

13. Στο σχήμα 8 δίνεται το λογικό σύμβολο και ο πίνακας λειτουργίας του αποπολυπλέκτη μιας γραμμής σε τέσσερις.



Σχήμα 8

(α) Να γράψετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του αποπολυπλέκτη.

D₀ =

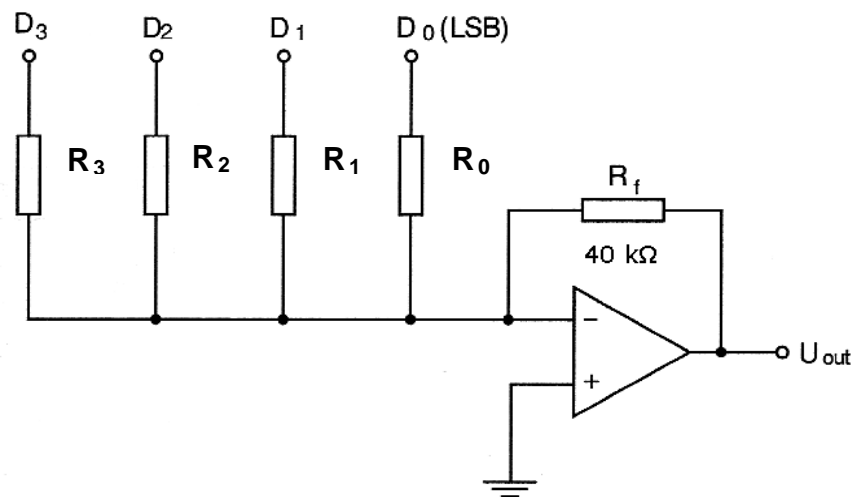
D₁ =

D₂ =

D₃ =

(β) Να σχεδιάσετε το λογικό κύκλωμα του αποπολυπλέκτη.

14. Στο σχήμα 9 δίνεται το κύκλωμα μετατροπέα ψηφιακού σήματος σε αναλογικό με αντιστάσεις σταθμισμένες στο δυαδικό σύστημα.



Σχήμα 9

(α) Αν η αντίσταση $R_0 = 400 \text{ k}\Omega$, να υπολογίσετε την τιμή των αντιστάσεων R_1 , R_2 και R_3 .

$R_1 = \dots\dots\dots$

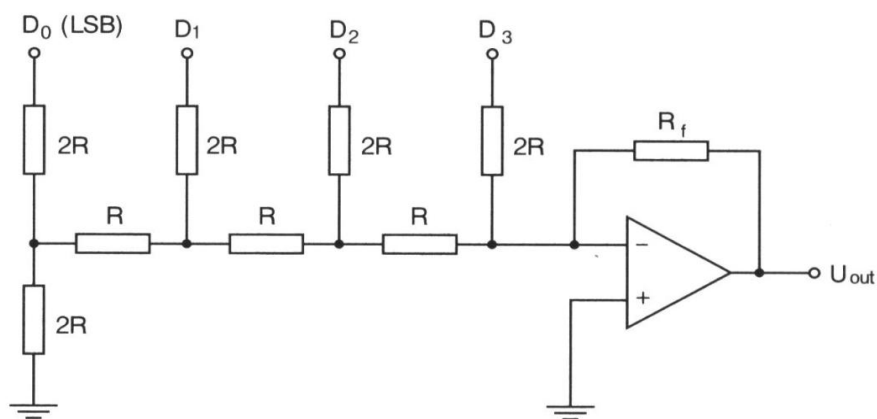
$R_2 = \dots\dots\dots$

$R_3 = \dots\dots\dots$

- (β) Να υπολογίσετε την μέγιστη τάση εξόδου του κυκλώματος αν στο λογικό 1 αντιστοιχεί τάση + 5 V και στο λογικό 0 τάση 0 V.

$$U_{OUT} = \dots\dots\dots$$

- (γ) Στο σχήμα 10 δίνεται το κύκλωμα μετατροπέα ψηφιακού σήματος σε αναλογικό με κλιμακωτό δίκτυο αντιστάσεων R/2R.



Σχήμα 10

Αν η αντίσταση $R = 25 \text{ K}\Omega$ και η αντίσταση $R_f = 60 \text{ K}\Omega$, να υπολογίσετε την τάση εξόδου του κυκλώματος όταν στην είσοδο του εφαρμοστεί ο κώδικας 1100. Η τάση που αντιστοιχεί στο λογικό 1 είναι + 5 V και στο λογικό 0 είναι 0 V.

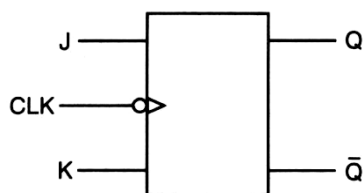
$$U_{OUT} = \dots\dots\dots$$

15. (α) Να δώσετε το μονό και ζυγό ψηφίο ισοτιμίας στον κώδικα BCD, συμπληρώνοντας τον πιο κάτω πίνακα.

| Δεκαδικός Αριθμός | Κώδικας BCD $A_3 A_2 A_1 A_0$ | Μονό ψηφίο ισοτιμίας | Ζυγό ψηφίο ισοτιμίας |
|-------------------|----------------------------------|-------------------------|-------------------------|
| 0 | 0000 | | |
| 1 | 0001 | | |
| 2 | 0010 | | |
| 3 | 0011 | | |
| 4 | 0100 | | |
| 5 | 0101 | | |
| 6 | 0110 | | |
| 7 | 0111 | | |
| 8 | 1000 | | |
| 9 | 1001 | | |

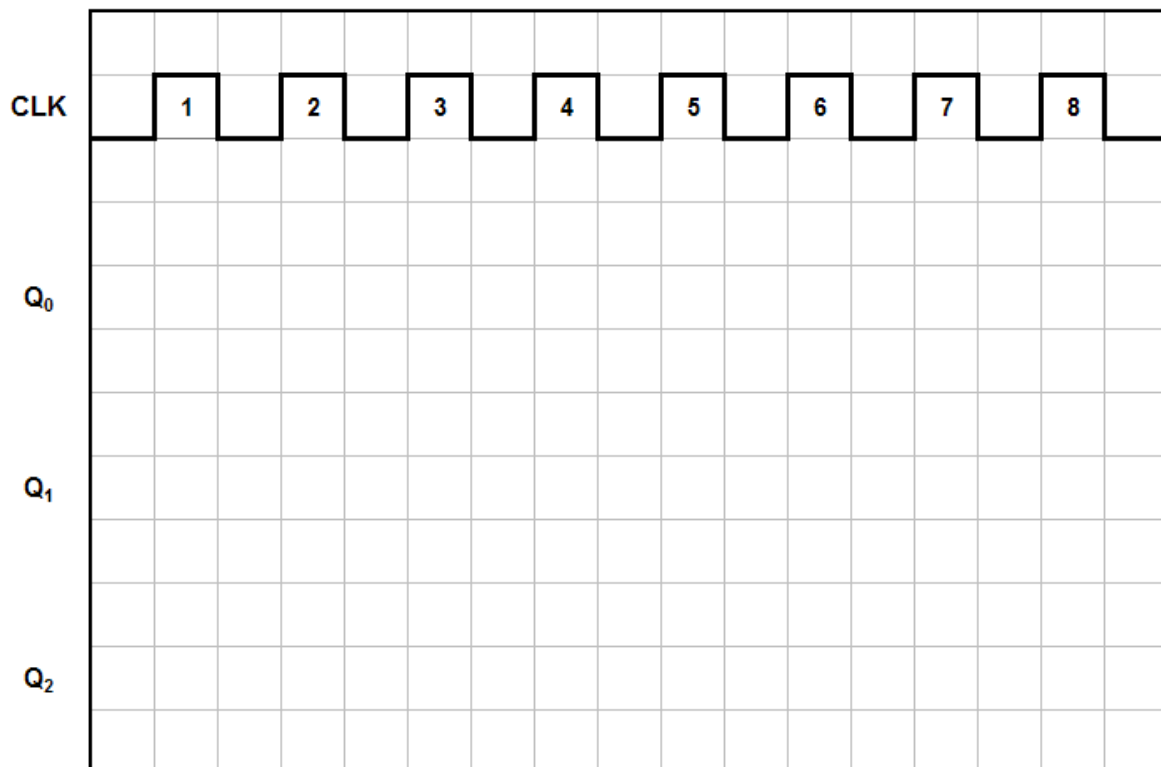
- (β) Να σχεδιάσετε το κύκλωμα παραγωγής ζυγού ψηφίου ισοτιμίας για τον κώδικα BCD.

16. (α) Με τη χρήση του JK Φλιπ Φλοπ του σχήματος 11, να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου δυαδικού απαριθμητή 3-bit που μετρά προς τα πάνω.



Σχήμα 11

- (β) Στο τετραγωνισμένο χαρτί του σχήματος 12, να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων του απαριθμητή για 8 ωρολογιακούς παλμούς (CLK).



Σχήμα 12

ΜΕΡΟΣ Γ΄ - Το μέρος Γ΄ αποτελείται από 2 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 10 μονάδες.

17. Στο σχήμα 13 δίνεται το λογικό σύμβολο αποκωδικοποιητή 2-bit σε 4 γραμμές.



Σχήμα 13

(α) Να συμπληρώσετε τον πίνακα λειτουργίας του αποκωδικοποιητή.

| Είσοδοι | | Έξοδοι | | | |
|----------------|----------------|----------------|----------------|----------------|----------------|
| A ₁ | A ₀ | Y ₃ | Y ₂ | Y ₁ | Y ₀ |
| 0 | 0 | | | | |
| 0 | 1 | | | | |
| 1 | 0 | | | | |
| 1 | 1 | | | | |

(β) Να δώσετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του.

Y₀ =

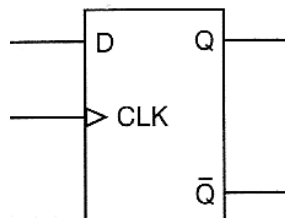
Y₁ =

Y₂ =

Y₃ =

(γ) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή.

18. (α) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 14, να σχεδιάσετε το κύκλωμα απαριθμητή Τζόνσον των 4-bit.



Σχήμα 14

- (β) Να συμπληρώσετε τον πίνακα λειτουργίας του απαριθμητή Τζόνσον 4-bit, στον οποίο να φαίνονται όλες οι λογικές καταστάσεις που λαμβάνει. Η αρχική λογική κατάσταση των εξόδων του απαριθμητή Τζόνσον είναι η κατάσταση 0000.

| Παλμός Χρονισμού | Q ₀ | Q ₁ | Q ₂ | Q ₃ |
|------------------|----------------|----------------|----------------|----------------|
| 0 | 0 | 0 | 0 | 0 |
| 1 | | | | |
| 2 | | | | |
| 3 | | | | |
| 4 | | | | |
| 5 | | | | |
| 6 | | | | |
| 7 | | | | |
| 8 | | | | |

- (γ) Αν η συχνότητα του ωρολογίου (CLK) είναι 4 MHz να υπολογίσετε τη συχνότητα των παλμών εξόδου Q, του απαριθμητή Τζόνσον των 4-bit.

$f_Q = \dots\dots\dots$

----- Τέλος Εξέτασης -----

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

| ΤΥΠΟΛΟΓΙΟ ΓΙΑ ΤΟ ΜΑΘΗΜΑ ΨΗΦΙΑΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ | |
|---|--|
| ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE) | |
| Αξίωμα της αντιμετάθεσης | $A + B = B + A$ $A \cdot B = B \cdot A$ |
| Αξίωμα του προσεταιρισμού | $A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$ |
| Αξίωμα του επιμερισμού | $A \cdot (B + C) = A \cdot B + A \cdot C$ |
| Κανόνες της άλγεβρας Boole | $A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + A = A$ $A + \bar{A} = 1$ $A \cdot A = A$ $A \cdot \bar{A} = 0$ $\bar{\bar{A}} = A$ $A + A \cdot B = A$ $A + \bar{A} \cdot B = A + B$ $(A + B) \cdot (A + C) = A + B \cdot C$ |
| Θεώρημα Ντε Μόργαν (De Morgan) | $\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$ |
| ΛΟΓΙΚΕΣ ΠΥΛΕΣ | |
| Πύλη AND | $Y = A \cdot B$ |
| Πύλη OR | $Y = A + B$ |
| Πύλη NOT | $Y = \bar{A}$ |
| Πύλη NAND | $Y = \overline{A \cdot B}$ |
| Πύλη NOR | $Y = \overline{A + B}$ |
| Πύλη EXCLUSIVE OR | $Y = A \oplus B$ |
| Πύλη EXCLUSIVE NOR | $Y = \overline{A \oplus B}$ |
| ΠΟΛΥΔΟΝΗΤΕΣ | |
| Κύκλος Δράσης | $d = \frac{t_H}{T} \times 100\%$ |

| ΑΠΑΡΙΘΜΗΤΕΣ | |
|--|---|
| Μέγιστο μέτρο απαριθμητή | $max MOD = 2^v$ |
| Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή | $f_{max} = \frac{1}{vt_p}$ |
| Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N | $f = \frac{f_{CLK}}{N}$ |
| ΚΑΤΑΧΩΡΗΤΕΣ | |
| Συχνότητα κυκλικού απαριθμητή | $f_Q = \frac{1}{N} f_{CLK}$ |
| Συχνότητα απαριθμητή Τζόνσον (Johnson) | $f_Q = \frac{1}{2N} f_{CLK}$ |
| ΜΕΤΑΤΡΟΠΕΙΣ D/A | |
| Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή | $U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$ |
| Μετατροπείς D/A με κλιμακωτό δίκτυο αντιστάσεων και τελεστικό ενισχυτή | $U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$ |
| | $U_{out} = \frac{U_{in}}{2} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$ |
| Ανάλυση | $\frac{FS}{2^N - 1}$ |
| Ανάλυση % | $\frac{1}{2^N - 1} 100\%$ |