

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2015

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΘΕΩΡΗΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Ψηφιακά Ηλεκτρονικά ΘΚ ΙΙ (155)
Ημερομηνία : Πέμπτη, 28 Μαΐου 2015
Ωρα εξέτασης : 08:00 - 10:30

Λύσεις

ΜΕΡΟΣ Α΄ - Το μέρος Α΄ αποτελείται από δώδεκα (12) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με τέσσερις (4) μονάδες.

1. (α) Τι εννοούμε με τον όρο “καθυστέρηση διάδοσης” μιας λογικής οικογένειας;

Η “καθυστέρηση διάδοσης” μιας λογικής οικογένειας είναι ο χρόνος που χρειάζεται, για να μεταφερθεί στην έξοδο μιας πύλης μια μεταβολή, που λαμβάνει χώρα στην είσοδο της.

- (β) Να αναφέρετε δύο πλεονεκτήματα της λογικής οικογένειας CMOS σε σύγκριση με τη λογική οικογένεια TTL.

Δύο από τα πιο κάτω πλεονεκτήματα

- Μικρή κατανάλωση ισχύος
- Παρουσιάζουν σχετικά εύκολη και φτηνή κατασκευή
- Έχουν μικρό όγκο τρανζίστορ και μεγάλη πυκνότητα ολοκλήρωσης
- Μεγάλο περιθώριο θορύβου
- Κυμαινόμενη τάση τροφοδοσίας
- Μεγάλη ικανότητα οδήγησης

2. (α) Να αναφέρετε τη διαφορά του σύγχρονου από τον ασύγχρονο απαριθμητή.

Οι χρονικοί παλμοί μέτρησης εφαρμόζονται ταυτόχρονα σε ένα σύγχρονο απαριθμητή (κοινό ρολόι), ενώ αντίθετα σε ένα ασύγχρονο απαριθμητή οι παλμοί μέτρησης εφαρμόζονται στο πρώτο Φλιπ Φλοπ και η έξοδος του πρώτου συνδέεται στην είσοδο χρονισμού του δεύτερου κ.ο.κ.

- (β) Να υπολογίσετε το μέγιστο μέτρο απαριθμητή με 7 Φλιπ Φλοπ.

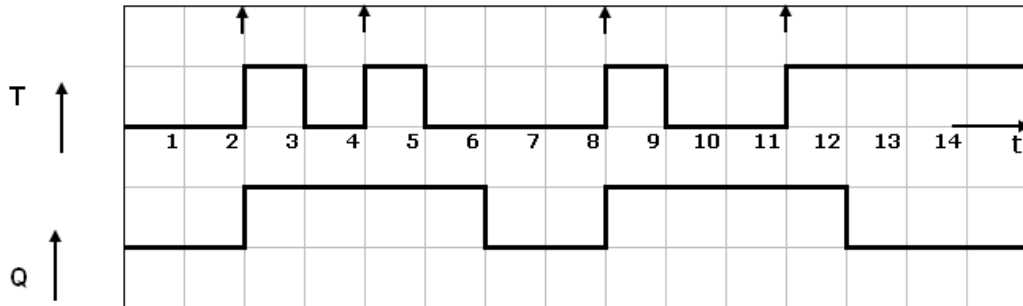
$$\text{Μέγιστο Μέτρο} = 2^7 = 128$$

3. (α) Να αναφέρετε τη διαφορά του επαναδιεγειρόμενου από το μη επαναδιεγειρόμενο μονοσταθί πολυδονητή.

Ο μη επαναδιεγειρόμενος μονοσταθής πολυδονητής διεγείρεται μόνο όταν βρίσκεται στη σταθερή του κατάσταση, ενώ ο επαναδιεγειρόμενος πολυδονητής διεγείρεται είτε αυτός βρίσκεται στη σταθερή του κατάσταση είτε στη μη σταθερή του κατάσταση.

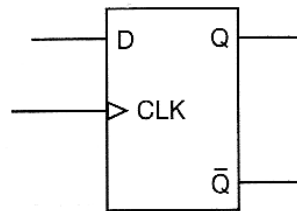
(β) Μη επαναδιεγερόμενος μονοσταθής πολυδονητής διεγείρεται στα θετικά μέτωπα των παλμών διέγερσης και έχει χρόνο βολής 4ms. Η σταθερή κατάσταση του πολυδονητή είναι το λογικό 0.

Να σχεδιάσετε στο σχήμα 1 το χρονικό διάγραμμα της εξόδου Q του πολυδονητή.

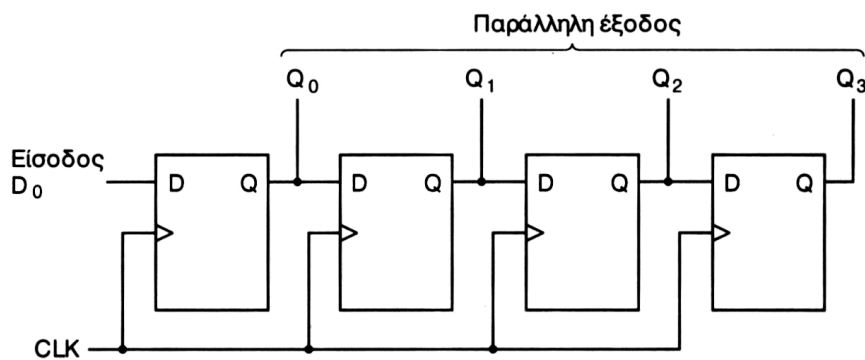


Σχήμα 1

4. (α) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 2, να σχεδιάσετε ένα καταχωρητή 4-bit με διαδοχική είσοδο και παράλληλη έξοδο.



Σχήμα 2



(β) Να αναφέρετε ποιο τύπο καταχωρητή θα χρησιμοποιούσατε για να μετατρέψετε ένα παράλληλο σήμα σε σειριακό.

Καταχωρητή με παράλληλη είσοδο και διαδοχική έξοδο.

5. (α) Να περιγράψετε πως θα μετατρέψετε το κύκλωμα ενός κυκλικού ολισθητή σε απαριθμητή Τζόνσον.

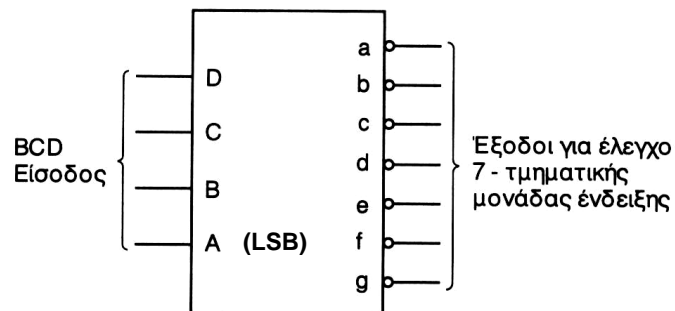
Ένας κυκλικός απαριθμητής μετατρέπεται σε απαριθμητή Τζόνσον αν η ανασύζευξη της εξόδου του κυκλικού απαριθμητή στο πρώτο Φλιπ Φλοπ του κυκλώματος πραγματοποιηθεί:

- (1) Μέσω μιας πύλης NOT, ή
- (2) Από την έξοδο \overline{Q} του τελευταίου Φλιπ Φλοπ.

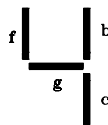
- (β) Να υπολογίσετε τη συχνότητα των παλμών στην έξοδο των Φλιπ Φλοπ απαριθμητή Τζόνσον 6-bit αν η συχνότητα του ωρολογίου (CLK) είναι 600 kHz.

$$f_Q = \frac{1}{12} f_{CLK} = \frac{600 \text{ kHz}}{12} = 50 \text{ kHz}$$

6. (α) Στο σχήμα 3 δίνεται το σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει ενδείκτη 7-τμημάτων με τις εξόδους ενεργές στο λογικό 0. Να δώσετε την λογική κατάσταση των εξόδων του αποκωδικοποιητή, αν στην είσοδο του εφαρμόζεται ο κώδικας DCBA = 0100.



Σχήμα 3



Κώδικας 0100 = 4

a = 1 b = 0 c = 0 d = 1 e = 1 f = 0 g = 0

- (β) Να αναφέρετε γιατί στα ψηφιακά ρολόγια χεριού προτιμούνται οι οθόνες υγρών κρυστάλλων (LCD).

Οι οθόνες υγρών κρυστάλλων (LCD) έχουν μικρή κατανάλωση ενέργειας και έτσι η μπαταρία του ρολογιού διαρκεί περισσότερο.

7. Ασταθής πολυδονητής παράγει παλμούς με συχνότητα $f = 5 \text{ kHz}$ και κύκλο δράσης $d = 40\%$. Να υπολογίσετε:

(α) Την περίοδο T των παλμών.

$$T = \frac{1}{f} = \frac{1}{5 \text{ kHz}} = 200 \mu\text{s}$$

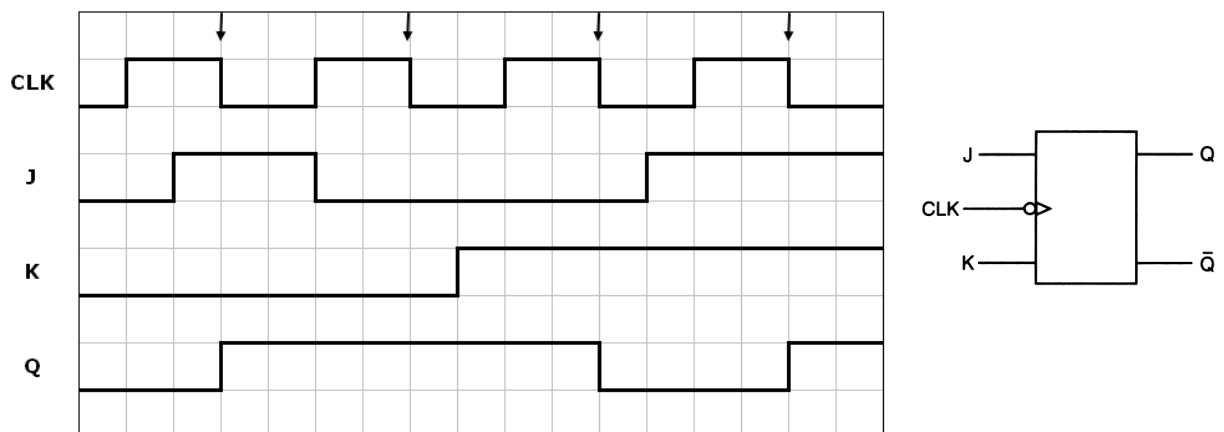
$$T = 200 \mu\text{s}$$

(β) Το t_H των παλμών.

$$t_H = \frac{200 \mu\text{s}}{100} \times 40 = 80 \mu\text{s}$$

$$t_H = 80 \mu\text{s}$$

8. Στο σχήμα 4 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου σύγχρονου JK Φλιπ Φλοπ που χρονίζεται στα αρνητικά μέτωπα των παλμών του ωρολογίου CLK. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ. Η αρχική κατάσταση της εξόδου Q του Φλιπ Φλοπ είναι το λογικό 0 (RESET).



Σχήμα 4

9. (α) Να αναφέρετε τι είναι το ψηφίο ισοτιμίας και σε τι χρησιμεύει.

Το ψηφίο ισοτιμίας είναι ένα επιπρόσθετο bit στον κώδικα μεταφοράς δεδομένων έτσι ώστε ο συνολικός αριθμός των 1 να είναι πάντοτε μονός (μονό ψηφίο ισοτιμίας) ή ζυγός αριθμός (ζυγό ψηφίο ισοτιμίας) και χρησιμεύει στην αναγνώριση λαθών στα ψηφιακά συστήματα κατά την μεταφορά των δεδομένων.

(β) Κύκλωμα παραγωγής μονού ψηφίου ισοτιμίας δέχεται τους πιο κάτω κώδικες BCD:

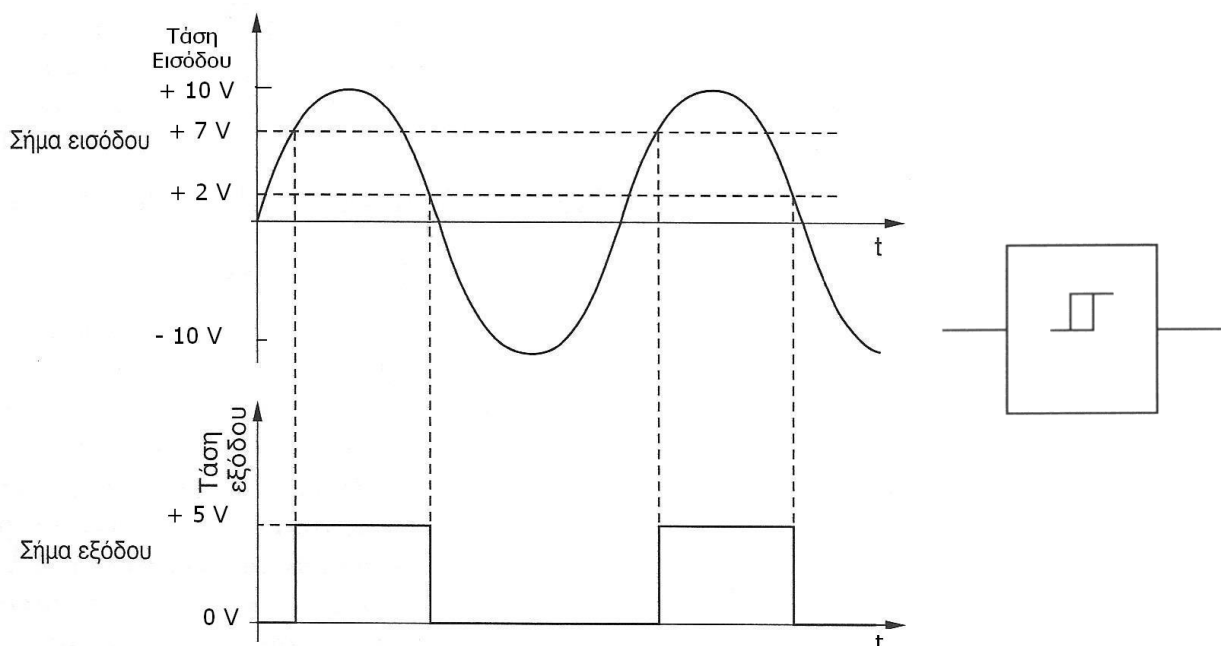
(1) 1100 (2) 1000

Να δώσετε το μονό ψηφίο ισοτιμίας για κάθε κώδικα:

(1) 1

(2) 0

10. Στο σχήμα 5 δίνεται το σύμβολο και τα σήματα εισόδου και εξόδου κυκλώματος σκανδάλης Σμιτ.



Σχήμα 5

(α) Να περιγράψετε την αρχή λειτουργίας του κυκλώματος σκανδάλης Σμιτ.

Όταν η τάση του σήματος εισόδου σε ένα κύκλωμα σκανδάλης Σμιτ ανερχόμενη ξεπεράσει μια ορισμένη τιμή (ψηλή τάση κατωφλίου), τότε η έξοδος του κυκλώματος οδηγείται ανάλογα με το κύκλωμα στη λογική κατάσταση 1 ή 0.

Όταν η τάση του σήματος εισόδου κατερχόμενη πέσει κάτω από μια ορισμένη τιμή (χαμηλή τάση κατωφλίου), τότε η έξοδος οδηγείται αντίθετα προς τη προηγούμενη κατάσταση, δηλαδή στο λογικό 0 ή 1.

(β) Να υπολογίσετε την υστέρηση του κυκλώματος.

$$\text{Υστέρηση} = \text{Ψηλή τάση κατωφλίου} - \text{Χαμηλή τάση κατωφλίου} = 7 \text{ V} - 2 \text{ V} = 5 \text{ V}$$

$$\text{Υστέρηση} = 5 \text{ V}$$

11. Στο μέρος (α) και (β) να επιλέξετε τη σωστή απάντηση.

(α) Το μέτρο ενός απαριθμητή ορίζεται ως:

- (1) Ο κώδικας αρίθμησης του
- (2) Η συχνότητα του ωρολογίου (CLOCK) που εφαρμόζεται στην είσοδο του.
- (3) Ο αριθμός των Φλιπ Φλοπ από τα οποία αποτελείται.
- (4) Ο αριθμός των διαφορετικών λογικών καταστάσεων που μπορούν να πάρουν οι έξοδοι του.**

(β) Απαριθμητής με μέτρο 32 αποτελείται από:

- (1) 32 Φλιπ Φλοπ
- (2) 16 Φλιπ Φλοπ
- (3) 5 Φλιπ Φλοπ**
- (4) 4 Φλιπ Φλοπ

12. Στο μέρος (α) και (β) να επιλέξετε τη σωστή απάντηση.

(α) Για να φορτωθεί πλήρως μια πληροφορία των 4-bit σε έναν καταχωρητή με διαδοχική είσοδο και απαιτούνται:

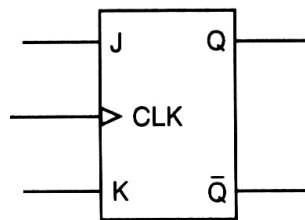
- (1) Ένα (1) χρονικός παλμός ωρολογίου (CLK)
- (2) Τέσσερις (4) χρονικοί παλμοί ωρολογίου (CLK)**
- (3) Οκτώ (8) χρονικοί παλμοί ωρολογίου (CLK)
- (4) Δεκαέξι (16) χρονικοί παλμοί ωρολογίου (CLK)
- (5) Κανέναν χρονικός παλμός. Τα δεδομένα φορτώνονται αυτόματα.

(β) Ο χρόνος που απαιτείται για μια μετατροπή αναλογικού σήματος σε ψηφιακό από μετατροπέα διαδοχικών προσεγγίσεων 4-bit ισούται με:

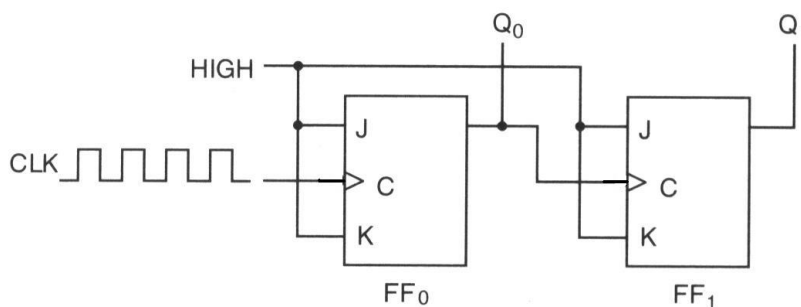
- (1) Ένα (1) χρονικό παλμό
 - (2) Δύο (2) χρονικούς παλμούς
 - (3) Τέσσερις (4) χρονικούς παλμούς**
 - (4) Οκτώ (8) χρονικούς παλμούς
 - (5) Άμεσα, αφού η μετατροπή είναι ταυτόχρονη με την εφαρμογή του αναλογικού σήματος στην είσοδο του μετατροπέα.
-

ΜΕΡΟΣ Β΄ - Το μέρος Β΄ αποτελείται από τέσσερις (4) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με οκτώ (8) μονάδες.

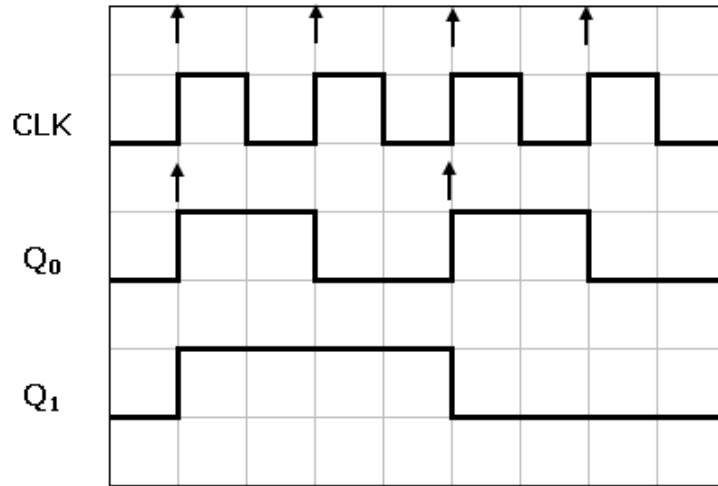
13. (α) Να σχεδιάσετε το κύκλωμα ασύγχρονου δυαδικού απαριθμητή 2-bit που μετρά προς τα κάτω με τη χρήση του JK Φλιπ Φλοπ του σχήματος 6.



Σχήμα 6



- (β) Στο σχήμα 7 δίνονται οι ωρολογιακοί παλμοί CLK που εφαρμόζονται στην είσοδο ασύγχρονου δυαδικού απαριθμητή 2-bit που μετρά προς τα κάτω. Να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων Q_0 και Q_1 του απαριθμητή. Η αρχική του κατάσταση είναι η RESET.



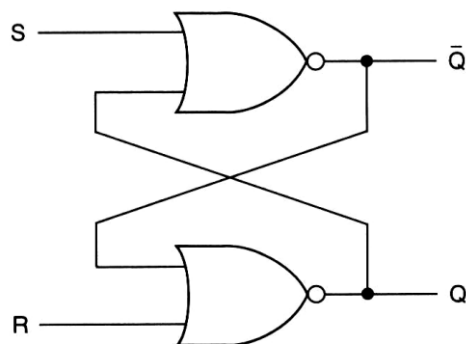
Σχήμα 7

- (γ) Αν η συχνότητα του ωρολογίου CLK είναι 1 kHz να υπολογίσετε τη συχνότητα στις εξόδους Q_0 και Q_1 του απαριθμητή.

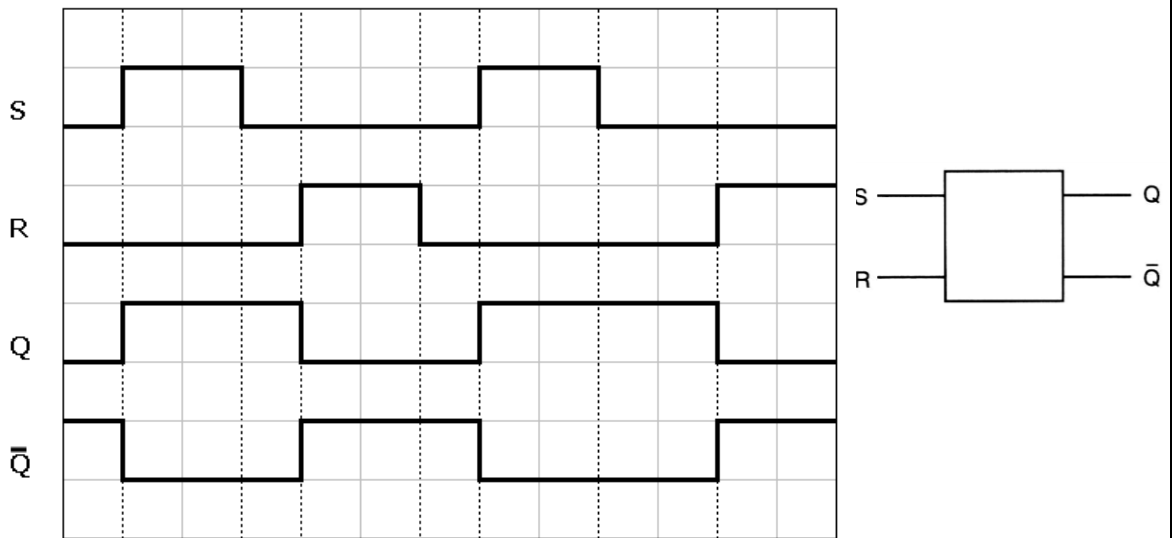
$$f_{Q_0} = 500 \text{ Hz}$$

$$f_{Q_1} = 250 \text{ Hz}$$

14. (α) Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου SR Φλιπ Φλοπ με πύλες NOR.

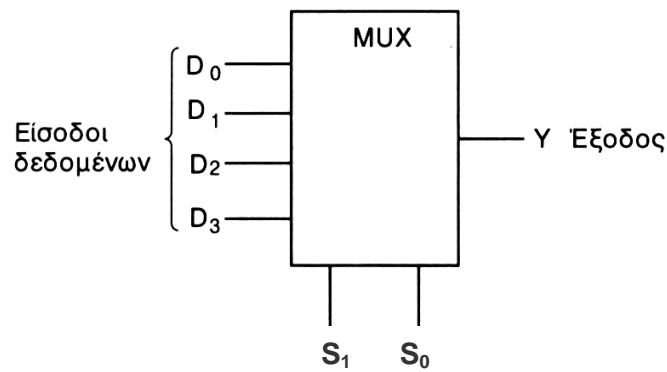


- (β) Στο σχήμα 8 δίνεται το σύμβολο και τα χρονικά διαγράμματα των εισόδων ασύγχρονου NOR Φλιπ Φλοπ. Να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων Q και \bar{Q} του Φλιπ Φλοπ.



Σχήμα 8

15. Στο σχήμα 9 δίνεται το λογικό σύμβολο πολυπλέκτη με 4 γραμμές εισόδου δεδομένων και δύο γραμμές επιλογής εισόδου S_0 και S_1 .



Σχήμα 9

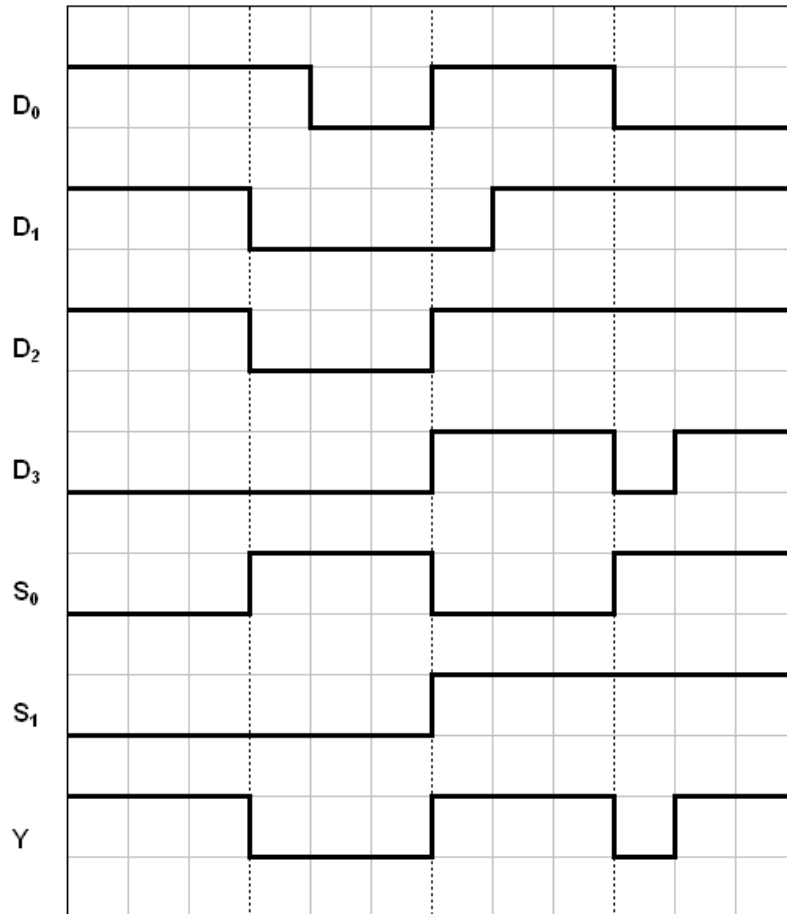
- (α) Να συμπληρώσετε τον Πίνακα Αληθείας του πιο πάνω πολυπλέκτη.

Είσοδοι		Έξοδος
S_1	S_0	Y
0	0	D_0
0	1	D_1
1	0	D_2
1	1	D_3

(β) Να γράψετε τη λογική συνάρτηση της εξόδου Y του πολυπλέκτη.

$$Y = \bar{S}_1 \bar{S}_0 D_0 + \bar{S}_1 S_0 D_1 + S_1 \bar{S}_0 D_2 + S_1 S_0 D_3$$

(γ) Στο σχήμα 10 δίνονται τα χρονικά διαγράμματα των εισόδων πολυπλέκτη με 4 γραμμές εισόδου δεδομένων και δύο γραμμές επιλογής εισόδου S_0 και S_1 . Να σχεδιάσετε το λογικό διάγραμμα της εξόδου Y του πολυπλέκτη.



$S_1 S_0 = 00$	$S_1 S_0 = 01$	$S_1 S_0 = 10$	$S_1 S_0 = 11$
$Y = D_0$	$Y = D_1$	$Y = D_2$	$Y = D_3$

Σχήμα 10

16. Στο σχήμα 11 δίνεται το λογικό σύμβολο και ο πίνακας αληθείας αποκωδικοποιητή 2-bit σε 4 γραμμές με τις εξόδους ενεργές στο λογικό 0.

Είσοδοι		Έξοδοι			
A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0	1	1	1	0
0	1	1	1	0	1
1	0	1	0	1	1
1	1	0	1	1	1



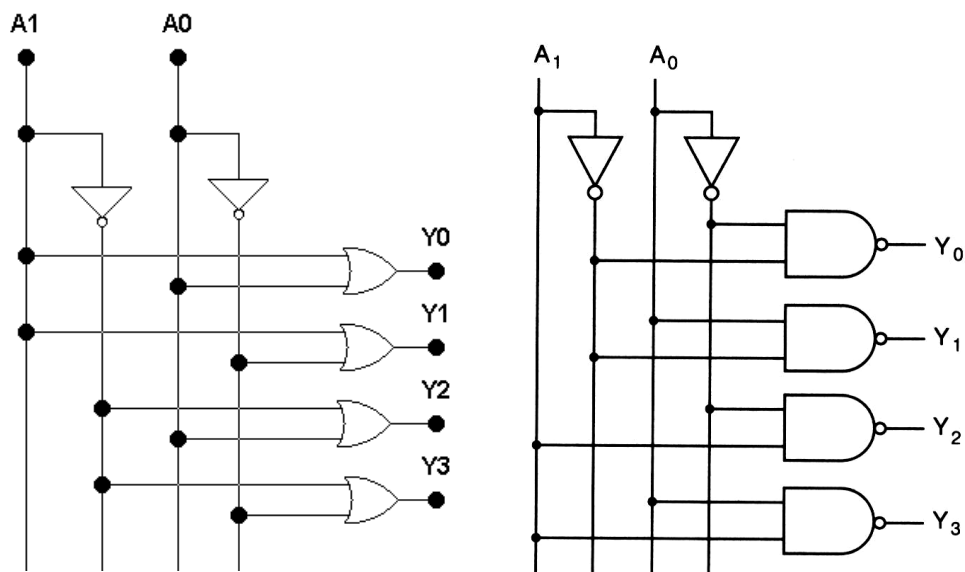
Σχήμα 11

- (α) Να δώσετε τις λογικές συναρτήσεις των τεσσάρων εξόδων του πιο πάνω αποκωδικοποιητή.

$$\begin{aligned} \bar{Y}_0 &= \bar{A}_1 \bar{A}_0 & (0, 0) & & Y_0 &= \overline{\bar{A}_1 \bar{A}_0} = A_1 + A_0 \\ \bar{Y}_1 &= \bar{A}_1 A_0 & (0, 1) & & Y_1 &= \overline{\bar{A}_1 A_0} = A_1 + \bar{A}_0 \\ \bar{Y}_2 &= A_1 \bar{A}_0 & (1, 0) & & Y_2 &= \overline{A_1 \bar{A}_0} = \bar{A}_1 + A_0 \\ \bar{Y}_3 &= A_1 A_0 & (1, 1) & & Y_3 &= \overline{A_1 A_0} = \bar{A}_1 + \bar{A}_0 \end{aligned}$$

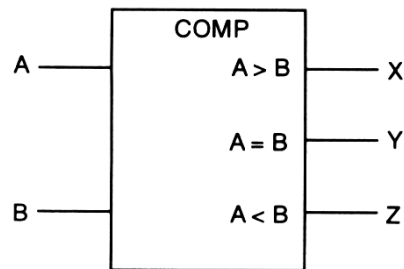
- (β) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή 2-bit σε 4 γραμμές.

Ένα από τα πιο κάτω κυκλώματα



ΜΕΡΟΣ Γ΄ - Το μέρος Γ΄ αποτελείται από δύο (2) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με δέκα (10) μονάδες.

17. Στο σχήμα 12 δίνεται το λογικό σύμβολο του ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς του 1-bit.



Σχήμα 12

(α) Να συμπληρώσετε τον πίνακα αληθείας του πιο πάνω συγκριτή.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

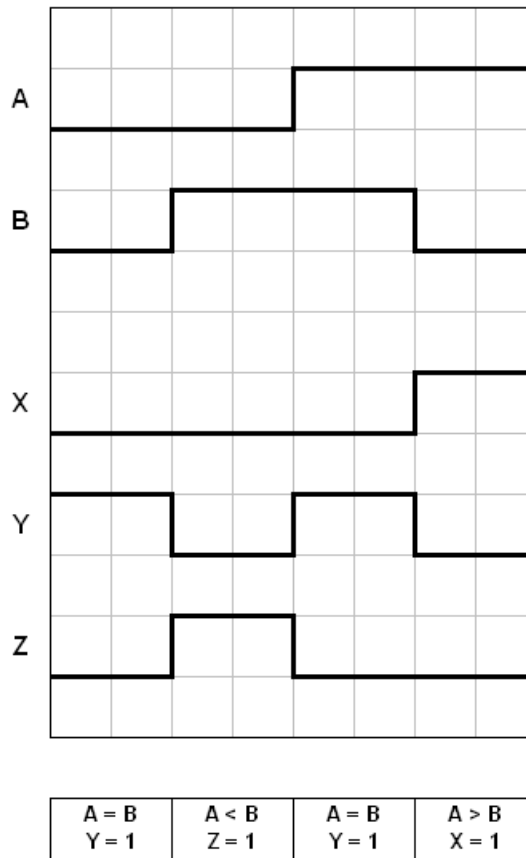
(β) Να δώσετε τις λογικές συναρτήσεις των εξόδων του.

$$X = A \cdot \bar{B}$$

$$Y = \bar{A} \cdot \bar{B} + A \cdot B \quad \text{ή} \quad Y = \overline{A \oplus B}$$

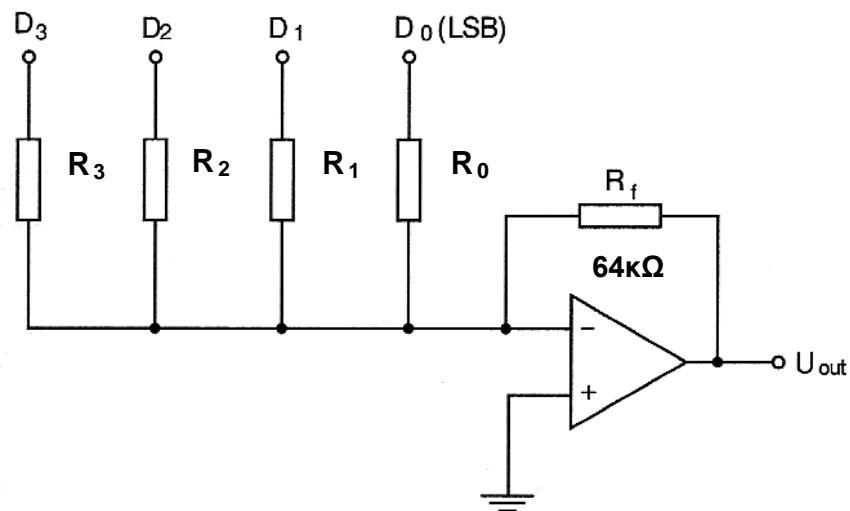
$$Z = \bar{A} \cdot B$$

- (γ) Στο σχήμα 13 δίνονται τα χρονικά διαγράμματα των εισόδων του συγκριτή. Να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων του.



Σχήμα 13

18. Στο σχήμα 14 δίνεται το κύκλωμα μετατροπέα ψηφιακού σήματος σε αναλογικό με αντιστάσεις σταθμισμένες στο δυαδικό σύστημα και το ψηφιακό σήμα εισόδου. Για τη λογική κατάσταση εισόδου $D_3D_2D_1D_0 = 0001$ ο μετατροπέας δίνει στην έξοδο του τάση $U_{out} = -1 V$.



Σχήμα 14

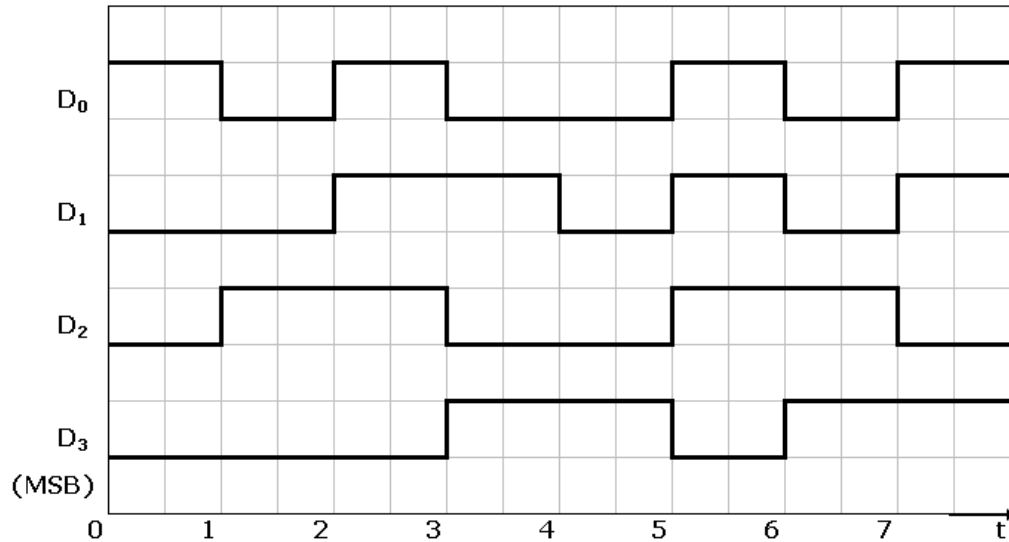
(α) Αν η αντίσταση $R_3 = 40 \text{ k}\Omega$ να υπολογίσετε τις τιμές των αντιστάσεων R_0 , R_1 και R_2 .

$$R_0 = 320 \text{ k}\Omega$$

$$R_1 = 160 \text{ k}\Omega$$

$$R_2 = 80 \text{ k}\Omega$$

(β) Στο σχήμα 15 δίνεται το ψηφιακό σήμα που εφαρμόζεται στην εισόδου του πιο πάνω μετατροπέα.

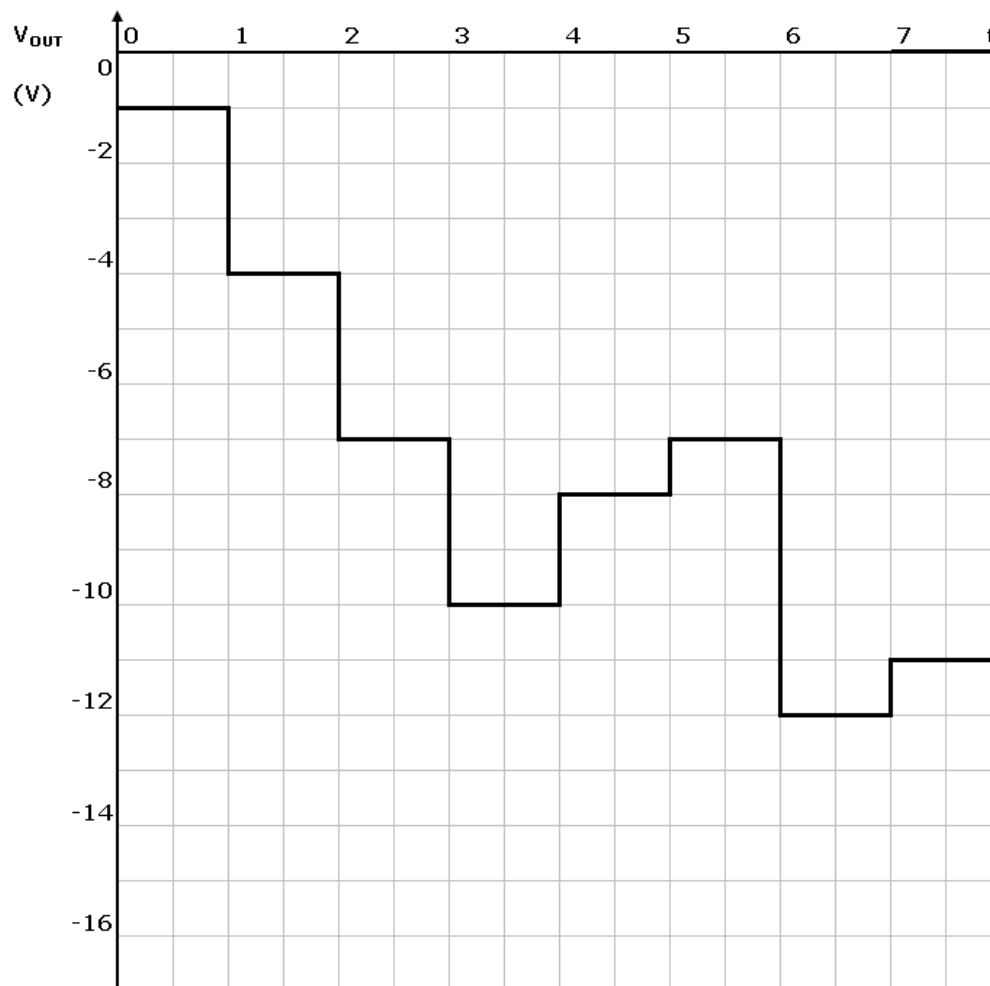


Σχήμα 15

Να συμπληρώσετε τον πίνακα με τις τιμές του ψηφιακού σήματος εισόδου και του αναλογικού σήματος εξόδου του μετατροπέα.

Α/Α	ΕΙΣΟΔΟΣ				ΕΞΟΔΟΣ
	D ₃	D ₂	D ₁	D ₀	U _{out} (V)
1	0	0	0	1	- 1
2	0	1	0	0	- 4
3	0	1	1	1	- 7
4	1	0	1	0	- 10
5	1	0	0	0	- 8
6	0	1	1	1	- 7
7	1	1	0	0	- 12
8	1	0	1	1	- 11

(γ) Να σχεδιάσετε στο σχήμα 16 το αναλογικό σήμα εξόδου.



Σχήμα 16

----- Τέλος Εξέτασης -----

ΠΡΟΧΕΙΡΟ

ΤΥΠΟΛΟΓΙΟ ΓΙΑ ΤΟ ΜΑΘΗΜΑ ΨΗΦΙΑΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ	
ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE)	
Αξίωμα της αντιμετάθεσης	$A + B = B + A$ $A \cdot B = B \cdot A$
Αξίωμα του προσεταιρισμού	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$
Αξίωμα του επιμερισμού	$A \cdot (B + C) = A \cdot B + A \cdot C$
Κανόνες της άλγεβρας Boole	$A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + A = A$ $A + \bar{A} = 1$ $A \cdot A = A$ $A \cdot \bar{A} = 0$ $\bar{\bar{A}} = A$ $A + A \cdot B = A$ $A + \bar{A} \cdot B = A + B$ $(A + B) \cdot (A + C) = A + B \cdot C$
Θεώρημα Ντε Μόργαν (De Morgan)	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$
ΛΟΓΙΚΕΣ ΠΥΛΕΣ	
Πύλη AND	$Y = A \cdot B$
Πύλη OR	$Y = A + B$
Πύλη NOT	$Y = \bar{A}$
Πύλη NAND	$Y = \overline{A \cdot B}$
Πύλη NOR	$Y = \overline{A + B}$
Πύλη EXCLUSIVE OR	$Y = A \oplus B$
Πύλη EXCLUSIVE NOR	$Y = \overline{A \oplus B}$
ΠΟΛΥΔΟΝΗΤΕΣ	
Κύκλος Δράσης	$d = \frac{t_H}{T} \times 100\%$

ΑΠΑΡΙΘΜΗΤΕΣ	
Μέγιστο μέτρο απαριθμητή	$max MOD = 2^v$
Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή	$f_{max} = \frac{1}{vt_p}$
Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N	$f = \frac{f_{CLK}}{N}$
ΚΑΤΑΧΩΡΗΤΕΣ	
Συχνότητα κυκλικού απαριθμητή	$f_Q = \frac{1}{N} f_{CLK}$
Συχνότητα απαριθμητή Τζόνσον (Johnson)	$f_Q = \frac{1}{2N} f_{CLK}$
ΜΕΤΑΤΡΟΠΕΙΣ D/A	
Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$
Μετατροπείς D/A με κλιμακωτό δίκτυο αντιστάσεων και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
	$U_{out} = \frac{U_{in}}{2} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
Ανάλυση	$\frac{FS}{2^N - 1}$
Ανάλυση %	$\frac{1}{2^N - 1} 100\%$