

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ  
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ  
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

**ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2010**

**ΤΕΧΝΟΛΟΓΙΑ (II) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΘΕΩΡΗΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ**

**Μάθημα** : Ψηφιακά Ηλεκτρονικά (155)  
**Ημερομηνία** : Τρίτη 8 Ιουνίου 2010  
**Ώρα εξέτασης** : 07:30 – 10:00

**Επιτρεπόμενη διάρκεια γραπτού 2, 5 ώρες (150 λεπτά)**

**ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ (20) ΣΕΛΙΔΕΣ ΚΑΙ ΤΡΙΑ ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)  
ΟΔΗΓΙΕΣ:**

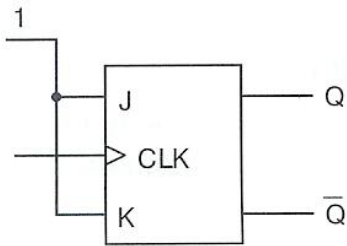
1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Όλες οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν και με μολύβι.
4. Απαγορεύεται η χρήση διορθωτικού υγρού ή άλλου υλικού.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.

**ΜΕΡΟΣ Α΄ - Το μέρος Α΄ αποτελείται από 12 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 4 μονάδες.**

**Για τις ερωτήσεις 1- 4 να κυκλώσετε την ορθή απάντηση.**

1. Το ψηφίο ισοτιμίας σε ένα σύστημα εκπομπής και λήψης χρειάζεται για:
  - α) να ελέγχει την ορθότητα των δεδομένων που λαμβάνονται
  - β) να στέλλονται και λαμβάνονται τα δεδομένα με μεγάλη ταχύτητα
  - γ) να προστατεύονται τα δεδομένα κατά τη μεταφορά τους από ξένα σήματα
  - δ) να συμπληρώνει τον απαραίτητο αριθμό ψηφίων του κώδικα
  - ε) τίποτε από τα πιο πάνω
  
2. Το μέγιστο μέτρο (max MOD) απαριθμητή με τρία Φλιπ Φλοπ είναι:
  - α) 3
  - β) 9
  - γ) 16
  - δ) 8
  - ε) τίποτε από τα πιο πάνω
  
3. Το μέγιστο μέτρο ασύγχρονου δυαδικού απαριθμητή είναι 16. Η συχνότητα στην έξοδο του τελευταίου Φλιπ Φλοπ που δίνει το περισσότερο σημαντικό ψηφίο (MSB), είναι 4 KHz. Η συχνότητα των παλμών ρολογιού CLK, είναι:
  - α) 16 KHz
  - β) 32 KHz
  - γ) 64 KHz
  - δ) 8 KHz
  - ε) τίποτε από τα πιο πάνω

4. Το πιο κάτω κύκλωμα (Σχήμα 1) λειτουργεί σαν:



Σχήμα 1

- α) ασταθής πολυδονητής
- β) D Φλιπ Φλοπ
- γ) διαιρέτης συχνότητας δια τέσσερα
- δ) Φλιπ Φλοπ εναλλαγής (Toggle)
- ε) τίποτε από τα πιο πάνω

5. Το αρχικό περιεχόμενο ενός κυκλικού ολισθητή τεσσάρων 4 bit είναι  $Q_3=1$   $Q_2=0$   $Q_1=1$   $Q_0=0$ . Να συμπληρώσετε στον πιο κάτω πίνακα το περιεχόμενο του ολισθητή μετά από δύο παλμούς ρολογιού.

	$Q_3$	$Q_2$	$Q_1$	$Q_0$
Αρχικό περιεχόμενο	1	0	1	0
Περιεχόμενο μετά τον πρώτο παλμό				
Περιεχόμενο μετά το δεύτερο παλμό				

6. Να προσθέσετε, στο τέλος του κάθε κώδικα πιο κάτω, το ζυγό ψηφίο ισοτιμίας.

Κώδικας	Ζυγό Ψηφίο ισοτιμίας
11001100	
11000010	
11110000	
10101010	

7.

(α) Να αναφέρετε τέσσερα κοινά χαρακτηριστικά των λογικών οικογενειών:

1.....

2.....

3.....

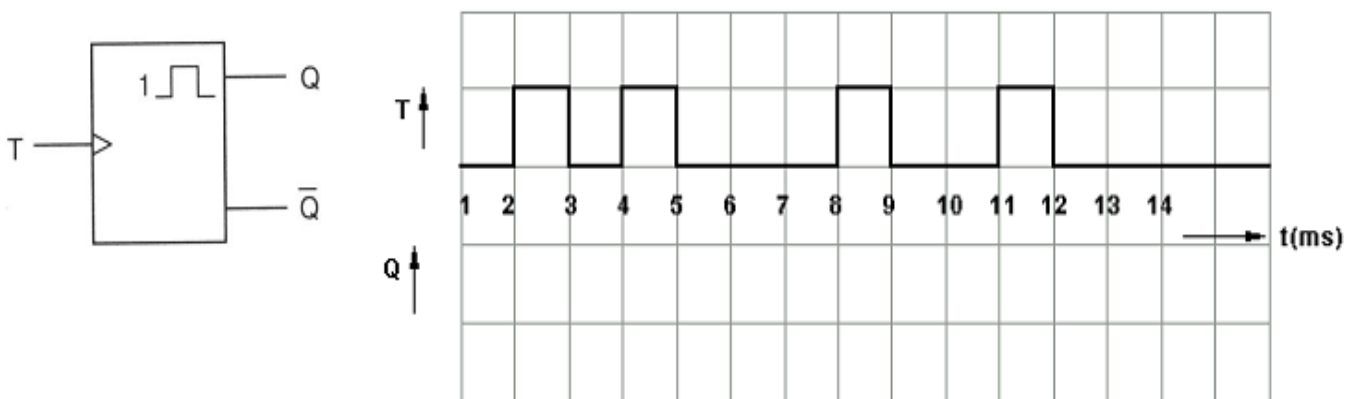
4.....

(β) Ποιες είναι οι δύο κύριες λογικές οικογένειες που χρησιμοποιούνται σήμερα στην ψηφιακή ηλεκτρονική τεχνολογία.

1.....

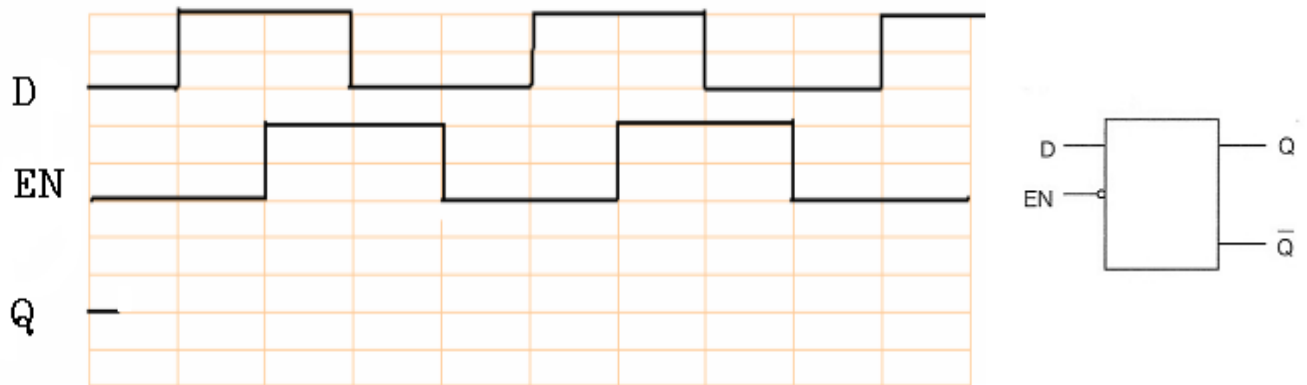
2.....

8. Ο πιο κάτω μη επαναδιεγερόμενος μονοσταθής πολυδονητής διεγείρεται στα θετικά μέτωπα των παλμών  $T$ , έχει σταθερή κατάσταση το λογικό 0 και χρόνο βολής 5 ms. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου  $Q$ :



Σχήμα 2

9. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του πιο κάτω D Φλιπ Φλοπ αν η αρχική κατάσταση της εξόδου Q είναι μηδέν (χαμηλό), σχήμα 3.



Σχήμα 3

10. Δίνεται στο σχήμα 4 το λογικό σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει ένα ενδείκτη 7 τμημάτων. Η λογική κατάσταση των εισόδων είναι  $A_3 = 0$   $A_2 = 0$   $A_1 = 1$   $A_0 = 1$ . Να συμπληρώσετε στον πιο κάτω πίνακα του σχήματος 4 τη λογική κατάσταση των εξόδων του αποκωδικοποιητή.



Κώδικας				Έξοδοι						
$A_3$	$A_2$	$A_1$	$A_0$	a	b	c	d	e	f	g
0	0	1	1							

Σχήμα 4

11. Με βάση τις ονομασίες των κυκλωμάτων που δίνονται πιο κάτω, να συμπληρώσετε στη κενή στήλη στα δεξιά την περιγραφή που χαρακτηρίζει το κύκλωμα στα αριστερά.

- (α) Κύκλωμα παραγωγής μονού ψηφίου ισοτιμίας
- (β) Κύκλωμα παραγωγής ζυγού ψηφίου ισοτιμίας
- (γ) Κύκλωμα ελέγχου μονού ψηφίου ισοτιμίας
- (δ) Κύκλωμα ελέγχου ζυγού ψηφίου ισοτιμίας


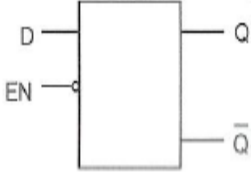
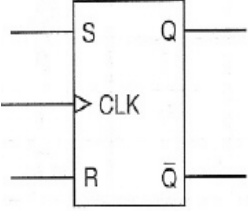
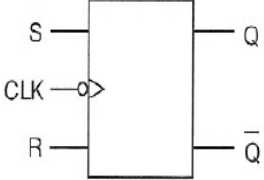

12. Με βάση τις ονομασίες των κυκλωμάτων που δίνονται πιο κάτω, να συμπληρώσετε στη κενή στήλη στα δεξιά την περιγραφή που χαρακτηρίζει το κύκλωμα στα αριστερά.

(α) Σύμβολο ασύγχρονου Φλιπ Φλοπ (Μανταλωτή).

(β) Σύμβολο Φλιπ Φλοπ που χρονίζεται στα αρνητικά μέτωπα των παλμών.

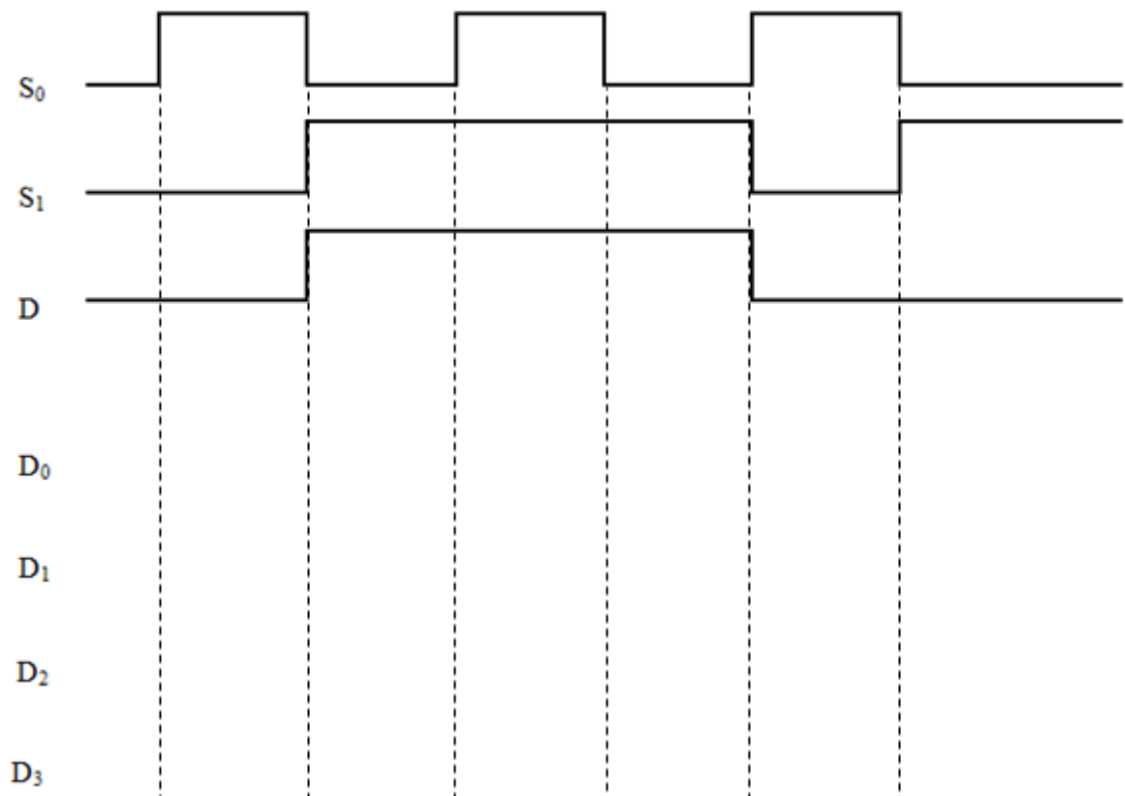
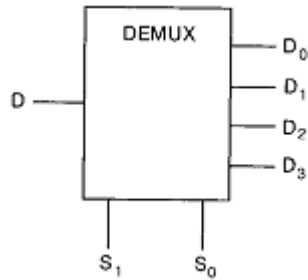
(γ) Σύμβολο Φλιπ Φλοπ που χρονίζεται στη διάρκεια που ο παλμός είναι στο χαμηλό (Low).

(δ) Σύμβολο Φλιπ Φλοπ που χρονίζεται στα θετικά μέτωπα των παλμών.

**ΜΕΡΟΣ Β΄ - Το μέρος Β΄ αποτελείται από 4 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 8 μονάδες.**

13. Δίνεται στο σχήμα 5 το λογικό σύμβολο αποπολυπλέκτη και τα χρονικά διαγράμματα των εισόδων του. Να σχεδιάσετε κάτω από τα χρονικά διαγράμματα των εισόδων του, τα χρονικά διαγράμματα των εξόδων  $D_0, D_1, D_2, D_3$ .

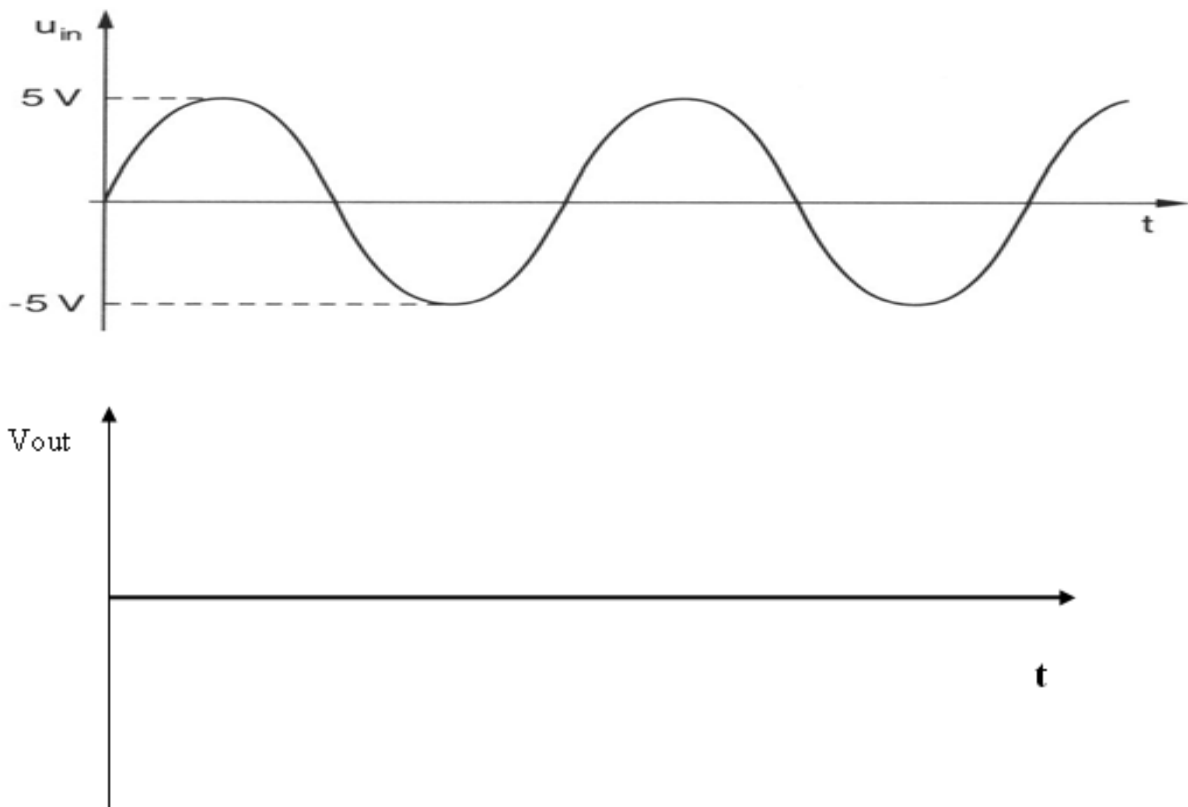


Σχήμα 5



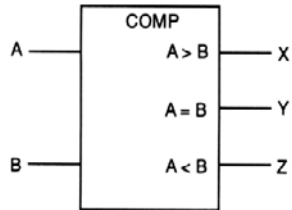
14. (α) Να σχεδιάσετε κύκλωμα καταχωρητή 4 bit με διαδοχική είσοδο και παράλληλη έξοδο που χρονίζεται στο αρνητικό μέτωπο των παλμών χρονισμού με τη χρήση D Φλιπ Φλοπ.

- (β) Να σχεδιάσετε κάτω από την κυματομορφή της τάσης εισόδου που δίνεται στο σχήμα 6 την κυματομορφή της τάσης εξόδου του κυκλώματος σκανδάλης Σμιτ. Δίνονται η ψηλή τάση κατωφλίου 3 V και η χαμηλή τάση κατωφλίου 0 V. Η μέγιστη τάση εξόδου του κυκλώματος είναι 6V.



Σχήμα 6

15. Δίνεται στο σχήμα 7 το λογικό σύμβολο του ψηφιακού συγκριτή 1 bit.



Σχήμα 7

(α) Να συμπληρώσετε τον πίνακα αληθείας του συγκριτή.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0			
0	1			
1	0			
1	1			

(β) Να γράψετε τις λογικές συναρτήσεις για τις εξόδους X, Y και Z .

**X** = .....

**Y** = .....

**Z** = .....

(γ) Να σχεδιάσετε το σχετικό λογικό συνδυαστικό κύκλωμα

16. Δίνεται στο σχήμα 8 το λογικό σύμβολο του αποκωδικοποιητή 2 bit σε 4 γραμμές.



Σχήμα 8

(α) Να συμπληρώσετε τον πιο κάτω πίνακα αληθείας του αποκωδικοποιητή του σχήματος 8.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ			
A <sub>1</sub>	A <sub>0</sub>	Y <sub>3</sub>	Y <sub>2</sub>	Y <sub>1</sub>	Y <sub>0</sub>
0	0				
0	1				
1	0				
1	1				

(β) Να γράψετε τις λογικές συναρτήσεις των εξόδων, του πιο πάνω αποκωδικοποιητή του σχήματος 8.

Y<sub>0</sub> = .....

Y<sub>1</sub> = .....

Y<sub>2</sub> = .....

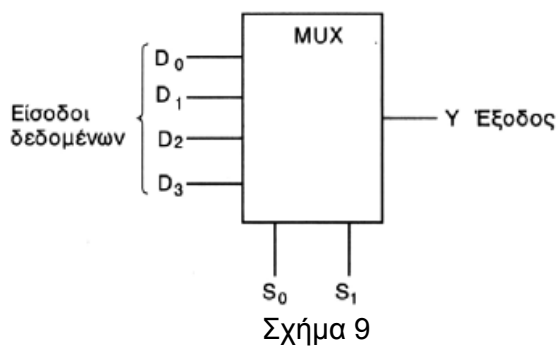
Y<sub>3</sub> = .....

(γ) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή του σχήματος 8.

**ΜΕΡΟΣ Γ΄ - Το μέρος Γ΄ αποτελείται από 2 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 10 μονάδες.**

17.

(α) Δίνεται στο σχήμα 9 το λογικό σύμβολο του πολυπλέκτη 4X1



1) Να συμπληρώσετε τον πίνακα λειτουργίας του πολυπλέκτη 4X1

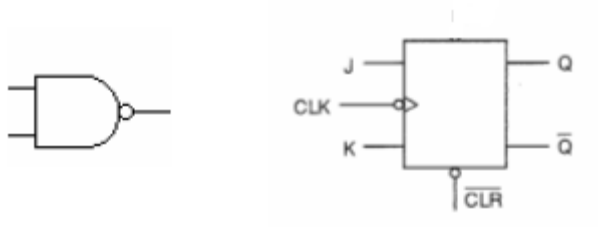
Είσοδοι		Έξοδος
$S_1$	$S_0$	$Y$
0	0	
0	1	
1	0	
1	1	

2) Να γράψετε τη λογική συνάρτηση για την έξοδο  $Y$  του πολυπλέκτη.

$Y = \dots\dots\dots$

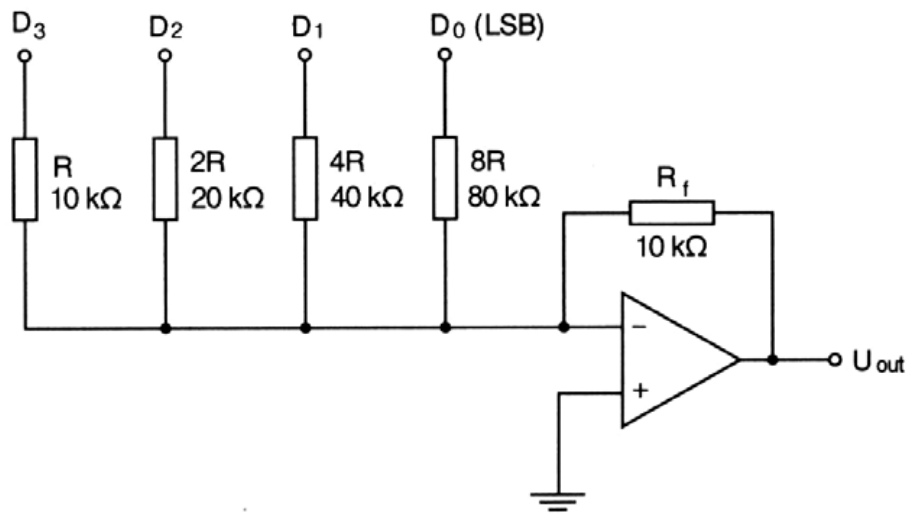
3) Να σχεδιάσετε το σχετικό συνδυαστικό κύκλωμα με βάση τη λογική συνάρτηση.

(β) Να σχεδιάσετε το κύκλωμα ασύγχρονου δυαδικού απαριθμητή με μέτρο 5 (MOD-5), που να μετρά προς τα πάνω, με τη χρήση JK Φλιπ-Φλοπ και πύλης NAND, που φαίνονται στο σχήμα 10 πιο κάτω.



Σχήμα 10

18. (α) Στην είσοδο του κυκλώματος μετατροπέα D/A σχήμα 11 εφαρμόζεται ένα ψηφιακό σήμα. Αν στο λογικό 1 αντιστοιχεί τάση +5 V και στο λογικό 0 τάση 0 V, να υπολογίσετε:



Σχήμα 11

- 1) Την τάση εξόδου για το ψηφίο με την ελάχιστη σημαντική αξία, (LSB-κώδικας 0001).

.....

.....

.....

.....

.....

.....

.....

.....

2) Την τάση εξόδου του μετατροπέα για τον κώδικα  $D_3D_2D_1D_0 = 1010$

.....

.....

.....

.....

.....

.....

3) Τη μέγιστη τάση εξόδου του μετατροπέα

.....

.....

.....

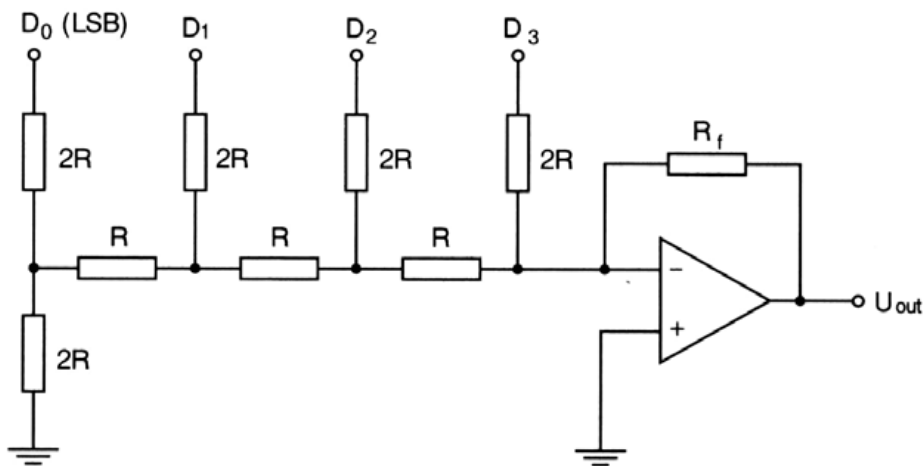
.....

.....

.....



- (β) Δίνεται το κύκλωμα του μετατροπέα D/A 4 bit τύπου R/2R στο σχήμα 12. Να υπολογίσετε την αναλογική τάση εξόδου  $U_{OUT}$  αν στην εισόδο εφαρμοστεί το ψηφιακό σήμα με κώδικα 1011. Να θεωρήσετε ότι το λογικό 1 = 5 V, το λογικό 0 = 0 V και  $R_f = 2R$ .



Σχήμα 12

Η αναλογική τάση εξόδου  $U_{OUT}$  θα είναι:

.....

.....

.....

.....

.....

- (γ) Να υπολογίσετε το χρόνο μετατροπής αναλογικού σήματος σε ψηφιακό από μετατροπέα διαδοχικών προσεγγίσεων, αν οι παλμοί ρολογιού CLK έχουν συχνότητα 1 MHz και το ψηφιακό σήμα είναι των 8 - bit.

.....

.....

.....

ΤΕΛΟΣ ΕΞΕΤΑΣΗΣ

**ΠΡΟΧΕΙΡΟ**

**ΠΡΟΧΕΙΡΟ**

**ΠΡΟΧΕΙΡΟ**

