

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2012

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Τεχνολογία Αναλογικών και Ψηφιακών Ηλεκτρονικών (308)
Ημερομηνία : Τρίτη, 29 Μαΐου 2012
Ωρα εξέτασης : 11:00 – 13:30

Λύσεις

ΜΕΡΟΣ Α΄

1. (α) Να αναφέρετε σε τι χρησιμεύει το κυκλώμα μεταβίβασης (cross over) σε ένα ηχείο δύο δρόμων.

Ένα μόνο μεγάφωνο δεν μπορεί να αναπαράγει ικανοποιητικά όλες τις συχνότητες των ήχων που συλλαμβάνει το αυτί μας και έτσι συνήθως τα ηχεία αποτελούνται από δύο μεγάφωνα, ένα βαθύφωνο (woofer) για τις χαμηλές συχνότητες και ένα υψίφωνο (tweeter) για τις ψηλές. Το κύκλωμα μεταβίβασης (cross over) είναι ένα φίλτρο που διαχωρίζει το ακουστικό σήμα στις δύο ζώνες και τροφοδοτεί αντίστοιχα το κάθε μεγάφωνο με το κατάλληλο σήμα.

.....

- (β) Τι σημαίνει ο όρος “υψηλή πιστότητα” στην ακουστική;

Υψηλή πιστότητα σημαίνει την αναπαραγωγή ενός ήχου από τα ηχεία με τέτοια ποιότητα ώστε να είναι πιστή αντιγραφή του φυσικού ήχου.

.....

2. (α) Γιατί οι μνήμες RAM, δεν μπορούν να χρησιμοποιηθούν για τη μόνιμη αποθήκευση προγραμμάτων και δεδομένων στον ηλεκτρονικό υπολογιστή;

Τα περιεχόμενα της μνήμης RAM χάνονται με τη διακοπή της τροφοδοσίας του ρεύματος στη μνήμη και άρα οι μνήμες RAM δεν μπορούν να χρησιμοποιηθούν για μόνιμη αποθήκευση προγραμμάτων ή δεδομένων στον ηλεκτρονικό υπολογιστή.

.....

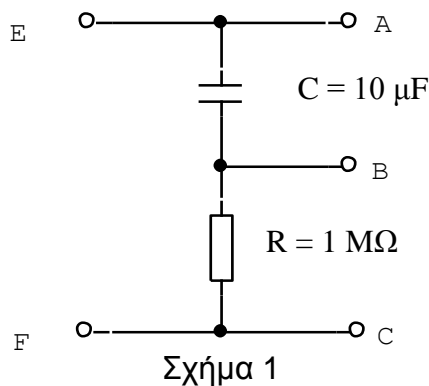
- (β) Σε τι διαφέρει μια μνήμη ROM από μια μνήμη EPROM;

Τα δεδομένα μιας μνήμη ROM τοποθετούνται κατά τη διάρκεια της κατασκευής της και δεν μπορούν να αλλοιώνονται ή να αλλαχθούν κάτω από ομαλές συνθήκες λειτουργίας.

Αντίθετα μια μνήμη EPROM μπορεί να απαλειφτεί και να προγραμματιστεί ξανά και ξανά από το χρήστη, χρησιμοποιώντας ειδική συσκευή προγραμματισμού.

.....

3. Στο σχήμα 1 δίνεται κύκλωμα RC. Στα άκρα των ακροδεκτών E και F εφαρμόζεται συνεχής τάση.



Να υπολογίσετε:

- (α) Τη σταθερά χρόνου τ του κυκλώματος.

$$\tau = RC = 1 \cdot 10^6 \times 10 \cdot 10^{-6} = 10 \text{ s}$$

$$\tau = 10 \text{ s}$$

- (β) Το χρόνο, στον οποίο, ο πυκνωτής θα έχει πρακτικά φορτιστεί πλήρως.

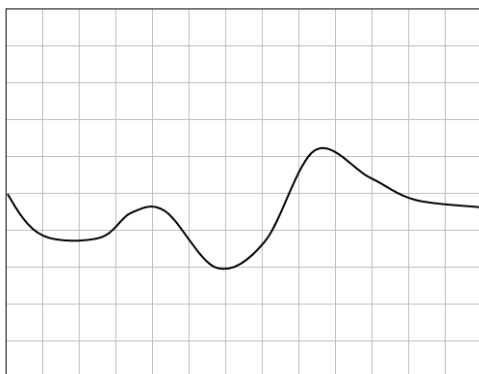
$$t = 5 \tau = 10 \times 5 = 50 \text{ s}$$

$$t = 50 \text{ s}$$

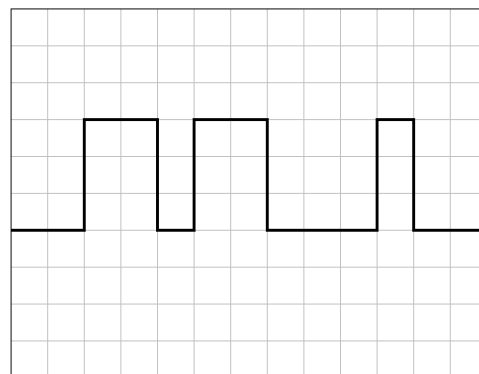
4. (α) Ποια είναι η διαφορά μεταξύ των αναλογικών σημάτων και των ψηφιακών;

Τα αναλογικά σήματα παίρνουν άπειρες τιμές, ενώ αντίθετα τα ψηφιακά σήματα παίρνουν μόνο δύο τιμές, την ψηλή και τη χαμηλή (το λογικό 1 και το λογικό 0).

- (β) Στο τετραγωνισμένο χαρτί του σχήματος 2 να σχεδιάσετε ένα αναλογικό και ένα ψηφιακό σήμα.



Αναλογικό Σήμα



Ψηφιακό Σήμα

Σχήμα 2

5. (α) Να αναφέρετε τι εννοούμε με τον όρο “λογική οικογένεια”.

Λογική οικογένεια εννοούμε όλα εκείνα τα λογικά κυκλώματα που είναι κατασκευασμένα με τα ίδια τεχνολογικά κριτήρια.

(β) Να αναφέρετε τον τύπο των τρανζίστορ, με βάση τον οποίο είναι κατασκευασμένες οι λογικές οικογένειες:

CMOS Τρανζίστορ MOSFET

TTL Διπολικά τρανζίστορ

6. (α) Να δώσετε τον ορισμό του ψηφιακού απαριθμητή.

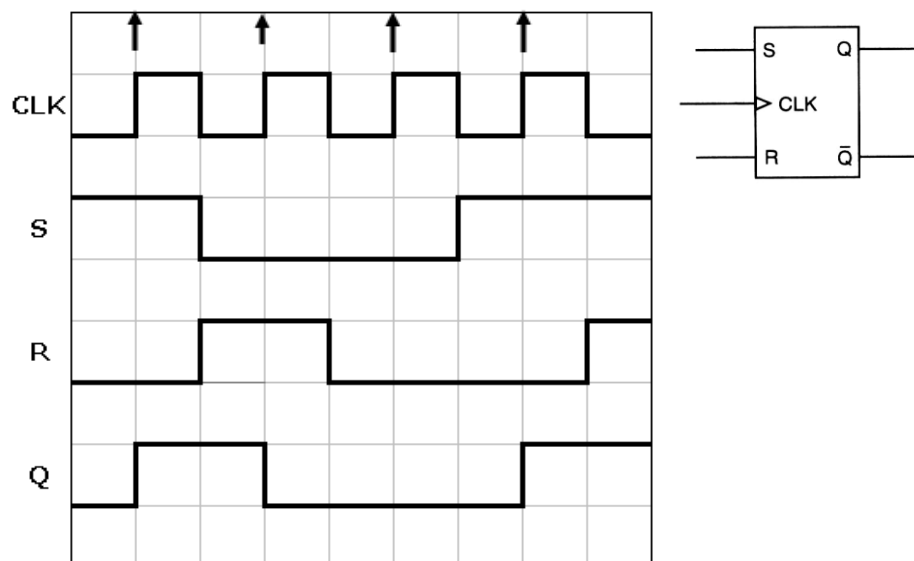
Οι απαριθμητές είναι λογικά κυκλώματα, που αποτελούνται από μια σειρά από Φλιπ Φλοπ, κατάλληλα συνδεδεμένα, για να κάνουν αρίθμηση των παλμών που εφαρμόζονται στην είσοδο τους.

(β) Να υπολογίσετε τον αριθμό των Φλιπ Φλοπ, που έχει ένας απαριθμητής με μέτρο 80 (MOD-80)

$$2^6 < 80 < 2^7$$

Αριθμός Φλιπ Φλοπ = 7

7. Στο Σχήμα 3 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου SR Φλιπ Φλοπ που χρονίζεται στα θετικά μέτωπα του CLK. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q. Η αρχική κατάσταση της εξόδου Q είναι το λογικό 0 (RESET).



Σχήμα 3

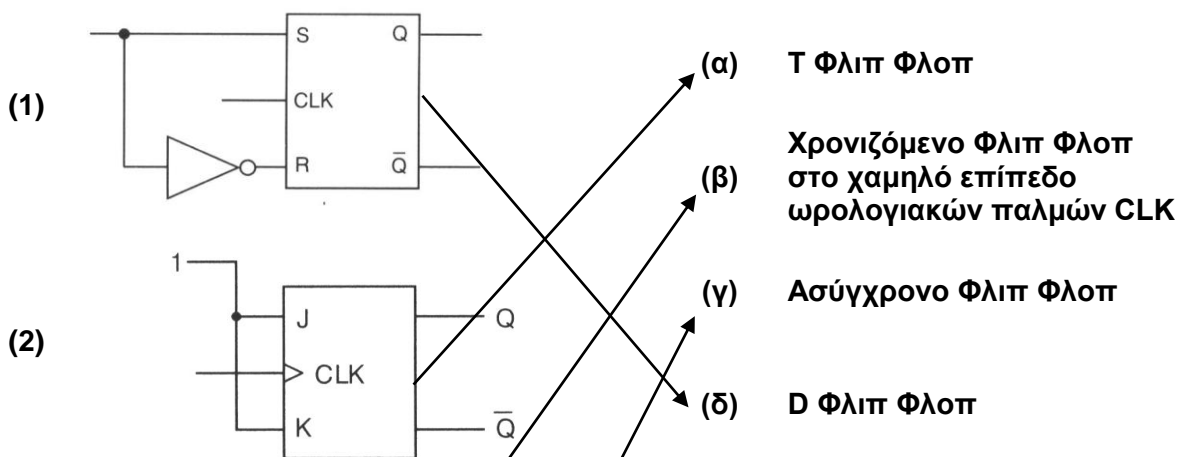
8. (α) Να δώσετε τον ορισμό του καταχωρητή.

Οι καταχωρητές είναι ακολουθιακά λογικά κυκλώματα που χρησιμοποιούνται για την αποθήκευση και τη μεταφορά πληροφοριών σε ψηφιακά συστήματα.

(β) Ποια είναι η διαφορά του ολισθητή από ένα στατικό καταχωρητή;

Ο ολισθητής είναι ένας καταχωρητής που έχει τη δυνατότητα ολίσθησης των πληροφοριών προς τα δεξιά ή τα αριστερά.

9. Να συσχετίσετε τα πιο κάτω λογικά διαγράμματα Φλιπ Φλοπ με τη περιγραφή του κυκλώματος τους:



Λογικό Διάγραμμα	Περιγραφή
(1)	(δ)
(2)	(α)
(3)	(β)
(4)	(γ)

(β) Ένα JK Φλιπ Φλοπ βρίσκεται σε κατάσταση εναλλαγής (Toggle), όταν οι είσοδοι του βρίσκονται στα λογικά επίπεδα:

(1) $J = 0 \quad K = 0$

(2) $J = 1 \quad K = 0$

(3) $\Rightarrow \underline{J = 1 \quad K = 1} \Leftarrow$

(4) $J = 0 \quad K = 1$

ΜΕΡΟΣ Β΄

13. (α) Δίνονται οι τέσσερις τύποι καταχωρητών :

- Διαδοχική είσοδος και διαδοχική έξοδος.
- Διαδοχική είσοδος και παράλληλη έξοδος.
- Παράλληλη είσοδος και παράλληλη έξοδος.
- Παράλληλη είσοδος και διαδοχική έξοδος.

Να αναφέρετε ποιο τύπο καταχωρητή θα χρησιμοποιούσατε για να μετατρέψετε ένα ψηφιακό σήμα:

(1) Από παράλληλο σε σειριακό.

Παράλληλη είσοδος και διαδοχική έξοδος.

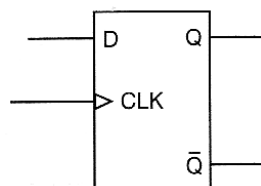
(2) Από σειριακό σε παράλληλο.

Διαδοχική είσοδος και παράλληλη έξοδος.

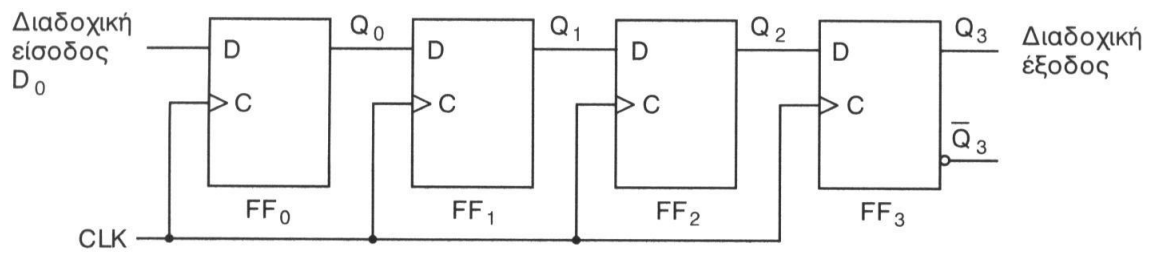
(β) Να υπολογίσετε πόσοι χρονικοί παλμοί απαιτούνται, για να φορτωθεί σειριακά και να βγει σειριακά ένα byte σε καταχωρητή των 8-bit.

16 χρονικοί παλμοί

(γ) Με τη χρήση του D Φλιπ Φλοπ του Σχήματος 4, να σχεδιάσετε ένα καταχωρητή 4 bit με διαδοχική είσοδο και διαδοχική έξοδο.



Σχήμα 4



14. (α) Να δώσετε τον ορισμό του ψηφιακού αποκωδικοποιητή.

Ο αποκωδικοποιητής είναι ένα συνδυαστικό λογικό κύκλωμα το οποίο αναγνωρίζει τον κώδικα που εφαρμόζεται στην είσοδο του και ενεργοποιεί μια μόνο έξοδο που αντιστοιχεί στο συγκεκριμένο κώδικα εισόδου.

(β) Στο σχήμα 5 δίνεται το λογικό σύμβολο του αποκωδικοποιητή 2-bit σε 4 γραμμές.



Σχήμα 5

Να δώσετε τη λογική κατάσταση των εξόδων του αποκωδικοποιητή του σχήματος 5, αν η λογική κατάσταση των εισόδων του είναι $A_1A_0 = 11$.

$$Y_0 = 0$$

$$Y_2 = 0$$

$$Y_1 = 0$$

$$Y_3 = 1$$

(γ) Να υπολογίσετε το μέγιστο αριθμό εξόδων αποκωδικοποιητή, όταν ο αριθμός των bit στον κώδικα εισόδου είναι:

(1) 4-bit \Rightarrow 16

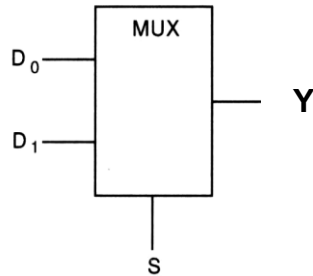
(2) 8-bit \Rightarrow 256

(δ) Να υπολογίσετε πόσα bit χρειάζονται για να κωδικοποιήσουμε τους αριθμούς από το 0 μέχρι το 9.

4 bit

.....

15. Στο σχήμα 6 δίνεται το λογικό σύμβολο του πολυπλέκτη δύο γραμμών σε μια.



Σχήμα 6

(α) Να συμπληρώσετε τον πίνακα λειτουργίας του πολυπλέκτη

ΕΙΣΟΔΟΣ	ΕΞΟΔΟΣ
S	Y
0	D ₀
1	D ₁

.....

(β) Να δώσετε τη λογική συνάρτηση του πολυπλέκτη.

$$Y = D_0 \bar{S} + D_1 S$$

.....

(γ) Ένας πολυπλέκτης έχει 64 εισόδους δεδομένων. Πόσες γραμμές επιλογής εισόδου δεδομένων πρέπει να έχει;

$$64 = 2^6$$

Γραμμές επιλογής εισόδου = 6

.....

(δ) Πόσες γραμμές εισόδου δεδομένων μπορεί να έχει πολυπλέκτης με 3 γραμμές επιλογής;

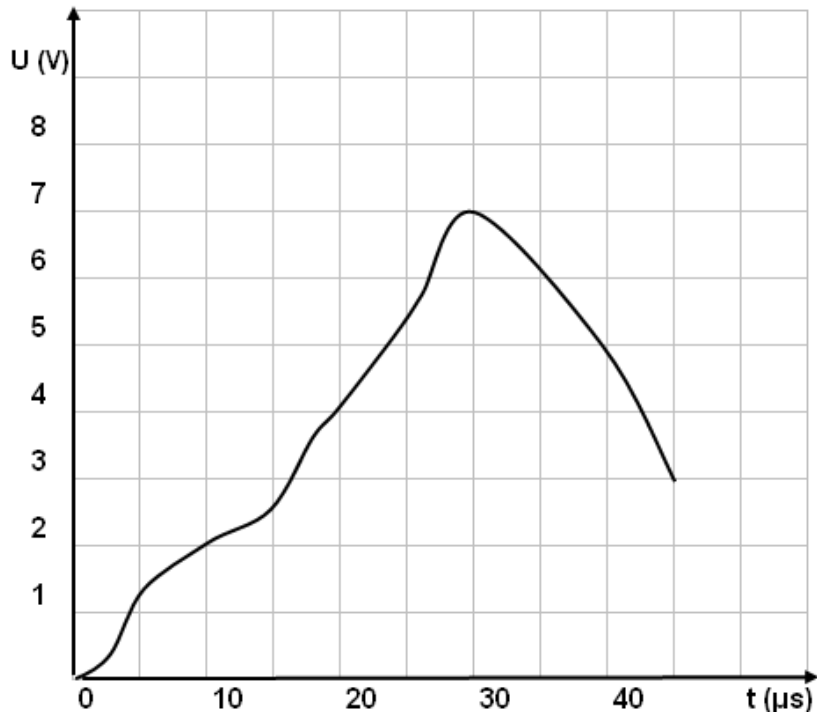
$$2^3 = 8$$

Γραμμές εισόδου δεδομένων = 8

.....

16. Δίνεται το αναλογικό σήμα του σχήματος 7.

(α) Να το μετατρέψετε σε ψηφιακό σήμα 3-bit και να συμπληρώσετε τον πίνακα 1. Η συχνότητα δειγματοληψίας είναι κάθε 10 μs και το ψηφίο με την ελάχιστη σημαντική αξία (LSB) αντιστοιχεί με 1 V.

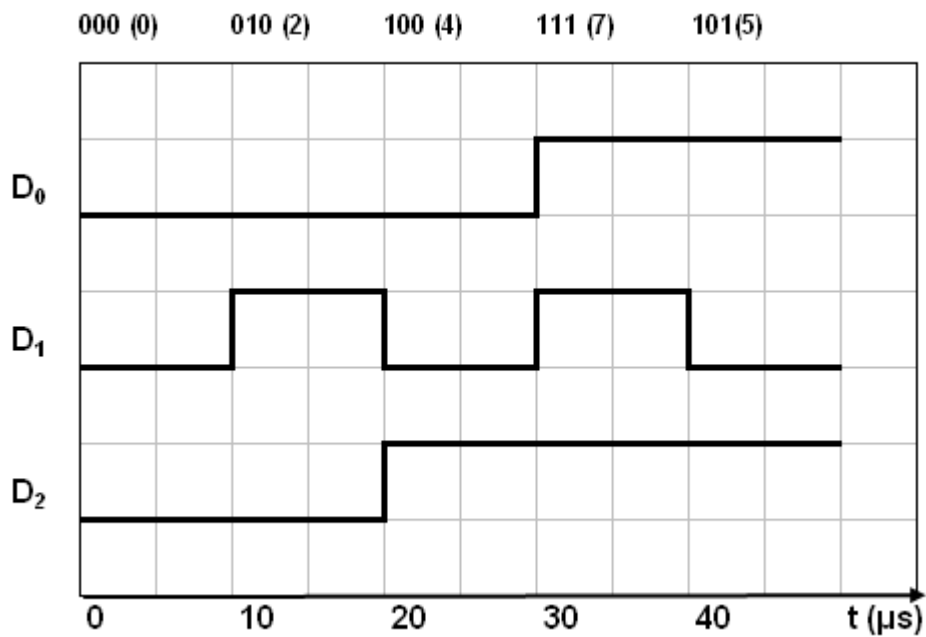


Σχήμα 7

Χρόνος (μs)	Αναλογικό Σήμα (V)	Ψηφιακό Σήμα		
		D ₂	D ₁	D ₀
0	0	0	0	0
10	2	0	1	0
20	4	1	0	0
30	7	1	1	1
40	5	1	0	1

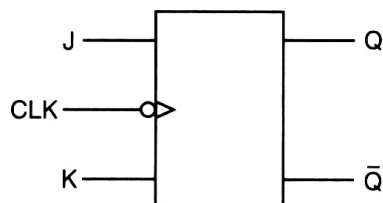
Πίνακας 1

(β) Να σχεδιάσετε το αντίστοιχο ψηφιακό σήμα.



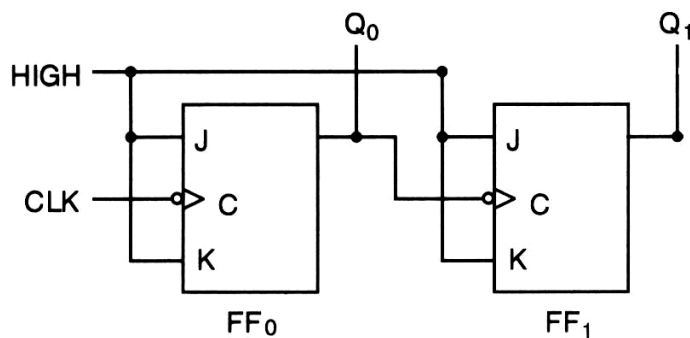
ΜΕΡΟΣ Γ΄

17. Στο σχήμα 8 δίνεται το λογικό σύμβολο του JK Φλιπ Φλοπ που χρονίζεται στα αρνητικά μετωπα των παλμών του ωρολογίου (CLK).

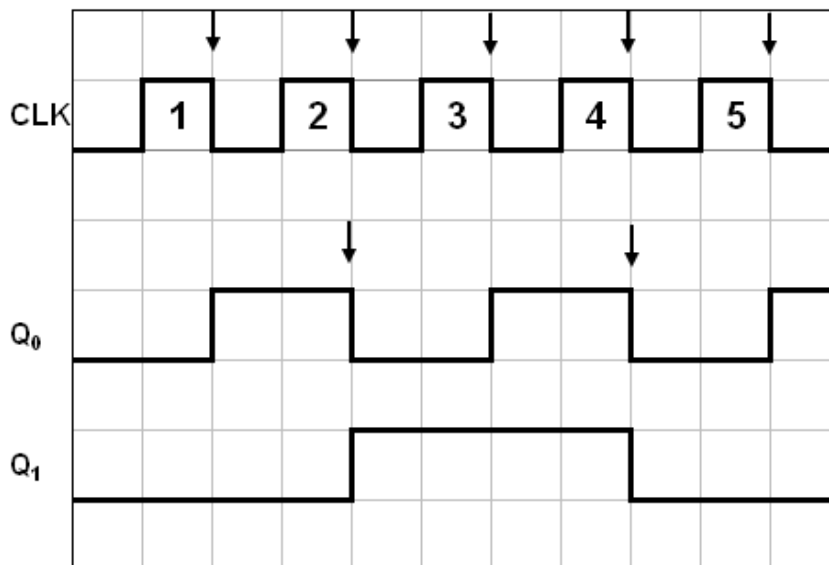


Σχήμα 8

(α) Να σχεδιάσετε ένα δυαδικό απαριθμητή 2-bit που μετρά προς τα πάνω με τη χρήση του πιο πάνω Φλιπ Φλοπ.



(β) Να σχεδιάσετε στο Σχήμα 9 τα χρονικά διαγράμματα των εξόδων Q του απαριθμητή που σχεδιάσατε πιο πάνω για 5 ωρολογιακούς παλμούς του ωρολογίου (CLK). Η αρχική κατάσταση του απαριθμητή είναι η RESET.



Σχήμα 9

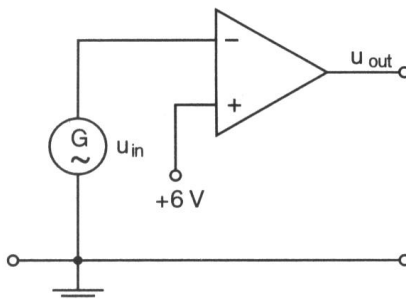
(γ) Αν η συχνότητα του ωρολογίου (CLK) είναι 1 MHz, να υπολογίσετε τη συχνότητα των παλμών των δύο εξόδων Q₀ και Q₁ του πιο πάνω απαριθμητή.

$$f_{Q_0} = 500 \text{ kHz.}$$

$$f_{Q_1} = 250 \text{ kHz}$$

.....

18. (α) Στο Σχήμα 10 δίνεται το τυπικό κύκλωμα συγκριτή τάσης με τελεστικό ενισχυτή. Να εξηγήσετε σε συντομία την αρχή λειτουργίας του συγκριτή.



Σχήμα 10

Ο συγκριτής τάσης συγκρίνει τις τάσεις που εφαρμόζονται στις δύο εισόδους του τελεστικού ενισχυτή του κυκλώματος, στη θετική είσοδο και στην αρνητική είσοδο:

- Αν η τιμή της τάσης στη θετική είσοδο είναι πιο μεγάλη από την τιμή της τάσης στην αρνητική είσοδο, τότε η έξοδος οδηγείται στην ψηλή τιμή.
- Αν η τιμή της τάσης στην αρνητική είσοδο είναι πιο μεγάλη από την τιμή της τάσης στη θετική είσοδο, τότε η έξοδος οδηγείται στη χαμηλή τιμή.

(β) Στο σχήμα 112 δίνεται το λογικό σύμβολο και ο πίνακας αληθείας ψηφιακού συγκριτή 1-bit.



Σχήμα 11

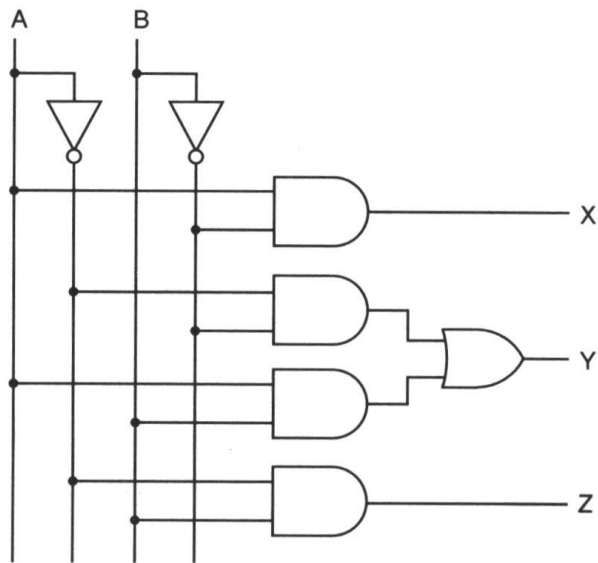
(1) Να γράψετε τις λογικές εξισώσεις των τριών εξόδων του.

$$X = A \cdot \bar{B}$$

$$Y = \bar{A} \cdot \bar{B} + A \cdot B \quad \text{ή} \quad Y = \overline{A \oplus B}$$

$$Z = \bar{A} \cdot B$$

(2) Να σχεδιάσετε το λογικό του κύκλωμα.



--- Τέλος Εξέτασης ---