

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2012

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΘΕΩΡΗΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Ψηφιακά Ηλεκτρονικά (155)
Ημερομηνία : Παρασκευή, 8 Ιουνίου 2012
Ωρα εξέτασης : 07:30 – 10:00

Επιτρεπόμενη διάρκεια γραπτού 2, 5 ώρες (150 λεπτά)

**ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ (20) ΣΕΛΙΔΕΣ.
ΤΑ ΜΕΡΗ ΤΟΥ ΕΞΕΤΑΣΤΙΚΟΥ ΔΟΚΙΜΙΟΥ ΕΙΝΑΙ ΤΡΙΑ (Α΄, Β΄ ΚΑΙ Γ΄).**

ΟΔΗΓΙΕΣ:

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Όλες οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Απαγορεύεται η χρήση διορθωτικού υγρού ή άλλου διορθωτικού υλικού.
4. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν με μολύβι.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
6. Στο τέλος του εξεταστικού δοκιμίου δίνεται τυπολόγιο (σελίδες 19, 20).

ΜΕΡΟΣ Α΄ - Το μέρος Α΄ αποτελείται από 12 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 4 μονάδες.

1. Να αναφέρετε τι είναι το “περιθώριο θορύβου” μιας λογικής οικογένειας.

.....
.....
.....
.....
.....
.....
.....

2. (α) Να εξηγήσετε τι είναι η υστέρηση σε ένα κύκλωμα σκανδάλης Σμιτ.

.....
.....
.....
.....
.....

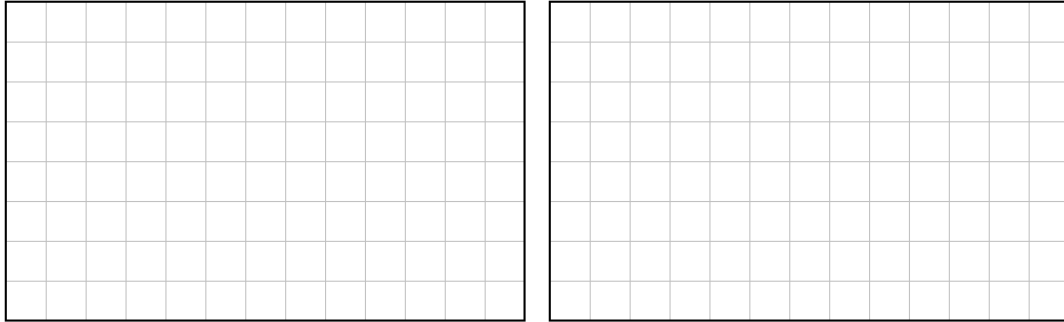
(β) Ασταθής πολυδονητής παράγει παλμούς με περίοδο $T = 10 \text{ ms}$. Ο κύκλος δράσης (duty cycle) των παλμών είναι 60%. Να υπολογίσετε τον χρόνο t_H (χρόνος που ο παλμός εξόδου είναι 1) των παλμών.

3. (α) Να αναφέρετε δύο πλεονεκτήματα των ψηφιακών συστημάτων έναντι των αναλογικών.

(1)
.....
.....

(2)
.....
.....

(β) Στο τετραγωνισμένο χαρτί του σχήματος 1 να σχεδιάσετε έναν αναλογικό και έναν ψηφιακό σήμα.



Αναλογικό Σήμα

Ψηφιακό Σήμα

Σχήμα 1

4. (α) Να υπολογίσετε το μέγιστο μέτρο απαριθμητή με 7 Φλιπ Φλοπ.

.....
.....
.....

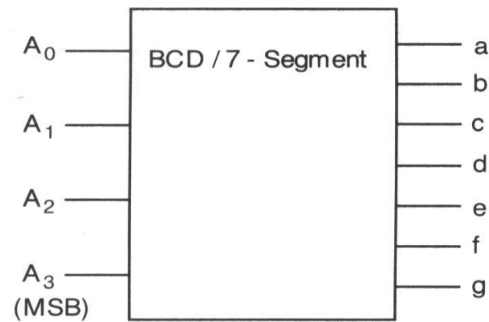
(β) Να υπολογίσετε τον αριθμό των Φλιπ Φλοπ, που έχει ένας απαριθμητής ο οποίος μετρά μέχρι το 50.

.....
.....
.....

5. (α) Να αναφέρετε το λόγο για τον οποίο χρησιμοποιούνται οθόνες LCD αντί LED σε όργανα και συσκευές που εργάζονται με μπαταρίες.

.....
.....
.....
.....
.....

(β) Στο σχήμα 2 δίνεται το σύμβολο αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει τον ενδείκτη 7-τμημάτων.



Σχήμα 2

Εάν η λογική κατάσταση των εισόδων του αποκωδικοποιητή είναι $A_3A_2A_1A_0 = 0000$ να γράψετε τη λογική κατάσταση των εξόδων του.

a =

e =

b =

f =

c =

g =

d =

6. Να επιλέξετε τη σωστή απάντηση.

(α) Για να φορτωθεί πλήρως μια πληροφορία των 4-bit σε ένα καταχωρητή με διαδοχική είσοδο απαιτούνται:

- (1) 1 χρονικός παλμός ωρολογίου (CLK).
- (2) 4 χρονικοί παλμοί ωρολογίου (CLK).
- (3) 8 χρονικοί παλμοί ωρολογίου (CLK).
- (4) 16 χρονικοί παλμοί ωρολογίου (CLK).

(β) Για να μετατραπεί ένα σειριακό σήμα σε παράλληλο, απαιτείται η χρήση καταχωρητή με:

- (1) Διαδοχική είσοδο και διαδοχική έξοδο.
- (2) Διαδοχική είσοδο και παράλληλη έξοδο.
- (3) Παράλληλη είσοδο και παράλληλη έξοδο.
- (4) Παράλληλη είσοδο και διαδοχική έξοδο.

7. Από τις πιο κάτω δηλώσεις να επιλέξετε **δύο (2)** πλεονεκτήματα των κυκλωμάτων της λογικής οικογένειας CMOS έναντι της οικογένειας TTL:

- (1) Έχουν πολύ μικρή κατανάλωση ισχύος.
- (2) Είναι ευαίσθητα στο στατικό ηλεκτρισμό.
- (3) Έχουν μικρό περιθώριο θορύβου.
- (4) Ο χρόνος διάδοσης τους είναι σχετικά μεγάλος και η ταχύτητα λειτουργίας τους είναι σχετικά πιο χαμηλή.
- (5) Η τάση τροφοδοσίας τους μπορεί να μην είναι σταθερή και μπορεί να κυμανθεί από 3 V μέχρι 15 V.

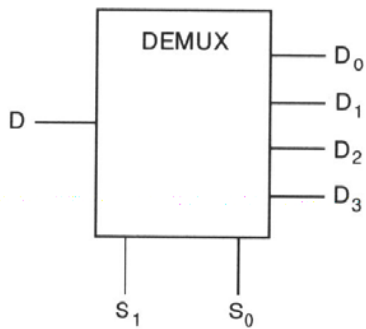
(1)

.....

(2)

.....

8. Στο σχήμα 3 δίνεται το σύμβολο και ο πίνακας αληθείας του αποπολυπλέκτη μιας γραμμής σε τέσσερις. Να γράψετε τις λογικές συναρτήσεις των εξόδων του.



Εισόδοι Επιλογής		Εξόδοι			
S ₁	S ₀	D ₀	D ₁	D ₂	D ₃
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

Σχήμα 3

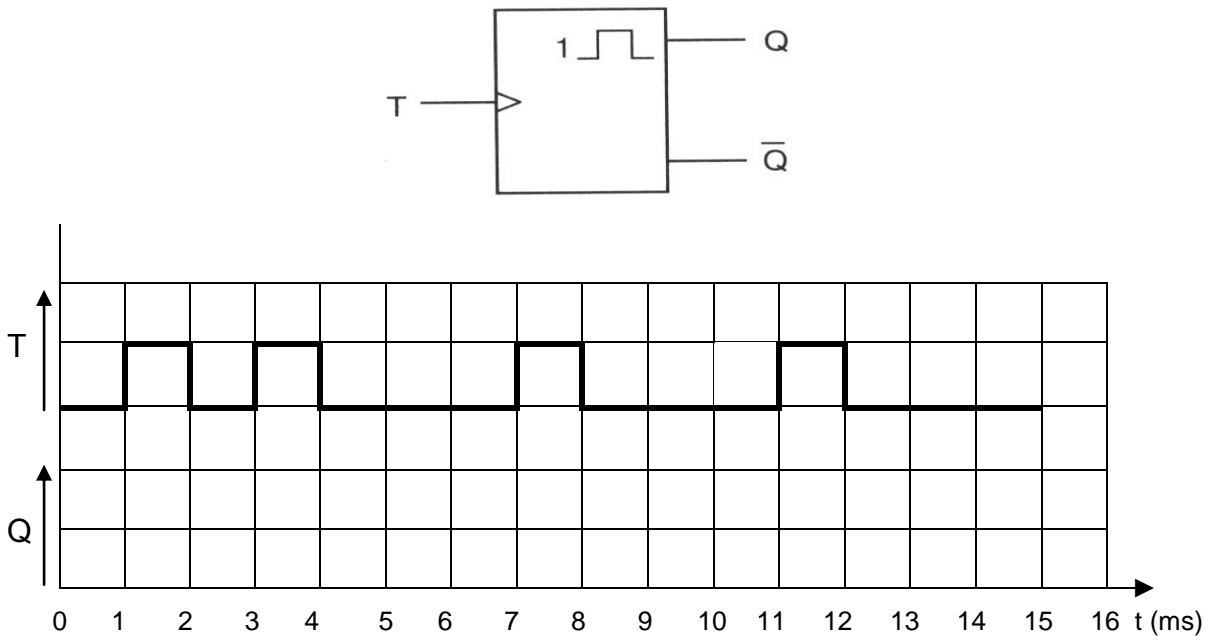
D₀ =

D₁ =

D₂ =

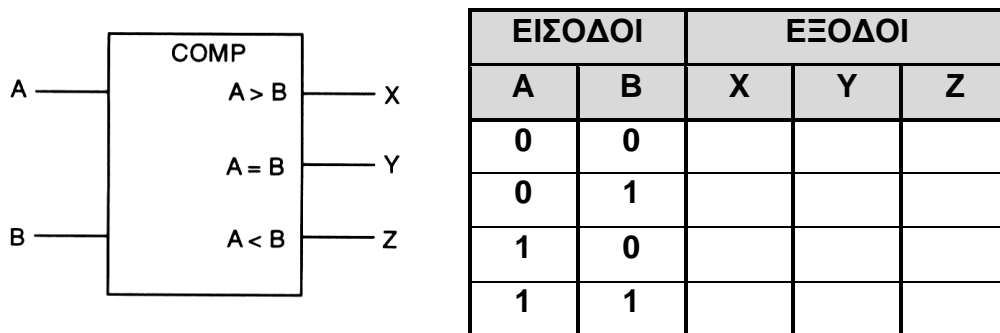
D₃ =

9. Επαναδιεγυριόμενος μονοσταθής πολυδονητής διεγείρεται στα θετικά μέτωπα των παλμών διέγερσης και έχει χρόνο βολής 3 ms. Η σταθερή κατάσταση του μονοσταθούς πολυδονητή είναι η λογική κατάσταση 0. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q κάτω από το χρονικό διάγραμμα των παλμών διέγερσης που δίνεται στο σχήμα 4.



Σχήμα 4

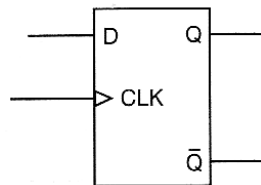
10. Στο σχήμα 5 δίνεται το λογικό σύμβολο του ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς του 1-bit. Να συμπληρώσετε τον πίνακα αληθείας του.



Σχήμα 5

11. Να σχεδιάσετε κύκλωμα παραγωγής ζυγού ψηφίου ισοτιμίας στον κώδικα BCD.

12. Με τη χρήση του D Φλιπ Φλοπ του σχήματος 6 να σχεδιάσετε ένα καταχωρητή 4 bit με διαδοχική είσοδο και διαδοχική έξοδο.

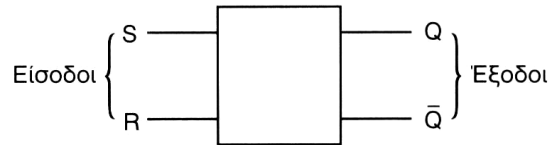


Σχήμα 6

ΜΕΡΟΣ Β΄ - Το μέρος Β΄ αποτελείται από 4 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 8 μονάδες.

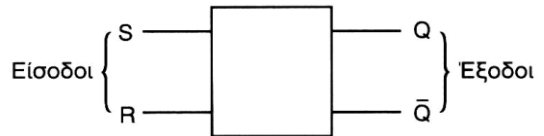
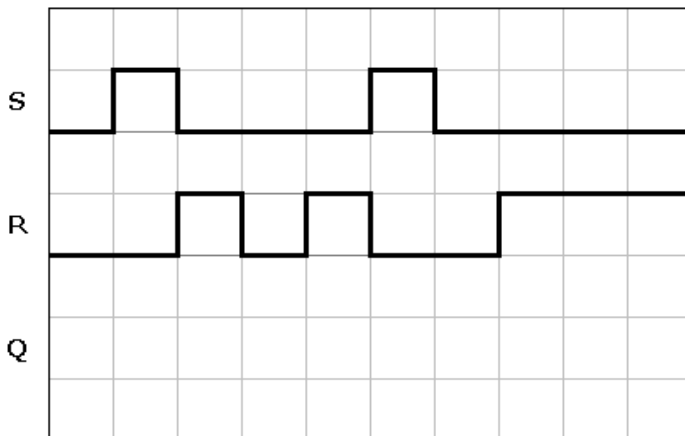
13. (α) Στο σχήμα 7 δίνεται το λογικό σύμβολο ασύγχρονου SR Φλιπ Φλοπ. Να συμπληρώσετε τον πίνακα αληθείας του.

Είσοδοι		Έξοδοι		
S	R	Q_{N+1}	\bar{Q}_{N+1}	Κατάσταση



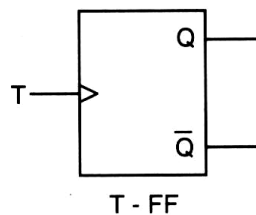
Σχήμα 7

(β) Στο σχήμα 8 δίνονται τα χρονικά διαγράμματα των εισόδων ασύγχρονου SR Φλιπ Φλοπ. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ. Αρχικά το Φλιπ Φλοπ βρίσκεται στην κατάσταση RESET ($Q = 0$).



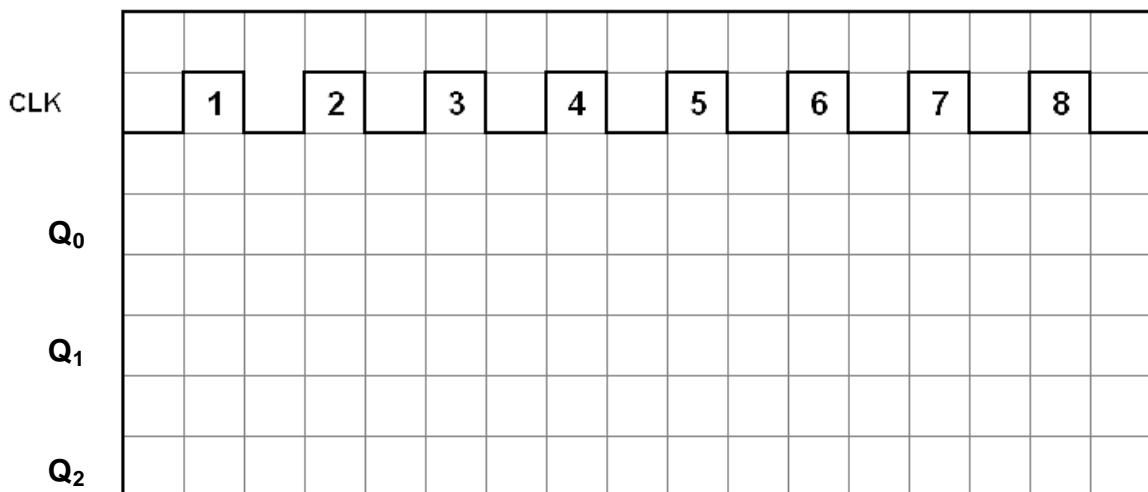
Σχήμα 8

14. (α) Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου δυαδικού απαριθμητή 3-bit που μετρά προς τα κάτω με τη χρήση του T Φλιπ Φλοπ του σχήματος 9.



Σχήμα 9

(β) Με βάση το λογικό κύκλωμα του ασύγχρονου δυαδικού απαριθμητή 3-bit της ερώτησης 14(α), να σχεδιάσετε στο τετραγωνισμένο χαρτί του σχήματος 10, τα χρονικά διαγράμματα των τριών εξόδων του, για οκτώ (8) ωρολογιακούς παλμούς (CLK). Η αρχική κατάσταση του απαριθμητή είναι RESET.



Σχήμα 10

(γ) Αν στο πιο πάνω κύκλωμα ασύγχρονου δυαδικού απαριθμητή 3-bit η συχνότητα των ωρολογιακών παλμών (CLK) είναι 600 kHz, να υπολογίσετε τη συχνότητα των παλμών στην έξοδο Q του Φλιπ Φλοπ που δίνει το περισσότερο σημαντικό ψηφίο (MSB).

$f_{Q2(MSB)} = \dots\dots\dots$

15. (α) Να εξηγήσετε τη λειτουργία του συγκριτή τάσης.

.....

.....

.....

.....

.....

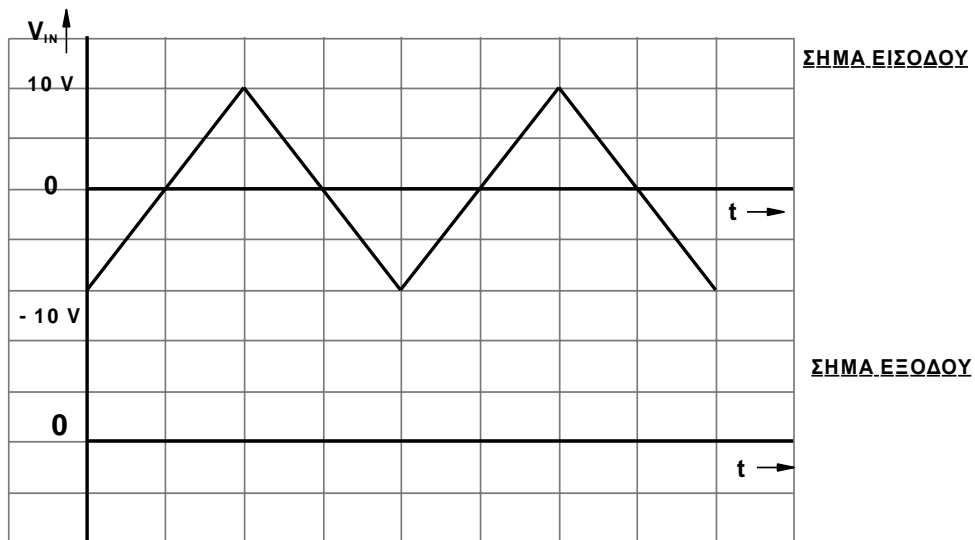
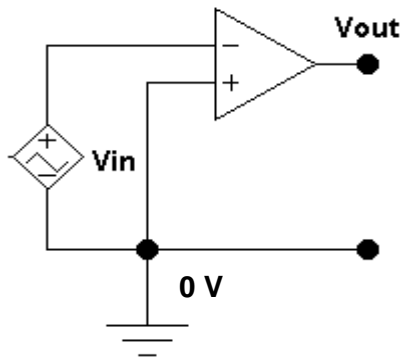
.....

.....

.....

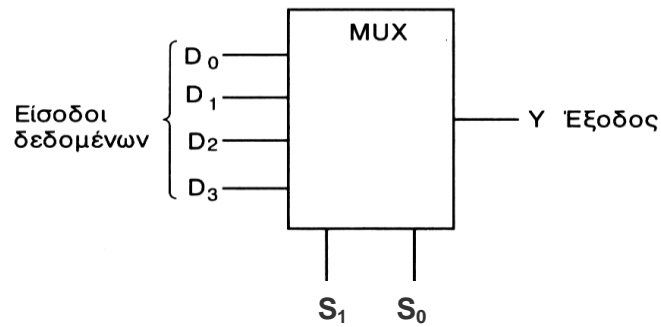
.....

(β) Στο σχήμα 11 δίνεται το κύκλωμα συγκριτή τάσης και τα σήματα που εφαρμόζονται στις δύο εισόδους του. Να σχεδιάσετε το σήμα εξόδου του συγκριτή αν οι μέγιστες τιμές εξόδου είναι $\pm 5 \text{ V}$.



Σχήμα 11

16. Στο σχήμα 12 δίνεται το λογικό σύμβολο του πολυπλέκτη με 4 γραμμές εισόδου δεδομένων και δύο γραμμές επιλογής εισόδου S_0 και S_1 .



Σχήμα 12

- (α) Να συμπληρώσετε τον Πίνακα Αληθείας του πολυπλέκτη.

Είσοδοι		Έξοδος
S_1	S_0	Y

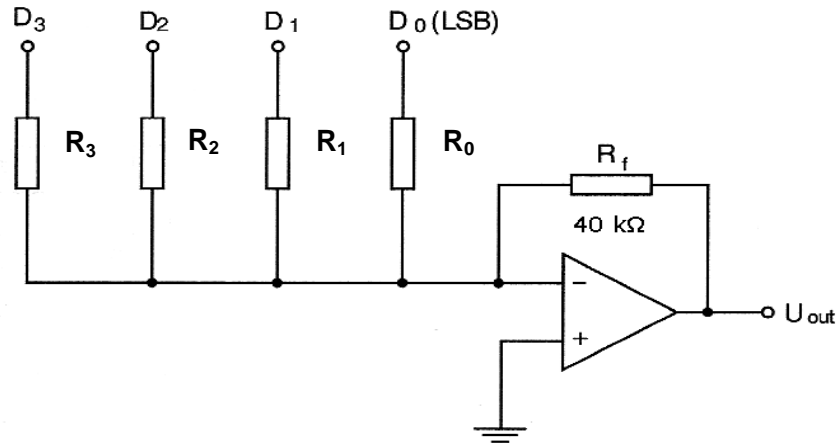
- (β) Να γράψετε τη λογική συνάρτηση της εξόδου Y .

$Y = \dots\dots\dots$

- (γ) Να σχεδιάσετε το λογικό κύκλωμα του πιο πάνω πολυπλέκτη.

ΜΕΡΟΣ Γ΄ - Το μέρος Γ΄ αποτελείται από 2 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 10 μονάδες.

17. Στο σχήμα 13 δίνεται το κύκλωμα μετατροπέα ψηφιακού σήματος σε αναλογικό με αντιστάσεις σταθμισμένες στο δυαδικό σύστημα. Η τιμή της αντίστασης για το ψηφίο με την ελάχιστη σημαντική αξία (LSB) είναι $R_0 = 100 \text{ k}\Omega$.



Σχήμα 13

(α) Να υπολογίσετε τις τιμές των αντιστάσεων R_1 , R_2 και R_3 .

$R_1 = \dots\dots\dots$

$R_2 = \dots\dots\dots$

$R_3 = \dots\dots\dots$

(β) Να υπολογίσετε τη μέγιστη τάση εξόδου του κυκλώματος του σχήματος 13 με την προϋπόθεση ότι το λογικό 1 = + 5 V και το λογικό 0 = 0 V.

(γ) Πόσοι χρονικοί παλμοί απαιτούνται για τη μετατροπή ενός αναλογικού σήματος σε ψηφιακό με τη χρήση μετατροπέα διαδοχικών προσεγγίσεων 4-bit;

.....
.....

(δ) Να υπολογίσετε το χρόνο μετατροπής του αναλογικού σήματος σε ψηφιακό, του μετατροπέα διαδοχικών προσεγγίσεων της ερώτησης (γ), αν η συχνότητα του ρολογιού (CLK) είναι 10 MHz.

18. Στο σχήμα 14 δίνεται το σύμβολο του αποκωδικοποιητή 2 bit σε 4 γραμμές με τις εξόδους ενεργές στο λογικό 0, (Active Low).



Σχήμα 14

(α) Να συμπληρώσετε τον Πίνακα Αληθείας του αποκωδικοποιητή.

A/A	ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ			
	A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0						
1						
2						
3						

(β) Να γράψετε τις λογικές συναρτήσεις των εξόδων του πιο πάνω αποκωδικοποιητή.

$Y_0 = \dots\dots\dots$

$Y_1 = \dots\dots\dots$

$Y_2 = \dots\dots\dots$

$Y_3 = \dots\dots\dots$

(γ) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή του σχήματος 14.

----- ΤΕΛΟΣ ΕΞΕΤΑΣΗΣ -----

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΠΡΟΧΕΙΡΟ

ΤΥΠΟΛΟΓΙΟ ΓΙΑ ΤΟ ΜΑΘΗΜΑ ΨΗΦΙΑΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ

ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE)	
Αξίωμα της αντιμετάθεσης	$A + B = B + A$ $A \cdot B = B \cdot A$
Αξίωμα του προσεταιρισμού	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$
Αξίωμα του επιμερισμού	$A \cdot (B + C) = A \cdot B + A \cdot C$
Κανόνες της άλγεβρας Boole	$A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + A = A$ $A + \bar{A} = 1$ $A \cdot A = A$ $A \cdot \bar{A} = 0$ $\bar{\bar{A}} = A$ $A + A \cdot B = A$ $A + \bar{A} \cdot B = A + B$ $(A + B) \cdot (A + C) = A + B \cdot C$
Θεώρημα Ντε Μόργαν (De Morgan)	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$
ΛΟΓΙΚΕΣ ΠΥΛΕΣ	
Πύλη AND	$Y = A \cdot B$
Πύλη OR	$Y = A + B$
Πύλη NOT	$Y = \bar{A}$
Πύλη NAND	$Y = \overline{A \cdot B}$
Πύλη NOR	$Y = \overline{A + B}$
Πύλη EXCLUSIVE OR	$Y = A \oplus B$
Πύλη EXCLUSIVE NOR	$Y = \overline{A \oplus B}$
ΠΟΛΥΔΟΝΗΤΕΣ	
Κύκλος Δράσης	$d = \frac{t_H}{T} \times 100\%$

Συχνότητα	$f = \frac{1}{T}$
ΑΠΑΡΙΘΜΗΤΕΣ	
Μέγιστο μέτρο απαριθμητή	$\max MOD = 2^v$
Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή	$f_{max} = \frac{1}{vt_p}$
Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N	$f = \frac{f_{CLK}}{N}$
ΚΑΤΑΧΩΡΗΤΕΣ	
Συχνότητα κυκλικού απαριθμητή	$f_Q = \frac{1}{N} f_{CLK}$
Συχνότητα απαριθμητή Τζόνσον (Johnson)	$f_Q = \frac{1}{2N} f_{CLK}$
ΜΕΤΑΤΡΟΠΕΙΣ D/A	
Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$
Μετατροπείς D/A με κλιμακωτό δίκτυο αντιστάσεων και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2} D_2 + \frac{1}{4} 2D_1 + \frac{1}{8} D_0)$
	$U_{out} = \frac{U_{in}}{2} (D_3 + \frac{1}{2} D_2 + \frac{1}{4} D_1 + \frac{1}{8} D_0)$
Ανάλυση	$\frac{FS}{2^N - 1}$
Ανάλυση %	$\frac{1}{2^N - 1} 100\%$