

**ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ**

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2013

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

Μάθημα : Τεχνολογία Αναλογικών και Ψηφιακών Ηλεκτρονικών (308)
Ημερομηνία : Τρίτη, 28 Μαΐου 2013
Ωρα εξέτασης : 11:00 – 13:30

Λύσεις

ΜΕΡΟΣ Α΄ - Το μέρος Α΄ αποτελείται από 12 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 4 μονάδες.

1. (α) Να αναφέρετε τι είναι το φαινόμενο της στερεοφωνίας στην ακουστική.

Απάντηση

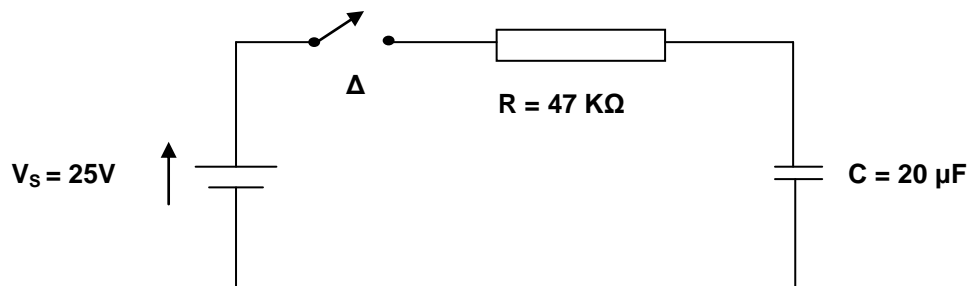
Στερεοφωνία είναι το φαινόμενο κατά το οποίο όταν αναπαράγεται ο ήχος και τον ακούμε από δύο ανεξάρτητα μεγάφωνα (δεξί - αριστερό) είναι σαν να τον ακούμε εκ του φυσικού και ξεχωρίζουμε κατεύθυνση του κάθε ήχου.

- (β) Να αναφέρετε δύο προϋποθέσεις που είναι απαραίτητες για την επίτευξη στερεοφωνίας σε ένα ηχητικό σύστημα.

Απάντηση

Δύο από τις πιο κάτω προϋποθέσεις:

- (1) Στερεοφωνική εγγραφή με δύο ανεξάρτητα μικρόφωνα
 - (2) Στερεοφωνική αναπαραγωγή
 - (3) Στερεοφωνικός ενισχυτής που τροφοδοτεί δύο ανεξάρτητα μεγάφωνα
2. Στο σχήμα 1 δίνεται κύκλωμα RC στο συνεχές ρεύμα. Ο διακόπτης Δ είναι αρχικά ανοικτός και ο πυκνωτής αφόρτιστος. Να επιλέξετε τις σωστές απαντήσεις:



Σχήμα 1

- (α) Με το κλείσιμο του διακόπτη Δ , ο πυκνωτής θα φορτιστεί πλήρως σε χρόνο:

- (1) 47 μ s
- (2) 20 ms
- (3) 10 ms
- (4) 4,7 s
- (5) 25 s

Απάντηση

4,7 s

(β) Σε ένα κύκλωμα RC πλήρως φορτισμένος πυκνωτής πρακτικά εκφορτίζεται σε χρόνο ίσο με:

- (1) τη χρονική σταθερά του κυκλώματος
- (2) το πενταπλάσιο της χρονικής σταθεράς του κυκλώματος
- (3) την τιμή της αντίστασης R
- (4) το πενταπλάσιο της χωρητικότητας C του πυκνωτή

Απάντηση

- (2) το πενταπλάσιο της χρονικής σταθεράς του κυκλώματος

3. Να επιλέξετε τις σωστές απαντήσεις.

(α) Το μέγιστο μέτρο απαριθμητή 5-bit είναι το:

- (1) 5
- (2) 10
- (3) 16
- (4) 32
- (5) 50

Απάντηση

- (4) 32

(β) Πολυπλέκτης έχει 16 εισόδους δεδομένων. Πόσες γραμμές επιλογής εισόδου δεδομένων πρέπει να έχει;

- (1) 1
- (2) 2
- (3) 4
- (4) 8
- (5) 16

Απάντηση

- (3) 4

4. (α) Ποια είναι η μικρότερη μονάδα μέτρησης της χωρητικότητας μιας ηλεκτρονικής μνήμης;

Απάντηση

Το Byte (8 bits)

(β) Να συσχετίσετε τη στήλη 1 με τη στήλη 2.

(1) RAM
(2) ROM
(3) PROM
(4) SRAM

(α) Μνήμη ανάγνωσης μόνο
(β) Στατική μνήμη τυχαίας προσπέλασης
(γ) Μνήμη τυχαίας προσπέλασης
(δ) Προγραμματιζόμενη μνήμη ανάγνωσης μόνο

Απάντηση

Στήλη 1	Στήλη 2
(1)	(γ)
(2)	(α)
(3)	(δ)
(4)	(β)

5. (α) Να αναφέρετετε δύο διαφορές της μνήμης RAM από τη μνήμη ROM.

Απάντηση

Δύο από τις πιο κάτω διαφορές:

- (1) Η RAM είναι μνήμη ανάγνωσης και εγγραφής αντίθετα με τη μνήμη ROM που είναι μνήμη ανάγνωσης μόνο.
- (2) Τα περιεχόμενα της μνήμης RAM χάνονται με τη διακοπή της τροφοδοσίας του ρεύματος αντίθετα με τη ROM που τα διατηρεί.
- (3) Η μνήμη ROM χρησιμοποιείται για τη μόνιμη αποθήκευση δεδομένων αντίθετα με τη μνήμη RAM που χρησιμοποιείται για την προσωρινή αποθήκευση πληροφοριών.

(β) Ποια είναι η διαφορά της μνήμης EPROM από τη μνήμη PROM;

Απάντηση

Στη μνήμη EPROM ο χρήστης μπορεί να σβήνει το περιεχόμενο της και να γράφει νέα δεδομένα. Αντίθετα η μνήμη PROM προγραμματίζεται μια μόνο φορά.

6. (α) Να αναφέρετε δύο χαρακτηριστικά σύγκρισης των λογικών οικογενειών.

Απάντηση

Δύο από τα πιο κάτω χαρακτηριστικά:

- (1) Καταναλισκόμενη ισχύς
- (2) Λογικά επίπεδα
- (3) Περιθώριο θορύβου
- (4) Καθυστέρηση διάδοσης
- (5) Ικανότητα οδήγησης
- (6) Τάση τροφοδοσίας
- (7) Γινόμενο ταχύτητας-ισχύος

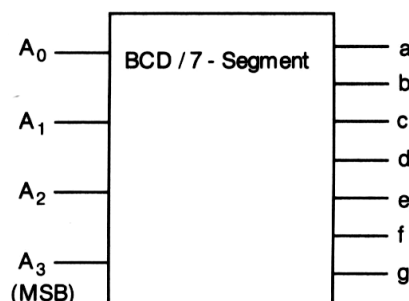
(β) Από τις πιο κάτω προτάσεις, να επιλέξετε τα δύο πλεονεκτήματα, της λογικής οικογένειας CMOS έναντι των άλλων λογικών οικογενειών:

- (1) διαθέτουν είσοδο ωρολογίου (CLK)
- (2) έχουν πολύ μικρή κατανάλωση ισχύος
- (3) είναι ευαίσθητα στο στατικό ηλεκτρισμό
- (4) έχουν μεγάλο όγκο τρανζίστορ και άρα η πυκνότητα ολοκλήρωσης των κυκλωμάτων είναι μικρότερη από άλλες λογικές οικογένειες
- (5) ο χρόνος διάδοσης τους είναι σχετικά μεγάλος και η ταχύτητα λειτουργίας τους είναι σχετικά πιο χαμηλή από άλλες λογικές οικογένειες
- (6) έχουν κυμαινόμενη τάση τροφοδοσίας

Απάντηση

- (2) έχουν πολύ μικρή κατανάλωση ισχύος
- (6) έχουν κυμαινόμενη τάση τροφοδοσίας

7. Στο σχήμα 2 δίνεται το λογικό σύμβολο του αποκωδικοποιητή από τον κώδικα BCD στον κώδικα που ελέγχει έναν ενδείκτη 7- τμημάτων.



Σχήμα 2

- (α) Να δώσετε τον αριθμό που θα παριστάνει ο ενδείκτης 7-τμημάτων αν ο κώδικας BCD που εφαρμόζεται στην είσοδο του αποκωδικοποιητή είναι $A_3 A_2 A_1 A_0 = 0111$.

Απάντηση

Αριθμός = 7

- (β) Σε 7-τμηματική μονάδα ένδειξης παριστάνεται ο αριθμός 8. Ποιος είναι ο κώδικας εισόδου BDC που αντιστοιχεί στον αριθμό αυτό;

(1) 0011

(2) 1000

(3) 1100

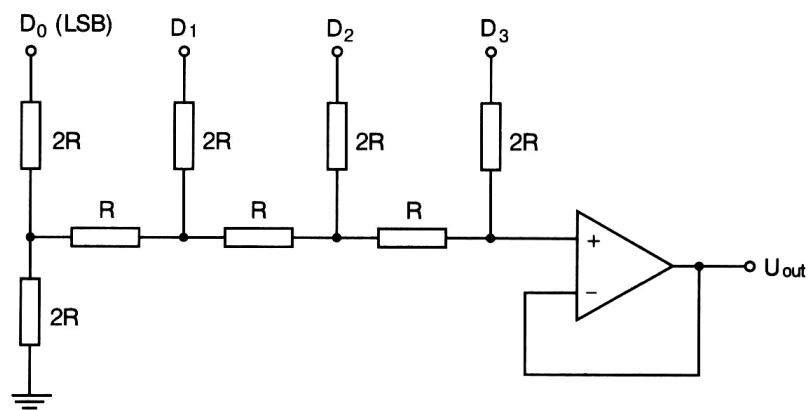
(4) 0100

(5) 0110

Απάντηση

(2) 1000

8. Στην είσοδο του κυκλώματος μετατροπέα D/A με κλιμακωτό δίκτυο αντιστάσεων R/2R του σχήματος 3, εφαρμόζεται ένα ψηφιακό σήμα με τιμή $D_3 D_2 D_1 D_0 = 0001$. Να υπολογίσετε την τάση εξόδου U_{OUT} , αν στο λογικό 1 αντιστοιχεί τάση + 5 V και στο λογικό 0 τάση 0 V.



Σχήμα 3

Απάντηση

$$U_{out} = \frac{U_{in}}{2} \left(D_3 + \frac{1}{2} D_2 + \frac{1}{4} D_1 + \frac{1}{8} D_0 \right)$$

$$U_{out} = \frac{5}{2} \cdot \frac{1}{8} = \frac{5}{16} = 0,3125 \text{ V}$$

$$U_{OUT} = 0.3125 \text{ V}$$

9. (α) Να αναφέρετε το πλεονέκτημα των οθονών υγρών κρυστάλλων (LCD) σε σύγκριση με τις οθόνες διόδων φωτοεκπομπής (LED).

Απάντηση

Οι οθόνες LCD έχουν πολύ μικρή κατανάλωσης ηλεκτρικής ενέργειας σε σύγκριση με τις οθόνες LED.

- (β) Να αναφέρετε δύο εφαρμογές των απαριθμητών.

Απάντηση

Δύο από τις πιο κάτω εφαρμογές:

- (1) κυκλώματα μέτρησης
- (2) κυκλώματα μέτρησης πραγματικού χρόνου (ψηφιακά ρολόγια)
- (3) κυκλώματα διαίρεσης παλμών
- (4) κυκλώματα διαίρεσης συχνότητας

10. Να επιλέξετε τη σωστή απάντηση.

- (α) Το JK Φλιπ Φλοπ πλεονεκτεί έναντι του SR Φλιπ Φλοπ διότι:

- (1) είναι πιο γρήγορο
- (2) δεν έχει απαγορευμένη κατάσταση εισόδων
- (3) διαθέτει είσοδο ωρολογίου (CLK)
- (4) διαθέτει δύο εξόδους

Απάντηση

- (2) δεν έχει απαγορευμένη κατάσταση εισόδων

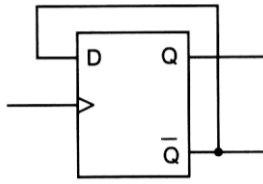
- (β) Ένα JK Φλιπ Φλοπ βρίσκεται σε κατάσταση εναλλαγής (Toggle), όταν οι εισοδοί του βρίσκονται στα λογικά επίπεδα:

- (1) $J = 0, K = 0$
- (2) $J = 1, K = 0$
- (3) $J = 1, K = 1$
- (4) $J = 0, K = 1$
- (5) Κανένα από τα πιο πάνω. Το JK Φλιπ Φλοπ αντίθετα με το SR Φλιπ Φλοπ δεν μπορεί να βρεθεί στην κατάσταση εναλλαγής

Απάντηση

- (3) $J = 1, K = 1$

11. Στο σχήμα 4 δίνεται το κύκλωμα T Φλιπ Φλοπ.



Σχήμα 4

(α) Να αναφέρετε τι θα συμβεί στην έξοδο Q του Φλιπ Φλοπ όταν εφαρμόσουμε παλμούς χρονισμού.

Απάντηση

Η λογική κατάσταση των εξόδων του Φλιπ Φλοπ θα αλλάζει κατάσταση σε κάθε παλμό χρονισμού.

(β) Να υπολογίσετε τη συχνότητα της εξόδου Q αν η συχνότητα των παλμών χρονισμού CLK είναι 100 kHz.

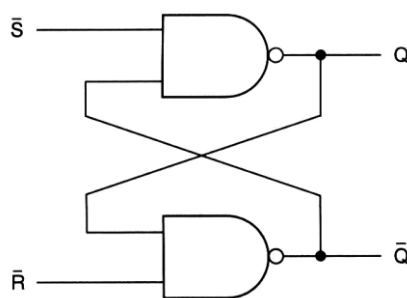
Απάντηση

$$f_Q = f_{CLK} / 2 = 100 \text{ kHz} / 2 = 50 \text{ kHz}$$

$$f_Q = 50 \text{ kHz}$$

12. Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου SR Φλιπ Φλοπ με δύο πύλες NAND.

Απάντηση



ΜΕΡΟΣ Β' - Το μέρος Β' αποτελείται από 4 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 8 μονάδες.

13. (α) Να δώσετε τον ορισμό του συγκριτή τάσης.

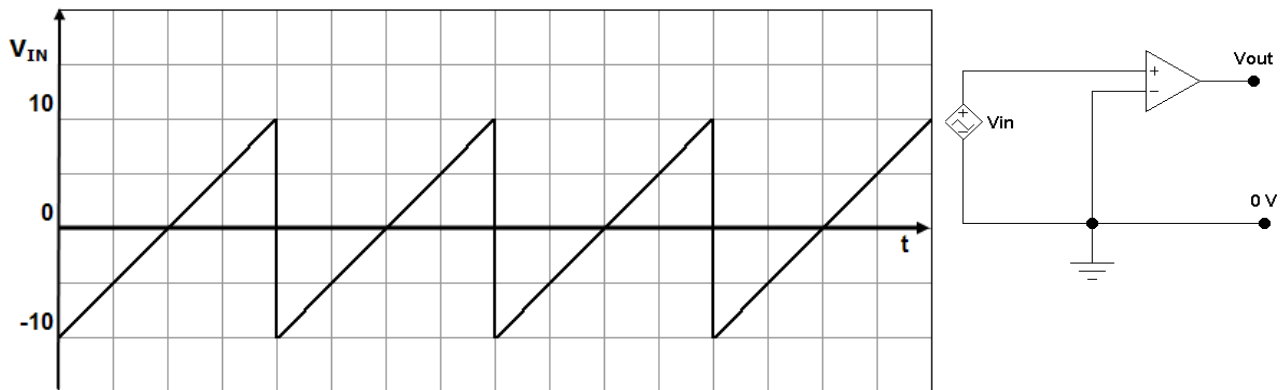
Απάντηση

Ο συγκριτής τάσης είναι ένα κύκλωμα που συγκρίνει τις τάσεις στις δύο εισόδους του. Η έξοδος του συγκριτή παίρνει μόνο δύο τιμές, την ψηλή και την χαμηλή, ανάλογα με τον τρόπο λειτουργίας του.

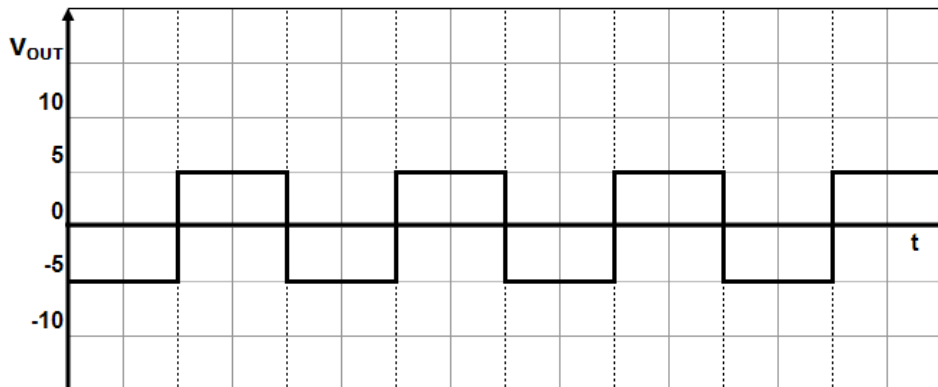
Αν η τάση που εφαρμόζεται στην αρνητική είσοδο του κυκλώματος είναι πιο ψηλή από την τάση στη θετική είσοδο, τότε η έξοδος του κυκλώματος παίρνει τη χαμηλή τιμή.

Αντίθετα, αν η τάση που εφαρμόζεται στη θετική είσοδο του κυκλώματος είναι πιο ψηλή από την τάση στην αρνητική είσοδο, τότε η έξοδος του κυκλώματος παίρνει την ψηλή τιμή.

(β) Στο σχήμα 5 δίνεται το κύκλωμα συγκριτή τάσης και το σήμα που εφαρμόζεται στη θετική είσοδό του. Η αρνητική είσοδος του συγκριτή, είναι συνδεδεμένη στα 0 V. Να σχεδιάσετε το σήμα εξόδου, αν οι μέγιστες τιμές εξόδου του συγκριτή είναι ± 5 V.

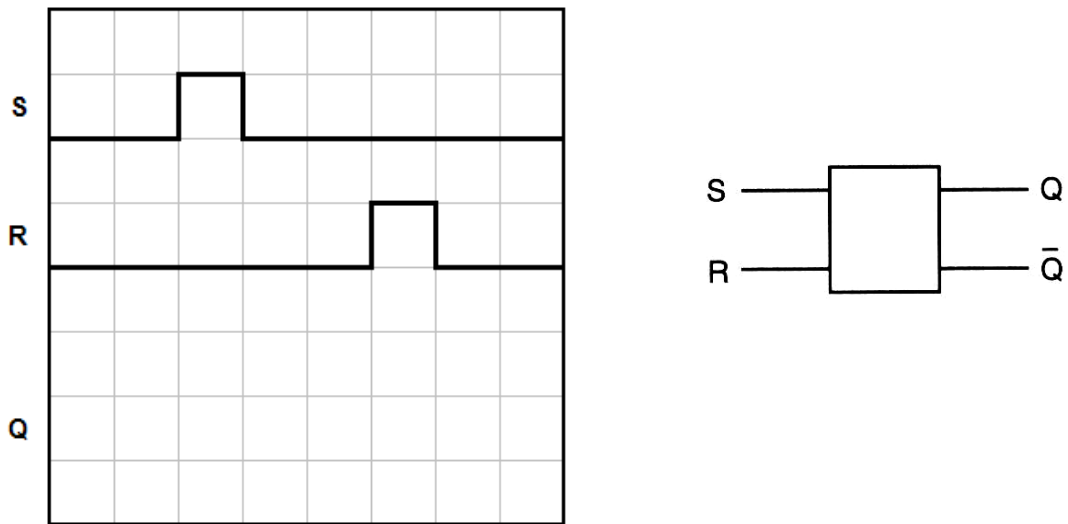


Απάντηση



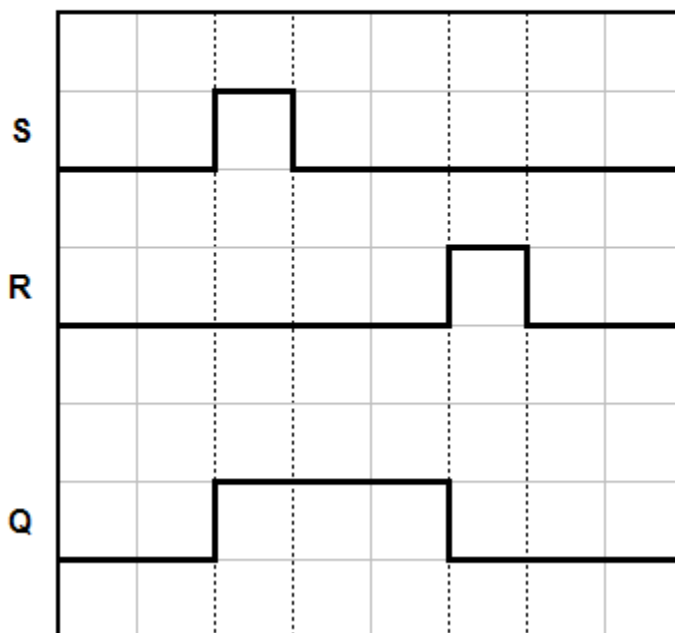
Σχήμα 5

14. (α) Στο σχήμα 6 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου ασύγχρονου SR Φλιπ Φλοπ. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ. Η αρχική κατάσταση του Φλιπ Φλοπ είναι το λογικό 0 (RESET).

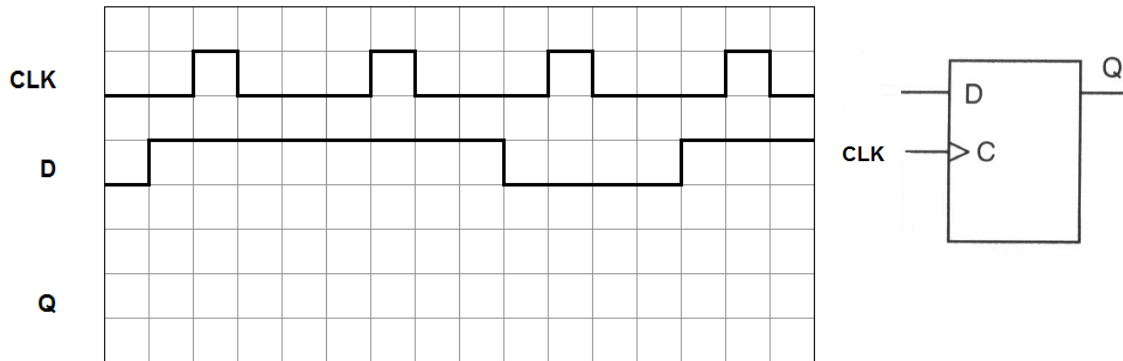


Σχήμα 6

Απάντηση

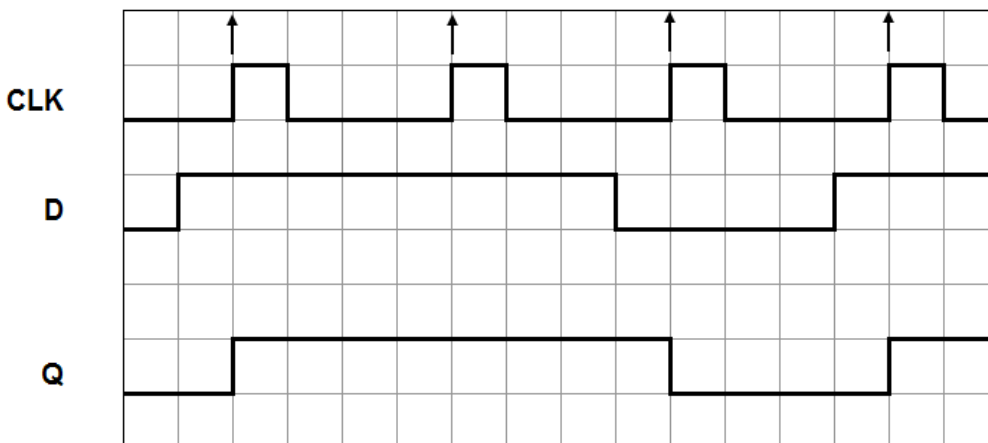


- (β) Στο σχήμα 7 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα των εισόδων D Φλιπ Φλοπ που χρονίζεται στα θετικά μέτωπα των παλμών του ωρολογίου CLK. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q για 4 χρονικούς παλμούς του CLK. Η αρχική κατάσταση του Φλιπ Φλοπ είναι το λογικό 0 (RESET).

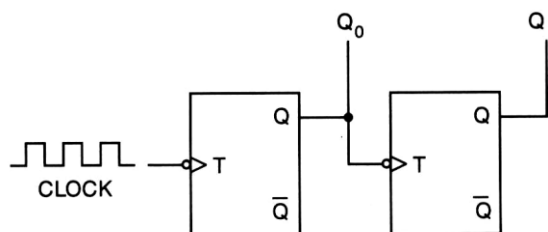


Σχήμα 7

Απάντηση



15. Στο σχήμα 8 δίνεται το κύκλωμα ασύγχρονου δυαδικού απαριθμητή.



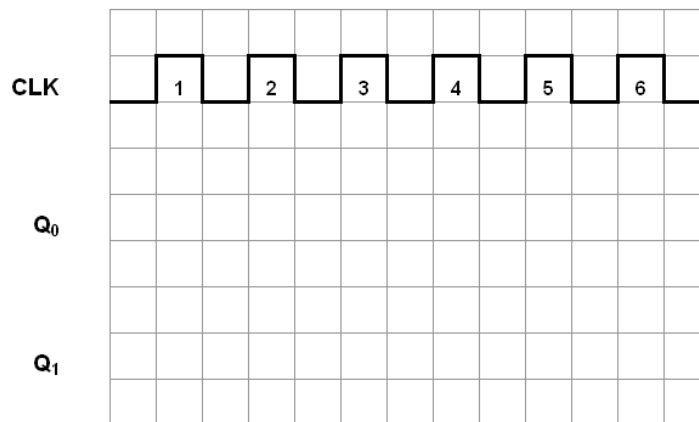
Σχήμα 8

- (α) Να αναφέρετε την κατεύθυνση αρίθμησης του απαριθμητή.

Απάντηση

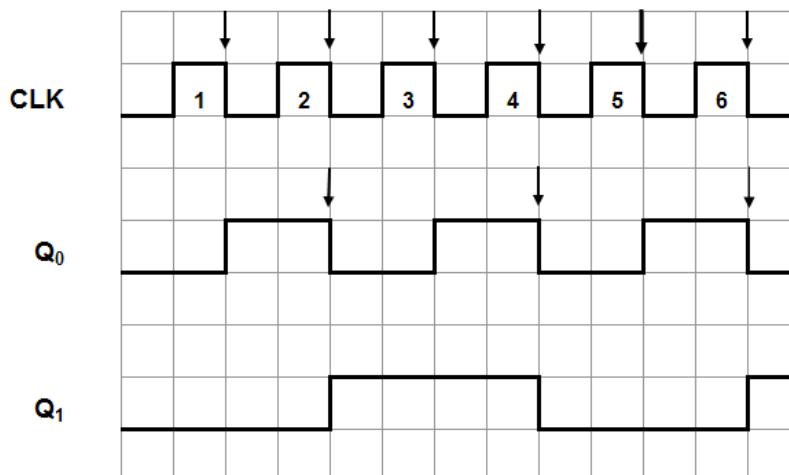
Μετρά προς τα πάνω.

(β) Στο σχήμα 9 να σχεδιάσετε τα χρονικά διαγράμματα των εξόδων Q του απαριθμητή για 6 παλμούς του ωρολογίου CLK. Η αρχική κατάσταση του απαριθμητή είναι RESET.



Σχήμα 9

Απάντηση



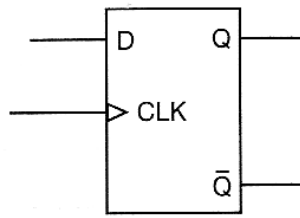
(γ) Στον πίνακα 1 να συμπληρώσετε τον πίνακα λειτουργίας του κυκλώματος του απαριθμητή του σχήματος 9 για 4 παλμούς του ωρολογίου (CLK).

Απάντηση

Ρολόι (CLK) A/A	Q ₁	Q ₀
0	0	0
1	0	1
2	1	0
3	1	1
4	0	0

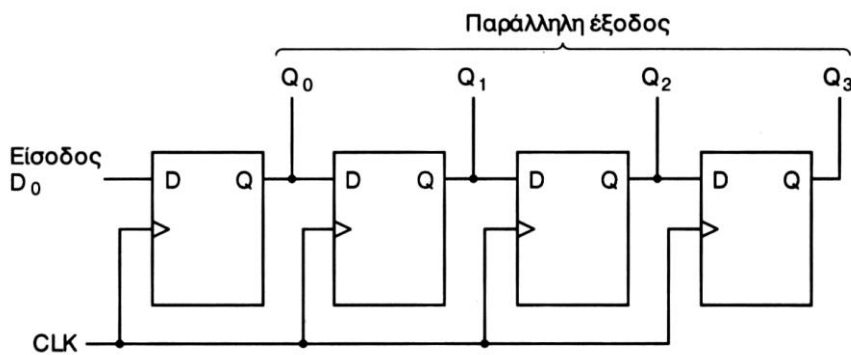
Πίνακας 1

16. (α) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 10, να σχεδιάσετε ένα καταχωρητή 4 bit με διαδοχική είσοδο και παράλληλη έξοδο.

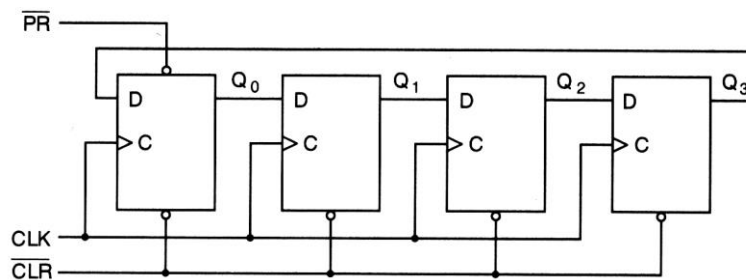


Σχήμα 10

Απάντηση



- (β) Στο σχήμα 11 δίνεται το λογικό κύκλωμα κυκλικού ολισθητής 4-bit. Το αρχικό του περιεχόμενο είναι $Q_3Q_2Q_1Q_0 = 1000$.



Σχήμα 11

Να συμπληρώσετε στο πίνακα 2 το περιεχόμενο του ολισθητή για τέσσερις παλμούς του ωρολογίου (CLK).

Απάντηση

CLK	Q ₀	Q ₁	Q ₂	Q ₃
0	0	0	0	1
1	1	0	0	0
2	0	1	0	0
3	0	0	1	0
4	0	0	0	1

Πίνακας 2

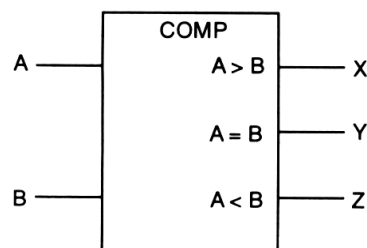
ΜΕΡΟΣ Γ΄ - Το μέρος Γ΄ αποτελείται από 2 ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με 10 μονάδες.

17. (α) Να δώσετε τον ορισμό του ψηφιακού συγκριτή.

Απάντηση

Ο ψηφιακός συγκριτής είναι ένα συνδυαστικό λογικό κύκλωμα, που συγκρίνει δύο αριθμούς, για παράδειγμα A και B και βρίσκει αν είναι ίσοι ή ποιος από τους δύο είναι ο πιο μεγάλος.

(β) Στο σχήμα 12 δίνεται το λογικό σύμβολο του ψηφιακού συγκριτή που συγκρίνει δύο αριθμούς του 1-bit.



Σχήμα 12

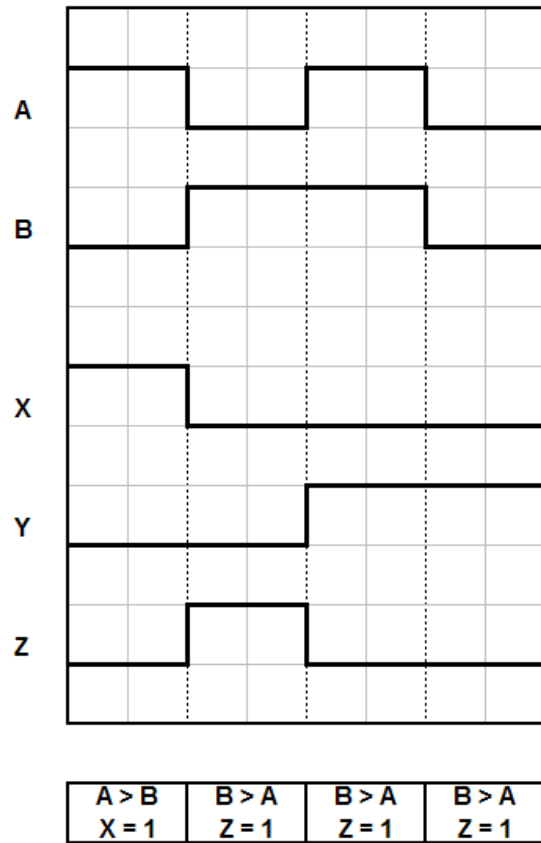
Να συμπληρώσετε τον πίνακα αληθείας του συγκριτή.

Απάντηση

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

(γ) Στο σχήμα 13 δίνονται τα χρονικά διαγράμματα των εισόδων του ψηφιακού συγκριτή 1-bit. Να σχεδιάσετε τα λογικά διαγράμματα των τριών εξόδων του, X, Y και Z.

Απάντηση



Σχήμα 13

18. Στο σχήμα 14 δίνεται το λογικό σύμβολο αποκωδικοποιητή 2-bit σε 4 γραμμές.



Σχήμα 14

(α) Να συμπληρώσετε τον πίνακα αληθείας του αποκωδικοποιητή.

Απάντηση

Είσοδοι		Έξοδοι			
A ₁	A ₀	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

(β) Να δώσετε τις λογικές εξισώσεις των τεσσάρων εξόδων του.

Απάντηση

$$Y_0 = \bar{A}_1 \bar{A}_0 \quad (0, 0)$$

$$Y_1 = \bar{A}_1 A_0 \quad (0, 1)$$

$$Y_2 = A_1 \bar{A}_0 \quad (1, 0)$$

$$Y_3 = A_1 A_0 \quad (1, 1)$$

(γ) Να σχεδιάσετε το λογικό κύκλωμα του αποκωδικοποιητή 2-bit σε 4 γραμμές.

Απάντηση

